

概述

DS1870 是一款面向 AB 类 LDMOS 射频功率放大器应用推出的双通道偏置控制器。DS1870 根据放大器的温度、漏极电压或漏极电流(或其它的外部监控信号), 通过查找表(LUT)控制电位器的 256 个位置。DS1870 内部具有温度传感器和多路 A/D 转换器(ADC), 提供高效、低成本的解决方案, 使用非线性补偿技术改善功放效率, 这是传统的偏置解决方案无法提供的。

应用

- 蜂窝基站
- 医疗设备
- 工业控制
- 光收发器

特性

- ◆ 用于射频偏置控制的可编程双通道解决方案
- ◆ 电位器位置可自动更新, 以补偿环境温度和漏极电压或漏极电流
- ◆ 五路、13 位 ADC 连续监控环境温度、V_{CC}、V_D、I_{D1} 和 I_{D2}
- ◆ 每路 ADC 的 Hi/Lo 报警可触发故障输出信号
- ◆ 非易失存储器用于器件设置、查找表和 32 字节的用户存储器
- ◆ I²C™ 兼容串行接口, 同一串行总线上可挂接多达 8 个器件
- ◆ 单电源 5V 供电
- ◆ 小尺寸 16 引脚 TSSOP 封装
- ◆ -40°C 至 +95°C 工作温度范围

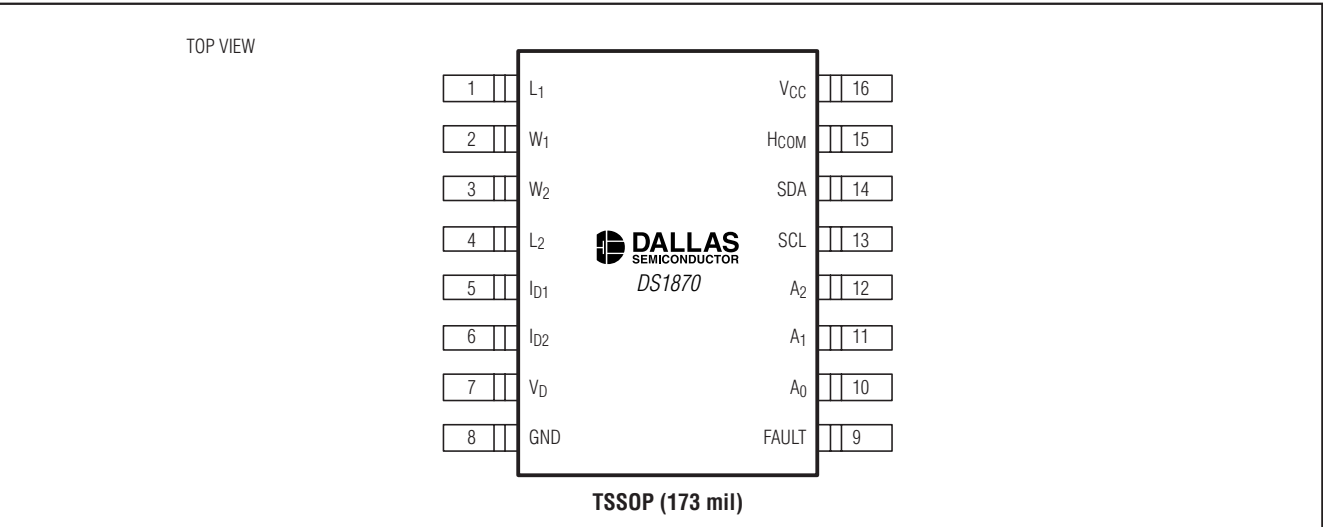
订购信息

I²C 是 Philips Corp. 的一个商标。购买 Maxim Integrated Products, Inc. 或其从属授权公司的 I²C 产品, 即得到了 Philips I²C 的专利许可、将这些产品用于符合 Philips 定义的 I²C 标准规范的系统。

PART	TEMP RANGE	PIN-PACKAGE
DS1870E-010	-40°C to +95°C	16 TSSOP (173 mil)

典型工作电路见本数据资料的最后部分。

引脚配置



LDMOS RF 功放偏置 控制器

ABSOLUTE MAXIMUM RATINGS

Voltage Range on V_{CC}, H_{COM}, SDA, and SCL Pins Relative to Ground-0.5V to +6.0V
 Voltage Range on A₀, A₁, A₂, FAULT, V_D, I_{D1}, I_{D2} Relative to Ground-0.5V to V_{CC} + 0.5V, not to exceed +6.0V
 Voltage Range on L₀, L₁, W₀, and W₁ Relative to Ground-0.5V to H_{COM} + 0.5V, not to exceed +6.0V

Operating Temperature Range-40°C to +95°C
 EEPROM Programming Temperature Range0°C to +70°C
 Storage Temperature Range-55°C to +125°C
 Soldering TemperatureSee IPC/JEDEC J-STD-020A Specification

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED DC OPERATING CONDITIONS

(T_A = -40°C to +95°C)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V _{CC}	(Note 1)	4.5		5.5	V
Input Logic 1 (SDA, SCL, A ₂ , A ₁ , A ₀)	V _{IH}		0.7 x V _{CC}		V _{CC} + 0.3	V
Input Logic 0 (SDA, SCL, A ₂ , A ₁ , A ₀)	V _{IL}		-0.3		+0.3 x V _{CC}	V
H _{COM} Voltage			4.5		5.5	V
L _X and W _X Voltage			-0.3		H _{COM} + 0.3	V
Wiper Current			-1		+1	mA

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = +4.5 to 5.5V, T_A = -40°C to +95°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	I _{CC}	(Note 2)		1	2	mA
Input Leakage	I _{LI}		-200		+200	nA
Low-Level Output Voltage (SDA, FAULT)	V _{OL1}	3mA sink current			0.4	V
	V _{OL2}	6mA sink current			0.6	V
I/O Capacitance	C _{I/O}				10	pF
Digital Power-On Reset	V _{POD}		1.0		2.2	V
Analog Power-On Reset	V _{POA}		2.0		2.8	V

LDMOS RF功放偏置 控制器

DS1870

ANALOG VOLTAGE-MONITORING CHARACTERISTICS

(V_{CC} = +4.5 to 5.5V, T_A = -40°C to +95°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V _D Monitor Factory-Calibrated FS		Code FFF8h	2.488	2.500	2.513	V
V _{CC} Monitor Factory-Calibrated FS		Code FFF8h	6.521	6.553	6.587	V
I _{D1} and I _{D2} Monitor Factory-Calibrated FS		Code FFF8h	0.4975	0.5000	0.5025	V
Resolution (V _{CC} , V _D , I _{D1} , I _{D2})				0.0122		%FS
Accuracy (V _{CC} , V _D , I _{D1} , I _{D2})				0.25	0.5	%FS
Update Rate for V _{CC} , V _D , I _{D1} , I _{D2}	t _{frame}			50		ms

DIGITAL THERMOMETER CHARACTERISTICS

(V_{CC} = +4.5 to 5.5V, T_A = -40°C to +95°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Thermometer Error	T _{ERR}	-40°C to 95°C	-3		+3	°C
Update Rate	t _{frame}			50		ms

ANALOG POTENTIOMETER CHARACTERISTICS

(V_{CC} = +4.5 to 5.5V, T_A = -40°C to +95°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Wiper Resistance		+25°C		500	1000	Ω
Potentiometer End-to-End Resistance	R _{POT}	+25°C	10.0	13	16.8	kΩ
Resolution				0.4		%FS
Absolute Linearity		(Note 3)	-1		+1	LSB
Relative Linearity		(Note 4)	-0.5		+0.5	LSB
Ratiometric Temperature Coefficient				5		ppm/°C
End-to-End Temperature Coefficient				70		ppm/°C
-3dB Cutoff Frequency		(Note 5)		1		MHz
Series Resistors from L1, L2 to GND	R _S	+25°C	15.1	19.5	25.2	kΩ
V _{HCOM} /V _{LX}			0.5975	0.6	0.6025	

LDMOS RF 功放偏置 控制器

LOOKUP TABLE CHARACTERISTICS

(VCC = +4.5 to 5.5V, T_A = -40°C to +95°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POT1 and POT2 Temp LUT Size				72		Bytes each
POT1 and POT2 Temp LUT Index Range			-40		+102	°C
Temp Step				2		°C
Temp Hysteresis		(Note 6)		1		°C
POT1 and POT2 Drain LUT Size				64		Bytes each
POT1 and POT2 Drain LUT V _D Index Range			8000		FE00	Hex
POT1 and POT2 Drain LUT V _D Step				0200		Hex
POT1 and POT2 Drain LUT V _D Hysteresis		(Note 6)		0100		Hex
POT1 and POT2 Drain LUT I _{DX} Index Range			0000		7E00	Hex
POT1 and POT2 Drain LUT I _{DX} Step				0200		Hex
POT1 and POT2 Drain LUT I _{DX} Hysteresis		(Note 6)		0100		Hex

LDMOS RF功放偏置 控制器

DS1870

AC ELECTRICAL CHARACTERISTICS

($V_{CC} = +4.5V$ to $5.5V$, $T_A = -40^{\circ}C$ to $+95^{\circ}C$, timing referenced to $V_{IL(MAX)}$ and $V_{IH(MIN)}$.) (Figure 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f_{SCL}	(Note 7)	0		400	kHz
Bus Free Time Between Stop and Start Conditions	t_{BUF}		1.3			μs
Hold Time (Repeated) Start Condition	$t_{HD:STA}$		0.6			μs
Low Period of SCL	t_{LOW}		1.3			μs
High Period of SCL	t_{HIGH}		0.6			μs
Data Hold Time	$t_{HD:DAT}$		0		0.9	μs
Data Setup Time	$t_{SU:DAT}$		100			ns
Start Setup Time	$t_{SU:STA}$		0.6			μs
SDA and SCL Rise Time	t_R	(Note 8)	20 + 0.1 C_B		300	ns
SDA and SCL Fall Time	t_F	(Note 8)	20 + 0.1 C_B		300	ns
Stop Setup Time	$t_{SU:STO}$		0.6			μs
SDA and SCL Capacitive Loading	C_B	(Note 8)			400	pF
EEPROM Write Time	t_W	(Note 9)		10	20	ms

NONVOLATILE MEMORY CHARACTERISTICS

($V_{CC} = +4.5V$ to $5.5V$, $T_A = 0^{\circ}C$ to $+70^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Writes		+70°C (Note 5)	50,000			

Note 1: All voltages referenced to ground.

Note 2: Supply current is measured with all logic inputs at their inactive state ($SDA = SCL = V_{CC}$) and driven to well-defined logic levels. All outputs are disconnected.

Note 3: Absolute linearity is the difference of measured value from expected value at the DAC position. Expected value is a straight line from measured minimum position to measured maximum position.

Note 4: Relative linearity is the deviation of an LSB DAC setting change vs. the expected LSB change. Expected LSB change is the slope of the straight line from measured minimum position to measured maximum position.

Note 5: This parameter is guaranteed by design.

Note 6: See Figure 1.

Note 7: I²C interface timing shown is for fast-mode (400kHz) operation. This device is also backward compatible with I²C standard-mode timing.

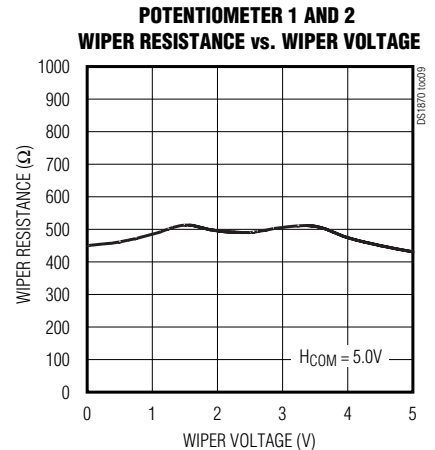
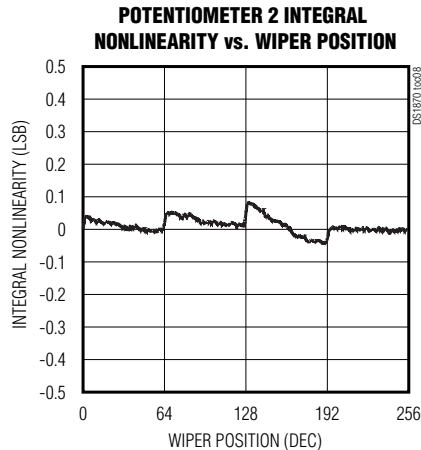
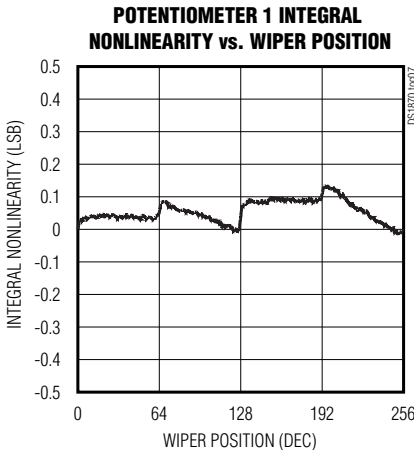
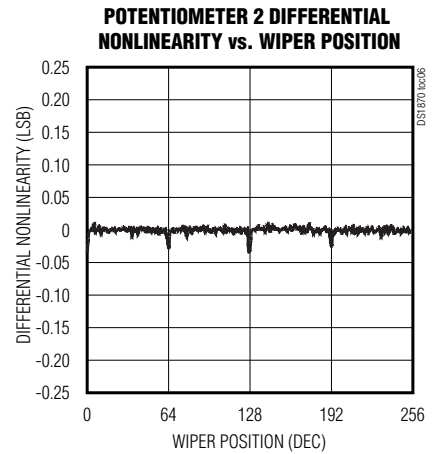
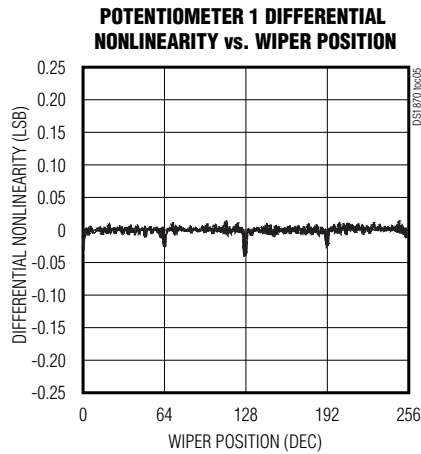
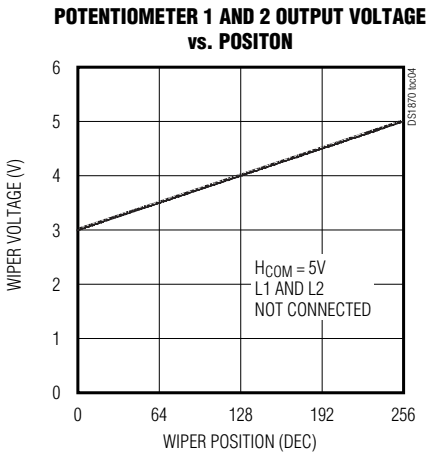
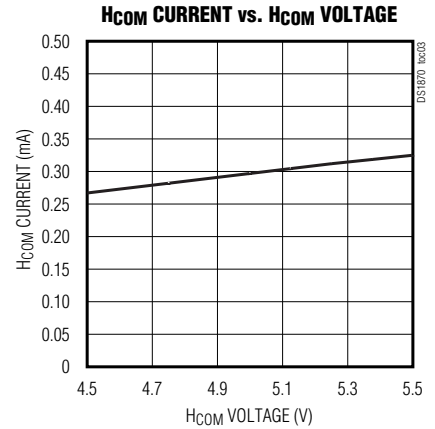
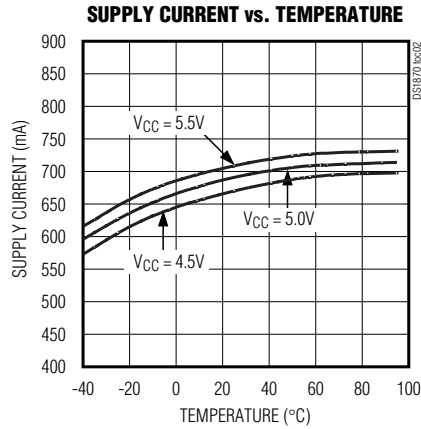
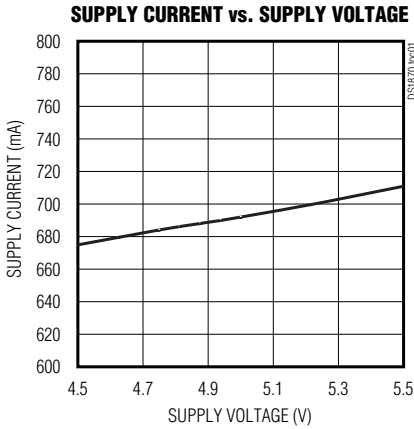
Note 8: C_B —total capacitance of one bus line in picofarads.

Note 9: EEPROM write begins after a stop condition occurs.

LDMOS RF 功放偏置 控制器

典型工作特性

($V_{CC} = +5.0V$, $T_A = +25^\circ C$, unless otherwise noted.)

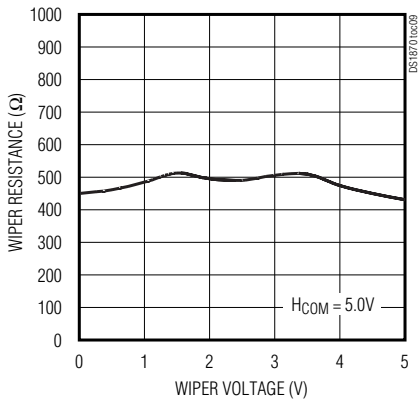


LDMOS RF功放偏置 控制器

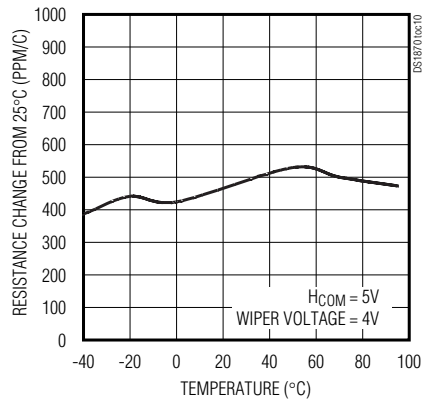
典型工作特性 (续)

($V_{CC} = +5.0V$, $T_A = +25^\circ C$, unless otherwise noted.)

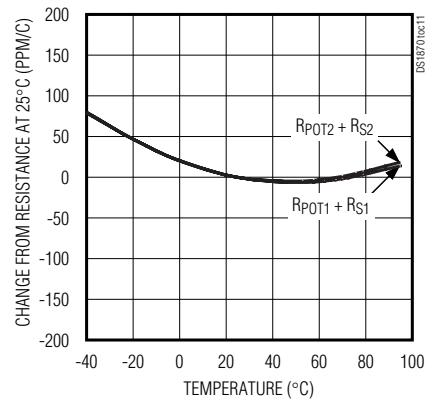
**POTENTIOMETER 1 AND 2
WIPER RESISTANCE vs. WIPER VOLTAGE**



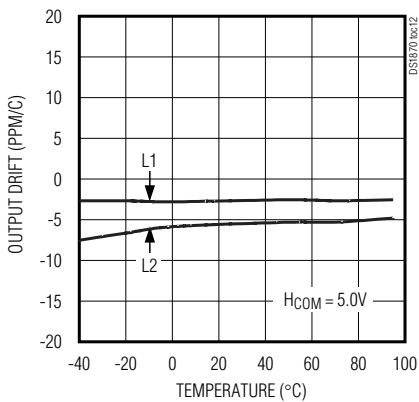
**POTENTIOMETER 1 AND 2
WIPER RESISTANCE vs. TEMPERATURE**



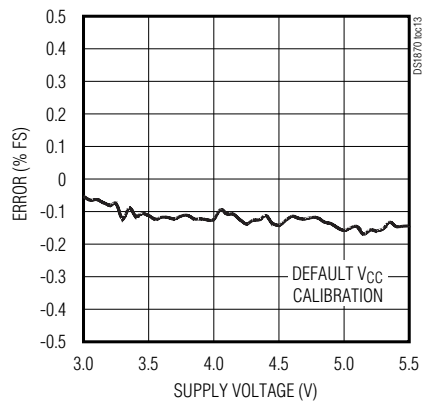
**POTENTIOMETER END-TO-END RESISTANCE
vs. TEMPERATURE**



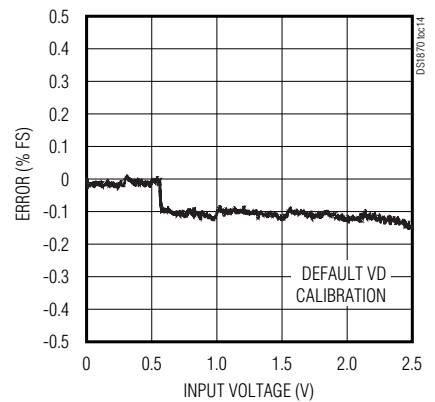
**POTENTIOMETER LOW TERMINAL VOLTAGE
vs. TEMPERATURE**



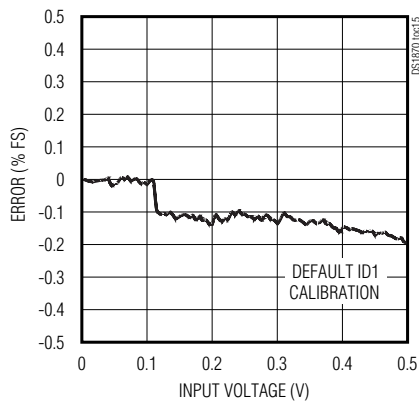
**V_{CC} CONVERSION ERROR
vs. SUPPLY VOLTAGE**



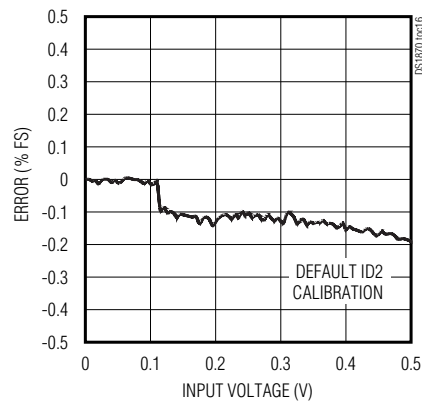
**V_D CONVERSION ERROR
vs. INPUT VOLTAGE**



**ID1 CONVERSION ERROR
vs. INPUT VOLTAGE**



**ID2 CONVERSION ERROR
vs. INPUT VOLTAGE**



LDMOS RF功放偏置
控制器

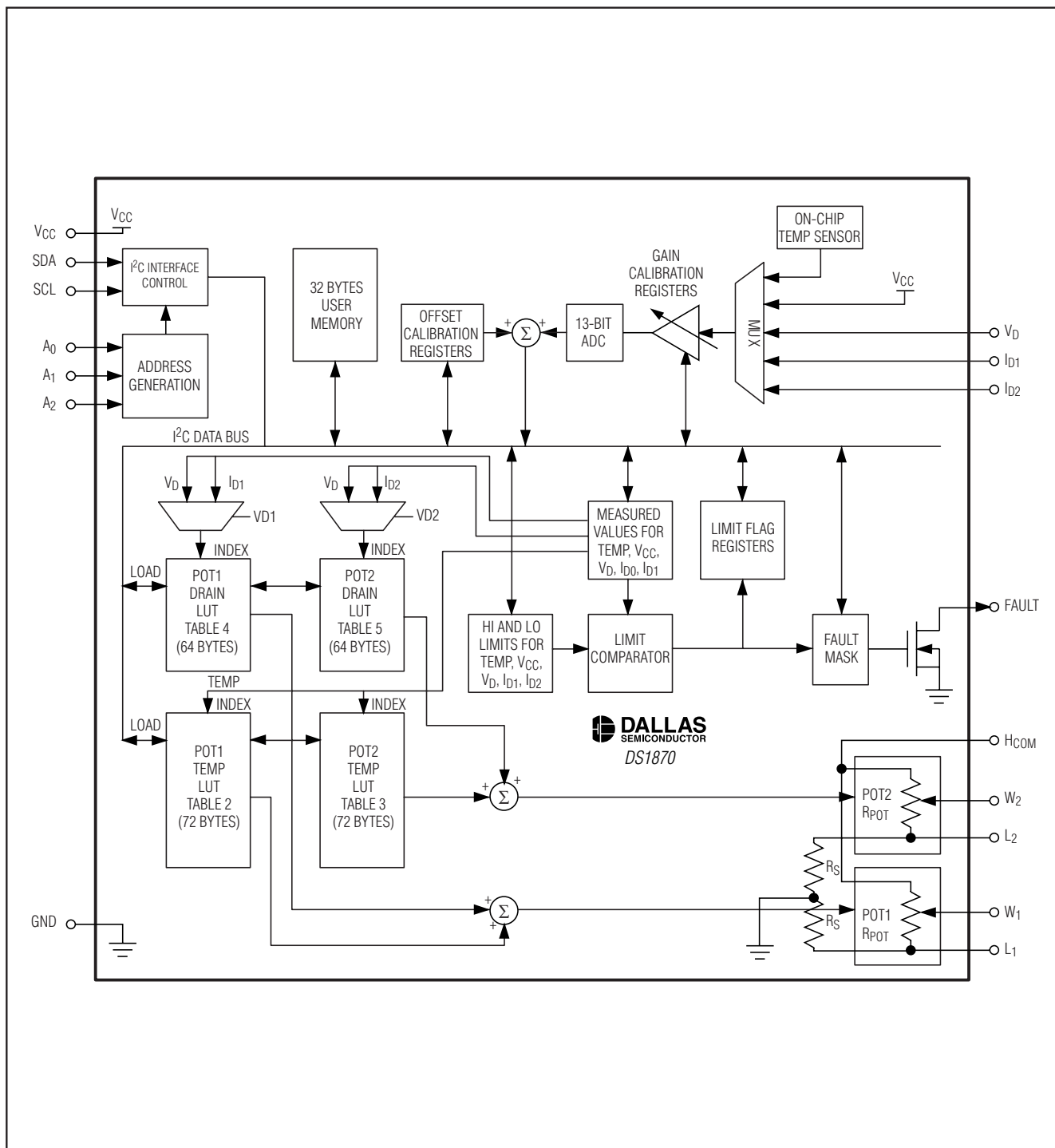
引脚说明

引脚	名称	功能
1	L ₁	电位器1低端
2	W ₁	电位器1滑动端
3	W ₂	电位器2滑动端
4	L ₂	电位器2低端
5	I _{D1}	漏极电流1监控输入
6	I _{D2}	漏极电流2监控输入
7	V _D	漏极电压监控输入
8	GND	地
9	FAULT	故障输出。当启用的报警状态之一超出了所设置的门限时，这个集极开路输出被置为高电平。
10	A ₀	I ² C地址输入。这些输入引脚决定了从设备的地址。二进制从设备地址为1010A ₂ A ₁ A ₀ 。
11	A ₁	
12	A ₂	
13	SCL	串行时钟输入。I ² C时钟输入。
14	SDA	串行数据输入/输出。双向I ² C数据引脚。
15	HCOM	电位器高端。电位器1和2的公共端。
16	V _{CC}	电源输入

LDMOS RF功放偏置 控制器

功能框图

DS1870



LDMOS RF功放偏置 控制器

表 1. 电压监视器出厂时的缺省校准值

SIGNAL	+FS SIGNAL	+FS (hex)	-FS SIGNAL	-FS (hex)
V _{CC}	6.553V	FFF8	0V	0000
V _D	2.5V	FFF8	0V	0000
I _{D1}	0.5V	FFF8	0V	0000
I _{D2}	0.5V	FFF8	0V	0000

详细说明

DS1870是一款双通道LDMOS偏置控制器。用于取代传统的、受恒温度系数修正限制的偏置控制方案。这款芯片提供查找表修正功能，查找表可按照与温度、漏极电压或电流的函数关系进行编程。非线性偏置校准的灵活性大大提高了效率，从而降低了偏置电流，特别是在AB类工作中，偏置校准不再是恒温度系数。另外，按照与漏极电压或漏极电流的函数关系修正AB类功放的偏置，有助于减少失真和增益管理。

两个输出(W1和W2)由功能框图中给出的二维查找表控制，分别驱动两个LDMOS栅极。二维坐标为温度和漏极电压或电流。功放组装和测试时对查找表进行编程。校准后，芯片基于温度和漏极特性自动调出每个输出的正确控制设置。

13位ADC对芯片温度、V_{CC}、漏极电压和两个漏电流进行采样和量化。这些量化信号保存在存储器中，随时可由查找表控制访问。量化值也用于与报警阈值比较，产生高电平或低电平报警标志。发生任何故障报警时，FAULT输出为高电平；也可以屏蔽报警检测，以防止不必要的故障报警。ADC的读数和报警标志位以及故障状态位可通过兼容于I²C的接口访问。

电压/电流监视器

DS1870使用13位ADC以循环方式监控四个电压(V_{CC}、V_D、I_{D1}和I_{D2})和温度。转换后的电压值以16位无符号数

表 2. 电压监视器转换范例

SIGNAL	LSB WEIGHT (μV)	REGISTER VALUE (hex)	INPUT VOLTAGE (V)
V _{CC}	100.00	8080	3.29
V _{CC}	100.00	C0F8	4.94
V _D	38.152	C000	1.875
V _D	38.152	8080	1.255
I _{D1}	7.6303	8000	0.2500
I _{D2}	7.6303	1328	0.0374

存储在存储器地址62h-69h内，ADC的结果在寄存器中调整为左对齐。ADC结果寄存器中的低三位被设置为0，循环时间由模拟电压监控特性中的t_{frame}确定。

表1给出了电压监视器出厂时的缺省校准值。

为了计算寄存器中的测量电压值，首先计算16位寄存器的LSB权重，等于满量程电压值除以65,528。然后，将16进制寄存器值转换成10进制，再乘以LSB的权重。

范例：使用出厂缺省值V_{CC}，如果V_{CC}寄存器的值为C347h，那么测量的电压值是多少？V_{CC}的LSB权重等于(6.553V - 0V) / 65,528 = 100.00μV。C347h等于10进制的49,991，这样可得到电源电压值为49,99 x 100.00μV = 4.999V。表2给出了基于工厂校准的ADC设置的多个转换范例。

使用内部增益和失调校准寄存器，可以修改表1所示的+FS和-FS信号值，以满足用户的需要。关于校准的更多信息，请参考电压/温度监视器校准。

注：上述确定输入电压的方法仅适用于失调寄存器设置为0的情形。

LDMOS RF功放偏置 控制器

表3. 内部温度监视器出厂时的缺省校准值

SIGNAL	+FS SIGNAL	+FS (hex)	-FS SIGNAL	-FS (hex)
Temp	+127.97°C	7FF8	-128.00°C	8000

温度监视器

内部温度监视值以16位二进制补码存储在存储器地址60h – 61h中。温度寄存器的循环更新时间 t_{frame} 与电压监控一样。温度监视器出厂时的缺省校准值见表3。

为将二进制的补码寄存器值转换成对应的温度值，首先将其看作无符号数，并把两个字节十六进制值转换成十进制值，然后除以256。如果计算结果大于或等于+128，就再减去256。表4给出了转换后的结果。

温度传感器的偏差可用内部校准寄存器调整，解决DS1870周围的环境温度与被偏置器件温度之间的差别。当偏差值用于温度测量时，转换值会偏离DS1870环境温度一个固定值。欲了解更多的信息，请参考温度监视偏差值校准。

电位器

DS1870中两个电位器均具有256个位置，高端连接到高电平公共引脚 H_{COM} 。电位器低端在内部通过电阻接地，因此，当 H_{COM} 接5V电压时，输出电压为3–5V。内部并联电阻和电位器端到端电阻具有一致的温度系数，可消除输出电压的温度漂移。

外部电阻可置于 H_{COM} 与 L_X 或 L_X 与GND之间，以改变典型输出电压。

表4. 温度转换值

MSB (bin)	LSB (bin)	TEMPERATURE (°C)
01000000	00000000	+64
01000000	00001111	+64.059
01011111	00000000	+95
11110110	00000000	-10
11011000	00000000	-40

表5. 对应温度值的LUT地址

LUT ADDRESS (hex)	CORRESPONDING TEMPERATURE (°C)
80	$\leq -40^{\circ}\text{C}$
81	-38°C
82	-36°C
...	...
C6	$+100^{\circ}\text{C}$
C7	$\geq +102^{\circ}\text{C}$

标准工作模式

标准工作模式下，每次转换后各电位器位置将自动调整为温度与漏极电压/电流对应的LUT值之和。在基数和偏差LUT值都从存储器中调出时电位器设置有效。POT1温度LUT(存储器表2)和POT1漏极电压/电流LUT(存储器表4)的当前索引值之和控制电位器1。POT2温度LUT(存储器表3)和POT2漏极电压/电流LUT(存储器表5)的当前索引值之和控制电位器2。如果两个表的数值相加结果大于255或小于0，电位器位置分别设置为255或0。

LDMOS RF功放偏置 控制器

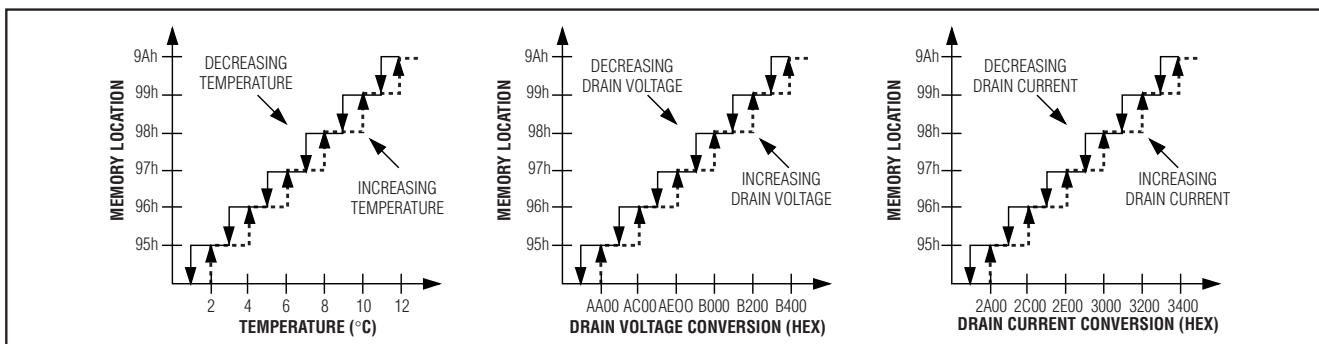


图 1. LUT 滞回图

每个温度表(LUT2和LUT3)包括72个字节。允许偏置在-40°C到+102°C之间以每2°C为间隔调整。温度值低于-40°C或大于+102°C,则分别用-40°C或+102°C表示。温度表中的数值为无符号数(十进制数0到255),电位器可设置在任何位置,具体位置由温度决定。温度LUT具有1°C的滞回(图1),当温度停留在LUT转换点附近时,可避免电位器位置的跳变。表5给出了DS1870根据温度值确定温度表索引的方式。

每个漏极电压/电流表(LUT4和LUT5)包括64个字节,可根据电位器对应的漏极电压或漏极电流进行查找。VD1控制位决定是基于 V_D 还是 I_{D1} 调整POT1的漏极LUT,VD2控制位决定是基于 V_D 还是 I_{D2} 的电压调整POT2漏极LUT。VD1和VD2控制位位于存储器表1中的寄存器85h内。漏极表用8位有符号数编程(十进制数-128到+127),能够提供由放大器漏极特性决定的温度LUT的相对偏差值。

表6. V_D 或者 I_{DX} 值对应的LUT地址

LUT ADDRESS (hex)	V_D VALUE (hex)	I_{DX} VALUE (hex)
80	≤ 8000	0000
81	8200	0200
82	8400	0400
...	...	...
BE	FC00	7C00
BF	$\geq FE00$	$\geq 7E00$

漏极LUT由 V_D 范围的上半部分或相应的 I_{DX} 的下半部分检索。表6给出了由 V_D 或 I_{DX} 确定索引的方式。漏极监视器中同样将滞回置为0100h(图1),以避免电压接近转换点时电位器的位置在两个LUT数值间的跳变。漏极LUT索引值由16进制数表示,这种表示方式是切实可行的,与DS1870的增益和失调校准无关。

手动模式

标准工作模式下,电位器位置在每个转换周期根据ADC的转换结果自动更新。DS1870可使用B/O_en位终止所有更新功能,或使用Index_en位手动控制温度和漏极LUT索引。这些位位于存储器表1的Man DAC寄存器中,AFh字节。更多信息参见寄存器说明。

电压监视器校准

DS1870能够将每个模拟电压增益和失调按比例标定,得到所需的数字结果。每个输入(V_{CC} 、 V_D 、 I_{D1} 、 I_{D2})具有独立的增益和失调寄存器(存储器表1中),允许增益和失调单独校准。另外,DS1870还可提供温度偏差,以补偿温度测量,解决DS1870与被偏置器件的温度之间的差异。

为了对特定输入标定转换器的增益和失调,用户首先必须了解模拟输入与期望的数字结果之间的关系,零输入(通常输入为地)产生全零的数字结果;满量程(FS)输入产生全1(FFF8h)的数字结果。FS期望值也可以通过将全1的数字结果乘以LSB权重获得。

LDMOS RF功放偏置 控制器

范例：FS的数字读数为65,528 (FFF8h)，如果LSB的权重为50μV，则FS值为65,528 x 50μV = 3.2764V。

二元搜索算法用于校准转换器的增益。这需要将两个已知的电压作用到输入引脚，这两个电压最好一个选择为零输入，另一个选择为FS的90%。由于数字读数寄存器的LSB已知，所期望的数字结果可根据零输入和满量程值的90%计算。

用于标定增益的二元搜索算法可参考下面的伪代码：

```
/* Assume that the null input is 0.5V */
/* Assume that the requirement for the LSB is 50μV */
FS = 65528 * 50e-6; /*3.2764V */
CNT1 = 0.5 / 50e-6; /* 1000 */
CNT2 = 0.9 X FS / 50e-6; /* 58981.5 */
/* So the null input is 0.5V and 90% of FS is 2.949V */

Set the input's offset register to zero
gain_result = 0h; /* Working register for gain
calculation */
CLAMP = FFF8h; /* This is the max ADC value*/
For n = 15 down to 0
begin
    gain_result = gain_result + 2^n;
    Write gain_result to the input's
    gain register;
    Force the 90% FS input (2.949V);
    Meas2= ADC result from DS1870;
    If Meas2 ≥ CLAMP
    Then
        gain_result = gain_result - 2^n;
    Else
        Force the null input (0.5V)
        Meas1 = ADC result from DS1870
        If [(Meas2-Meas1)>(CNT2-CNT1)]
        Then
            gain_result = gain_result - 2^n;
end;

Write gain_result to the input's gain
register;
```

现在可以设置增益寄存器，如果用户要求零数值对应非零输入(如0.5V)，就必须修正输入失调。如果所期望的零数值对应为0V输入，则失调寄存器设置为0000h，跳过这一步。

为修正失调寄存器，用上面得到的增益值设置增益寄存器。然后，加上零数值对应的输入电压(如0.5V)，从器件中读出数值(Meas1)，失调值可用以下公式计算：

$$\text{Offset} = -1 \times \left(\frac{\text{Meas1}}{4} \right)$$

温度监控偏差值校准

DS1870温度传感器给出预校准，不需要用户进一步调整。然而，用户可能定制系统以及为DS1870温度读数添加固定的偏差值，以反映另一个位置的温度。这不需要偏置，因为温度偏差值可通过调整LUT中的数据位置获得，但是这个功能提供给那些有应用前景的用户。

改变温度传感器的偏差值：写温度偏差值寄存器为0000h，测量源参考温度值(T_{ref})，从DS1870中读出温度值(T_{DS1870})。然后根据下面公式计算温度偏差寄存器的值：

$$\text{TempOffset} = (64 \times (-275 + T_{\text{ref}} - T_{\text{DS1870}})) \text{ XOR}_{\text{bitwise}} \text{BB40h}$$

一旦计算出偏差值，将它写入到温度偏差值寄存器中。

上电和低电压工作

在电源上电期间，器件在V_{CC}超过数字上电复位电压(V_{POD})之前为无效状态。在这个电压上，数字电路，包括I²C兼容接口开始工作。然而，EEPROM备用寄存器/设置不能从内部读出(调出)，直到V_{CC}超过模拟上电复位门限(V_{POA})，这时器件的其它部分处于完全有效状态。一旦V_{CC}超过V_{POA}，74h字节的Rdyb位将从1跳到0，指示何时开始ADC转换。如果V_{CC}低于V_{POA}，Rdyb位再次为1。一旦器件超过V_{POA}，EEPROM有效，其里面的值在V_{CC}低于V_{POD}之前保持有效。

当器件上电时，V_{CC} Lo 报警标志位缺省为1，直到第一次对V_{CC}进行ADC转换，并相应设置或清除该位。当V_{CC} < V_{POA}时FAULT输出有效。

LDMOS RF功放偏置 控制器

存储器说明

DS1870存储器配置图分为六个部分，包括低端存储器(地址00h到7Fh)和五个存储器表(图2)。存储器表寻址可通过设置表选择字节(7Fh)为希望的表号，并访问高端存储器地址(80h到FFh)。低端存储器在任何时候均可访问，与存储器表选择字节无关。低端存储器和存储器表1用于配置DS1870和读监控器的状态。低端存储器也包含了32字节的用户存储器。存储器表2和3包括用于偏置的电位器基数位置，取决于内部温度传感器的读数。存储器表4和5包含相应的偏差值，作为漏极电压或者各漏极电流监控器的一个函数加到基数中。完全的寄存器列表见“存储器配置图”，欲了解每个寄存器的细节请阅读“寄存器说明”。

加密存储器保护

DS1870包含一个两字节密码，允许对所有的EE存储器进行写保护，要求正确地将密码输入到密码入口字(地址78h)中。这样允许对偏置设置、报警阈值和所有其它的EEPROM信息的出厂校准数据进行写保护。通过写密码寄存器来设置密码，写寄存器为存储器表1的最前面两字节。

密码的出厂缺省值为FFFFh，也是上电时PWE的出厂缺省值。这意味着当用户第一次收到器件时，器件在上电时没有锁定，应当将密码编程为不同于FFFFh的值，以保证校准数据写保护。PWE寄存器总是读为0000h，与它的编程值无关。

EEPROM写禁止

存储器20h到3Fh和表1的80h到A7h为SRAM映射的EEPROM。缺省($\overline{SEE} = 0$)状态时这些位置用作普通的EEPROM。设置 $\overline{SEE} = 1$ ，这些位置开始作为SRAM单元使用，允许无限制的写次数，无须考虑EEPROM的磨损。这也消除了EEPROM写次数的要求。由于 $\overline{SEE} = 1$ 时所做的改动没有影响EEPROM，这些改动在整个电源周期内不会被保留。上电时数值为用 $\overline{SEE} = 0$ 写入的最后值。该功能可用于在校准时限制EEPROM写次数或者在正常工作中要周期性改变监控阈值而不会磨损EEPROM。 $\overline{SEE}$ 位处于存储器表1的AFh字节。

存储器配置图

存储器配置图的上半部分由8个字节或4个字(2字节)构成。行起始地址由配置图最左边的列给出，等于字节0或者字0存储器地址。下一字节(字节1)位于下一个存储器地址，而下一个字(字1)比行起始地址高两个存储器地址。存储器配置图的下半部分扩展字节或字，给出字节/字里各位的名称或者包含数字信息的寄存器的位权重(2^X)。数字寄存器最高位包含一个“S”，用于表示2的补码数的符号扩展。每个字节/位的详细说明请阅读以下的“寄存器说明”。

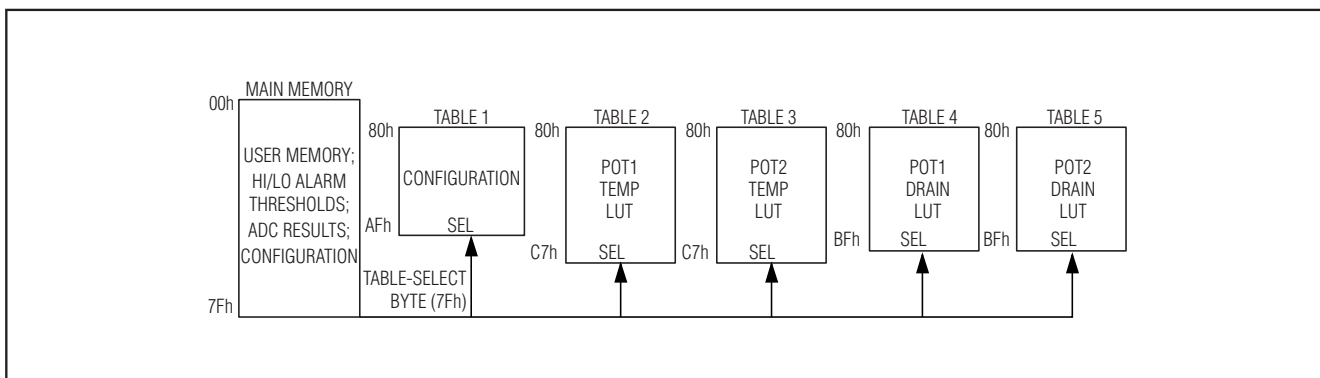


图2. 存储器结构

LDMOS RF功放偏置 控制器

DS1870

LOWER MEMORY																	
ROW (HEX)	ROW NAME	WORD 0				WORD 1				WORD 2				WORD 3			
		BYTE 0		BYTE 1		BYTE 2		BYTE 3		BYTE 4		BYTE 5		BYTE 6		BYTE 7	
00	User Row0	User EE		User EE		User EE		User EE		User EE		User EE		User EE		User EE	
08	User Row1	User EE		User EE		User EE		User EE		User EE		User EE		User EE		User EE	
10	User Row2	User EE		User EE		User EE		User EE		User EE		User EE		User EE		User EE	
18	User Row3	User EE		User EE		User EE		User EE		User EE		User EE		User EE		User EE	
20	Threshold0	Temp Hi Alarm				VCC Hi Alarm				VD Hi Alarm				ID1 Hi Alarm			
28	Threshold1	ID2 Hi Alarm				Reserved				Reserved				Reserved			
30	Threshold2	Temp Lo Alarm				VCC Lo Alarm				VD Lo Alarm				ID1 Lo Alarm			
38	Threshold3	ID2 Lo Alarm				Reserved				Reserved				Reserved			
40		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved	
48		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved	
50		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved	
58		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved		Reserved	
60	A2D Value0	Temp Value				VCC Value				VD Value				ID1 Value			
68	A2D Value1	ID2 Value				Reserved				Reserved				Reserved			
70	Status	Hi Alarm		Lo Alarm		Reserved		Reserved		I/O Status		A2D Status		Reserved		Reserved	
78	Table Select	PWE				Reserved		Reserved		Reserved		Reserved		Reserved		Tbl Sel	
EXPANDED BYTES																	
BYTE (HEX)	BYTE NAME	BIT 7		BIT 6		BIT 5		BIT 4		BIT 3		BIT 2		BIT 1		BIT 0	
		BIT15	BIT14	BIT13	BIT12	BIT11	BIT10	BIT9	BIT8	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
00-1F	User EE	EE		EE		EE		EE		EE		EE		EE		EE	
20	Temp Hi Alrm	S	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰	2 ⁻¹	2 ⁻²	2 ⁻³	2 ⁻⁴	2 ⁻⁵	2 ⁻⁶	2 ⁻⁷	2 ⁻⁸
22	VCC Hi Alrm	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
24	VD Hi Alrm	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
26	ID1 Hi Alrm	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
28	ID2 Hi Alrm	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
30	Temp Lo Alrm	S	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰	2 ⁻¹	2 ⁻²	2 ⁻³	2 ⁻⁴	2 ⁻⁵	2 ⁻⁶	2 ⁻⁷	2 ⁻⁸
32	VCC Lo Alrm	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
34	VD Lo Alrm	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
36	ID1 Lo Alrm	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
38	ID2 Lo Alrm	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
60	Temp Value	S	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰	2 ⁻¹	2 ⁻²	2 ⁻³	2 ⁻⁴	2 ⁻⁵	2 ⁻⁶	2 ⁻⁷	2 ⁻⁸
62	VCC Value	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
64	VD Value	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
66	ID1 Value	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
68	ID2 Value	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
70	Hi Alarm	Temp Hi		VCC Hi		VD Hi		ID1 Hi		ID2 Hi		Reserved		Reserved		Reserved	
71	Lo Alarm	Temp Lo		VCC Lo		VD Lo		ID1 Lo		ID2 Lo		Reserved		Reserved		Reserved	
74	I/O Status	Reserved		Reserved		Reserved		Reserved		Fault		Mint		Reserved		Rdyb	
75	A2D Status	Temp Rdy		VCC Rdy		VD Rdy		ID1 Rdy		ID2 Rdy		Reserved		Reserved		Reserved	
78	PWE	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
7F	Tbl Sel	2 ⁷		2 ⁶		2 ⁵		2 ⁴		2 ³		2 ²		2 ¹		2 ⁰	

LDMOS RF 功放偏置 控制器

TABLE 1 (CONFIGURATION)

ROW (HEX)	ROW NAME	WORD 0		WORD 1		WORD 2		WORD 3									
		BYTE 0	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6	BYTE 7								
80	Config	Password					LUT Sel	Fault Ena	<i>Reserved</i>								
88	Scale ₀	Reserved		Vcc Scale		VD Scale		ID1 Scale									
90	Scale ₁	ID2 Scale		<i>Reserved</i>		<i>Reserved</i>		<i>Reserved</i>									
98	Offset ₀	<i>Reserved</i>		Vcc Offset		VD Offset		ID1 offset									
A0	Offset ₁	ID2 Offset		<i>Reserved</i>		<i>Reserved</i>		Temp Offset									
A8	LUT Index	T Index	O1 Index	O2 Index	POT1 base	POT1 off	POT2 base	POT2 off	Man Dac								
EXPANDED BYTES																	
BYTE (HEX)	BYTE NAME	BIT 7		BIT 6		BIT 5		BIT 4		BIT 3		BIT 2		BIT 1		BIT 0	
		BIT ₁₅	BIT ₁₄	BIT ₁₃	BIT ₁₂	BIT ₁₁	BIT ₁₀	BIT ₉	BIT ₈	BIT ₇	BIT ₆	BIT ₅	BIT ₄	BIT ₃	BIT ₂	BIT ₁	BIT ₀
80	Password	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
85	LUT Sel	<i>Reserved</i>		<i>Reserved</i>		<i>Reserved</i>		<i>Reserved</i>		<i>Reserved</i>		<i>Reserved</i>		VD2		VD1	
86	Fault Ena	Temp Ena		Vcc Ena		VD Ena		ID1 Ena		ID2 Ena		<i>Reserved</i>		<i>Reserved</i>		<i>Reserved</i>	
8A	Vcc	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
8C	VD Scale	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
8E	ID1 Scale	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
90	ID2 Scale	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
9A	Vcc Offset	S	S	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²
9C	VD Offset	S	S	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²
9E	ID1	S	S	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²
A0	ID2	S	S	2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²
A6	Temp Offset	S	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰	2 ⁻¹	2 ⁻²	2 ⁻³	2 ⁻⁴	2 ⁻⁵	2 ⁻⁶
A8	T Index	2 ⁷		2 ⁶		2 ⁵		2 ⁴		2 ³		2 ²		2 ¹		2 ⁰	
A9	O1 Index	2 ⁷		2 ⁶		2 ⁵		2 ⁴		2 ³		2 ²		2 ¹		2 ⁰	
AA	O2 Index	2 ⁷		2 ⁶		2 ⁵		2 ⁴		2 ³		2 ²		2 ¹		2 ⁰	
AB	POT1 base	2 ⁷		2 ⁶		2 ⁵		2 ⁴		2 ³		2 ²		2 ¹		2 ⁰	
AC	POT1 off	S		2 ⁶		2 ⁵		2 ⁴		2 ³		2 ²		2 ¹		2 ⁰	
AD	POT2 base	2 ⁷		2 ⁶		2 ⁵		2 ⁴		2 ³		2 ²		2 ¹		2 ⁰	
AE	POT2 off	S		2 ⁶		2 ⁵		2 ⁴		2 ³		2 ²		2 ¹		2 ⁰	
AF	Man DAC	<i>Reserved</i>		<i>Reserved</i>		<i>Reserved</i>		<i>Reserved</i>		<i>Reserved</i>		SEE		B/O_en		index_en	

LDMOS RF功放偏置 控制器

DS1870

TABLE 2 (POT1 TEMP LUT)									
ROW (HEX)	ROW NAME	WORD 0		WORD 1		WORD 2		WORD 3	
		BYTE 0	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6	BYTE 7
80	LUT	POT1	POT1	POT1	POT1	POT1	POT1	POT1	POT1
88	LUT	POT1	POT1	POT1	POT1	POT1	POT1	POT1	POT1
90	LUT	POT1	POT1	POT1	POT1	POT1	POT1	POT1	POT1
98	LUT	POT1	POT1	POT1	POT1	POT1	POT1	POT1	POT1
A0	LUT	POT1	POT1	POT1	POT1	POT1	POT1	POT1	POT1
A8	LUT	POT1	POT1	POT1	POT1	POT1	POT1	POT1	POT1
B0	LUT	POT1	POT1	POT1	POT1	POT1	POT1	POT1	POT1
B8	LUT	POT1	POT1	POT1	POT1	POT1	POT1	POT1	POT1
C0	LUT	POT1	POT1	POT1	POT1	POT1	POT1	POT1	POT1
C8		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
D0		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
D8		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
E0		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
E8		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
F0		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
F8		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
EXPANDED BYTES									
BYTE (HEX)	BYTE NAME	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
80-C7	POT1	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰

LDMOS RF功放偏置 控制器

TABLE 3 (POT2 TEMP LUT)

ROW (HEX)	ROW NAME	WORD 0		WORD 1		WORD 2		WORD 3	
		BYTE 0	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6	BYTE 7
80	LUT	POT2	POT2	POT2	POT2	POT2	POT2	POT2	POT2
88	LUT	POT2	POT2	POT2	POT2	POT2	POT2	POT2	POT2
90	LUT	POT2	POT2	POT2	POT2	POT2	POT2	POT2	POT2
98	LUT	POT2	POT2	POT2	POT2	POT2	POT2	POT2	POT2
A0	LUT	POT2	POT2	POT2	POT2	POT2	POT2	POT2	POT2
A8	LUT	POT2	POT2	POT2	POT2	POT2	POT2	POT2	POT2
B0	LUT	POT2	POT2	POT2	POT2	POT2	POT2	POT2	POT2
B8	LUT	POT2	POT2	POT2	POT2	POT2	POT2	POT2	POT2
C0	LUT	POT2	POT2	POT2	POT2	POT2	POT2	POT2	POT2
C8		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
D0		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
D8		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
E0		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
E8		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
F0		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
F8		Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
EXPANDED BYTES									
BYTE (HEX)	BYTE NAME	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
80-C7	POT2	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0

LDMOS RF功放偏置 控制器

DS1870

TABLE 4 (POT1 DRAIN LUT)									
ROW (HEX)	ROW NAME	WORD 0		WORD 1		WORD 2		WORD 3	
		BYTE 0	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6	BYTE 7
80	LUT	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off
88	LUT	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off
90	LUT	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off
98	LUT	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off
A0	LUT	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off
A8	LUT	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off
B0	LUT	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off
B8	LUT	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off	POT1 Off
EXPANDED BYTES									
BYTE (HEX)	BYTE NAME	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
80-BF	POT1 Off	S	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰

TABLE 5 (POT2 DRAIN LUT)									
ROW (HEX)	ROW NAME	WORD 0		WORD 1		WORD 2		WORD 3	
		BYTE 0	BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6	BYTE 7
80	LUT	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off
88	LUT	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off
90	LUT	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off
98	LUT	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off
A0	LUT	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off
A8	LUT	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off
B0	LUT	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off
B8	LUT	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off	POT2 Off
EXPANDED BYTES									
BYTE (HEX)	BYTE NAME	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
80-BF	POT2 Off	S	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰

LDMOS RF功放偏置 控制器

寄存器说明

寄存器说明由寄存器行地址安排，从低端存储器开始，然后是每个查找表。以下说明寄存器的格式。

表名称

行名称

字节名称 <访问权限> <易失性> <上电/出厂缺省值> 字节功能说明

a)位X 位X说明

b)位Y 位Y说明

每个字节名称后面的访问权限值定义寄存器的读/写访问权限。可取的值为只读(R)，只写(W)，和读写(R/W)。易失性参数定义存储器是易失(V)还是非易失(NV)。一些寄存器对应于DS1870的测量或者检测值，这些参数为只读，用NA表示，因为这些值是不确定的。上电值为易失性寄存器的缺省状态值，而出厂缺省值为EEPROM存储器中的值，在从Dalls Semiconductor出厂时已编程。

低端存储器

用户行

User EE <R/W><NV><00h> NV EEPROM 用户存储器。

Threshold₀

Temp Hi Alarm <R/W><NV><0000h> 温度测量值高于这个二进制补码阈值时将其相对应的报警位置位。测量值低于该阈值时将报警位清零。

V_{CC} Hi Alarm <R/W><NV><0000h> V_{CC} 输入的电压测量值高于这个无符号数阈值时将其相对应的报警位置位。测量值低于该阈值将报警位清零。

VD Hi Alarm <R/W><NV><0000h> V_D 输入的电压测量值高于这个无符号数阈值时将其相对应的报警位置位。测量值低于该阈值将报警位清零。

ID1 Hi Alarm <R/W><NV><0000h> I_{D1} 输入的电压测量值高于这个无符号数阈值时将其相对应的报警位置位。测量值低于该阈值将报警位清零。

Threshold₁

ID2 Hi Alarm <R/W><NV><0000h> I_{D2} 输入的电压测量值高于这个无符号数阈值时将其相对应的报警位置位。测量值低于该阈值将报警位清零。

Threshold₂

Temp Lo Alarm <R/W><NV><0000h> 温度测量值低于这个二进制补码阈值时将其相对应的报警位置位。测量值高于该阈值将报警位清零。

V_{CC} Lo Alarm <R/W><NV><0000h> V_{CC} 输入的电压测量值低于这个无符号数阈值时将其相对应的报警位置位。测量值高于该阈值将报警位清零。

VD Lo Alarm <R/W><NV><0000h> V_D 输入的电压测量值低于这个无符号数阈值时将其相对应的报警位置位。测量值高于该阈值将报警位清零。

ID1 Lo Alarm <R/W><NV><0000h> I_{D1} 输入的电压测量值低于这个无符号数阈值时将其相对应的报警位置位。测量值高于该阈值将报警位清零。

Threshold₃

ID2 Lo Alarm <R/W><NV><0000h> I_{D2} 输入的电压测量值低于这个无符号数阈值时将设置其相对应的报警位置位。测量值高于该阈值将报警位清零。

LDMOS RF功放偏置 控制器

DS1870

A2D Value₀

<i>Temp Value</i>	<R><NA><0000h> 有符号二进制补码温度测量值。
<i>V_{CC} Value</i>	<R><NA><0000h> 无符号 V _{CC} 电压测量值。
<i>V_D Value</i>	<R><NA><0000h> 无符号 V _D 电压测量值。
<i>ID1 Value</i>	<R><NA><0000h> 无符号 I _{D1} 电压测量值。

A2D Value₁

<i>ID2 Value</i>	<R><NA><0000h> 无符号 I _{D2} 电压测量值。
------------------	---

Status

<i>Hi Alarm</i>	<R><NA><0000h> 高报警状态位。
a) Temp Hi	用于温度测量的高报警状态。
b) V _{CC} Hi	用于 V _{CC} 测量的高报警状态。
c) V _D Hi	用于 V _D 测量的高报警状态。
d) ID1 Hi	用于 I _{D1} 测量的高报警状态。
e) ID2 Hi	用于 I _{D2} 测量的高报警状态。
<i>Lo Alarm</i>	<R><NA><40h> 低报警状态位。
a) Temp Lo	用于温度测量的低报警状态。
b) V _{CC} Lo	用于 V _{CC} 测量的低报警状态。当 V _{CC} 电压低于 POR 门限电压值时该位被置位。当完成 V _{CC} 测量，且高于阈值时，自动将该位清零。
c) V _D Lo	用于 V _D 测量的低报警状态。
d) ID1 Lo	用于 I _{D1} 测量的低报警状态。
e) ID2 Lo	用于 I _{D2} 测量的低报警状态。
<i>I/O Status</i>	<R><NA><见以下说明> FAULT 引脚的状态。
a) FAULT	FAULT 引脚的逻辑值。在上电时 FAULT 为逻辑高。
b) Mint	可屏蔽中断。FAULT 为漏极开路输出。在 FAULT 外部拉为低电平时或者没有外部上拉电阻时，该位反映了 DS1870 试图在 FAULT 引脚上输出的逻辑值。如果任何的“高报警”或者“低报警”有效，相应的“Fault Ena”位使能，或者“RDBY”为 1，则该位高电平有效。否则，该位为零。
c) Rdyb	$\overline{\text{Ready}}$ 。当电源电压高于上电模拟(V _{POA})门限电压时，该位低电平有效。因而，如果电源电压低于 V _{POA} 或者太低以至于不能进行 I ² C 通信时，该位的读数为逻辑 1。
<i>A2D Status</i>	<R/W><V><00h> 转换完成后的状态。在上电时，这些位清零，在每个转换完成后被置位。可将这些位清零，以便在完成新的转换后置位。
a) Temp Rdy	温度转换就绪。
b) V _{CC} Rdy	V _{CC} 转换就绪。
c) V _D Rdy	V _D 转换就绪。
d) ID1 Rdy	I _{D1} 转换就绪。
e) ID2 Rdy	I _{D2} 转换就绪。

LDMOS RF功放偏置 控制器

PWE

PWE <W><V><FFFFh> 密码入口。在正确的密码写入到这个位置之前，唯一能写入的存储器地址为78h到7Fh。包括了PWE和Table_Select。所有的存储器可读，与PWE值无关。

TBL Sel <R/W><V><00h> 表选择。DS1870 包含5个表(1到5)。将一个数值(1到5)写到这个寄存器，可访问对应的表。

表1 (配置)

Config

Password <R/W><NV><FFFFh> PWE值与写入到这个位置的值进行比较。当PWE值与这个寄存器的值不匹配时所有EEPROM存储器为写保护。

LUT Sel <R/W><NV> <03h> 选择用于控制查找表的输入。

a) VD2 值为1时选择 V_D 输入控制POT2 (表5)的漏极LUT表索引。零则选择 I_{D2} 输入。

b) VD1 值为1时选择 V_D 输入控制POT1 (表4)的漏极LUT表索引。零则选择 I_{D1} 输入。

Fault Ena <R/W><NV> <00h> 配置FAULT引脚的可屏蔽中断。

a) Temp Ena 温度测量值超过阈值限制时，在FAULT引脚上产生有效中断。

b) Vcc Ena V_{CC} 测量值超过阈值限制时，在FAULT引脚上产生有效中断。

c) VD Ena V_D 测量值超过阈值限制时，在FAULT引脚上产生有效中断。

d) ID1 Ena I_{D1} 测量值超过阈值限制时，在FAULT引脚上产生有效中断。

e) ID2 Ena I_{D2} 测量值超过阈值限制时，在FAULT引脚上产生有效中断。

Scale₀

V_{CC} Scale <R/W><NV><XXXX>控制 V_{CC} 测量值的比例标定或增益。 V_{CC} 的增益出厂校准为6.5535V FS。

VD Scale <R/W><NV><XXXX>控制 V_D 测量值的比例标定或增益。 V_D 的增益出厂校准为2.500V FS。

ID1 Scale <R/W><NV><XXXX>控制 I_{D1} 测量值的比例标定或增益。 I_{D1} 的增益出厂校准为0.5V FS。

Scale₁

ID2 Scale <R/W><NV><XXXX>控制 I_{D2} 测量值的比例标定或增益。 I_{D2} 的增益出厂校准为0.5V FS。

Offset₀

V_{CC} Offset <R/W><NV><0000h>提供 V_{CC} 测量的失调控制。

VD Offset <R/W><NV><0000h>提供 V_D 测量的失调控制。

ID1 Offset <R/W><NV><0000h>提供 I_{D1} 测量的失调控制。

Offset₁

ID2 Offset <R/W><NV><0000h>提供 I_{D2} 测量的失调控制。

Temp Offset <R/W><NV><0000h>提供温度测量的偏差控制。

LUT Index

LDMOS RF功放偏置 控制器

DS1870

<i>T Index</i>	<R><NA><00h> 保持根据温度测量值计算出的索引。这个索引用于LUT2和3寻址。
<i>O1 Index</i>	<R><NA><00h> 保持根据 V_D 或者 I_{D1} 测量值(取决于“LUT Sel”字节)计算出的索引。这个索引用于LUT4寻址。
<i>O2 Index</i>	<R><NA><00h> 保持根据 V_D 或者 I_{D2} 测量值(取决于“LUT Sel”字节)计算出的索引。这个索引用于LUT5寻址。
<i>POT1 base</i>	<R><NA><00h> 用作POT1基数值, 以“T Index”中的存储器地址从表2调出。这个寄存器在温度转换结束时更新。在 I_{D2} 转换结束后POT1使用该值更新, 保证基数和偏差值对POT1和POT2是已知的, 且两者同时更新。
<i>POT1 off</i>	<R><NA><00h> 用作POT1偏差值, 以“O1 Index”中的存储器地址从表4调出。这个寄存器在 V_D 或者 I_{D1} 转换结束时更新, 取决于写入“LUT Sel”字节的值。在 I_{D2} 转换结束后POT1使用该值更新, 保证基数和偏差值对POT1和POT2是已知的, 且两者同时更新。
<i>POT2 base</i>	<R><NA><00h> 用作POT2基数值, 以“T Index”中的存储器地址从表3调出。这个寄存器在温度转换结束时更新。在 I_{D2} 转换结束后POT2使用该值更新, 保证基数和偏差值对POT1和POT2是已知的, 且两者同时更新。
<i>POT2 off</i>	<R><NA><00h> 用作POT2偏差值, 以“O2 Index”中的存储器地址从表5调出。这个寄存器在 V_D 或者 I_{D2} 转换结束时更新, 取决于写入“LUT Sel”字节的值。在 I_{D2} 转换结束后POT2使用该值更新, 保证基数和偏差值对POT1和POT2是已知的, 且两者同时更新。
<i>MAN Dac</i>	<R/W><NA><03h> 允许用户控制LUT索引或者用于计算电位器位置的基数和偏差值。
a) $\overline{SEE}$	映射EE位。在上电时该位为低, 使能EE写入到所有的映射EE位置。如果写为1, 该位允许校准和配置器件, 没有改变NV映射的EE存储器, 也不必等待EE周期时间完成。写入0并不导致写入SRAM的数据复制到EE。屏蔽的EE地址为20h到3Fh和表180h到A7h。
b) B/O_en	在上电时该位为高, 使能自动控制LUT。如果该位写入0, POT基数和偏差值用户可写, LUT调用无效。这允许用户通过写入基数或者偏差值到POT交互地测试模块。POT在写周期结束时更新为新的数值。因而, 所有四个寄存器(“POT1 Base”, “POT1 Off”, “POT2 Base”, “POT2 Off”)应该在同一个写周期内写入。I ² C停止条件是写周期的结束。
c) Index_en	在上电时该位为高, 使能自动控制LUT。如果该位清为0时, 三个索引值(“T Index”, “O1 Index”, “O2 Index”)用户可写, 计算索引值更新无效。这允许用户通过控制查找表的索引交互地测试模块。所有三个索引值应该在相同的写周期内写入。从LUT调出的值在每个相对应的转换(与自动模式类似)后出现在基数和偏差寄存器中。为保证从LUT调出的基数和偏差值被更新, 在下一个温度和 I_{D2} 转换完成之前, 基数和偏差计算不会更新电位器。两个电位器在同样时刻更新(与自动模式类似)。

LDMOS RF功放偏置 控制器

表 2 (POT1 的温度 LUT)

字节 80h-C7h

POT1 <R/W><NV><00h> POT1 的无符号基数值。

表 3 (POT2 的温度 LUT)

字节 80h-C7h

POT2 <R/W><NV><00h> POT2 的无符号基数值。

表 4 (POT1 的漏极 LUT)

字节 80h-B8h

POT1 Off <R/W><NV><00h> POT1 的有符号二进制补码偏差值。

表 5 (POT2 的漏极 LUT)

字节 80h-B8h

POT2 Off <R/W><NV><00h> POT2 的有符号二进制补码偏差值。

I²C 定义

以下术语常用于描述 I²C 数据传输。

主设备：主设备控制总线上的从设备。主设备产生 SCL 时钟脉冲、启动和停止条件。

从设备：从设备根据主设备的需要发送和接收数据。

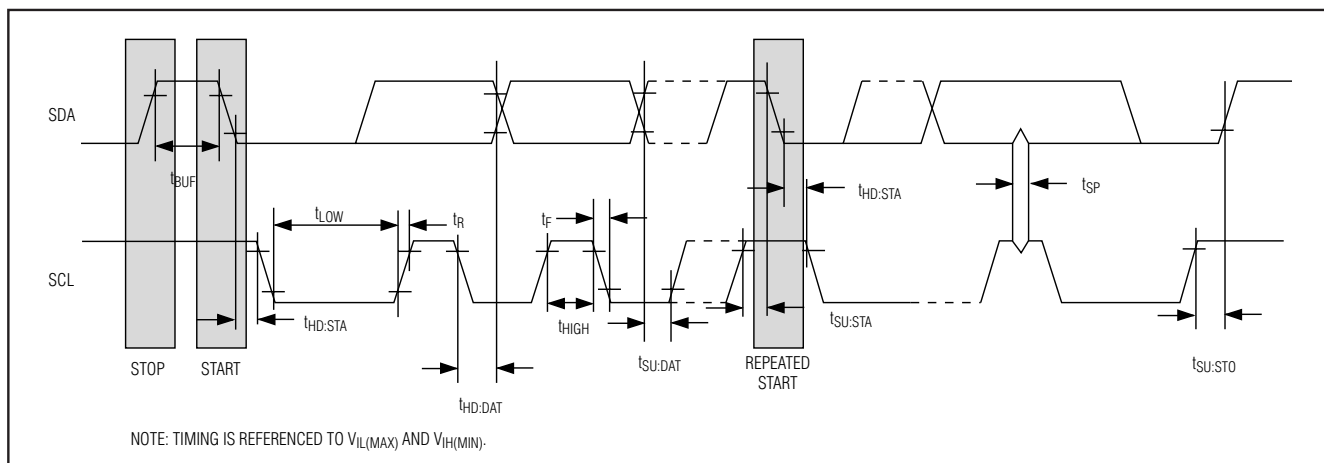
总线空闲或者非忙状态：当 SDA 和 SCL 都为无效且为逻辑高状态时，在停止与启动条件之间的时间。当总线空闲时，通常为从设备启动低功耗模式。

启动条件：主设备产生启动条件，启动与从设备之间的数据传输。SCL 保持高电平时，SDA 从高电平跳变为低电平将产生一个启动条件。正确的时序请参看时序图。

停止条件：主设备产生停止条件，终止与从设备的数据传输。SCL 保持高电平时，SDA 从低电平跳变为高电平将产生一个停止条件。正确的时序请参看时序图。

重复启动条件：在一个数据传输结束后，主设备可以使用重复启动条件，说明它会在当前传输结束后立即启动新数据的传输。重复启动通常用于读操作，以识别特定的存储器地址开始数据传输。重复启动条件的触发与通常的启动条件一样。正确的时序请参看时序图。

写位：SDA 的跳变必须发生在 SCL 低电平时。SCL 为高电平、并在建立时间和保持时间要求的范围内，SDA 数据保持恒有效。在 SCL 的上升沿数据移入器件。



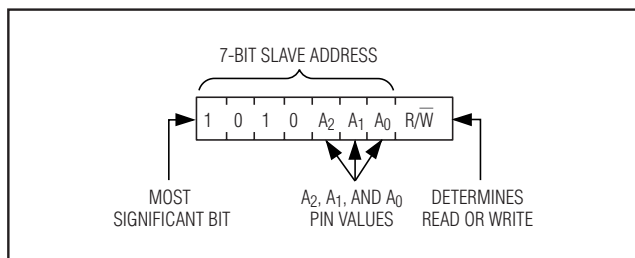


图4. 从设备字节

读位：写操作结束后，主机必须释放SDA总线，在下一个SCL上升沿之前(读位时)保留适当的建立时间(图3)。在前一个SCL脉冲下降沿时，设备移出SDA数据的每一位，数据位在当前SCL脉冲的上升沿时有效。记住主设备产生所有的SCL时钟脉冲，即使从从设备读各位数据时。

应答(ACK和NACK)：在一字节传输时应答和非应答总是位于发送的第9位。接收数据的设备(在读操作中的主设备或者在写操作中的从设备)通过在第9位发送0执行ACK。设备通过在第9位发送1执行NACK。ACK和NACK的时序与其它位的写操作一样(图3)。ACK为设备正确接收到数据后的应答。而NACK用于终止读序列或者指示设备没有在接收数据。

写字节：写字节操作包括从主设备往从设备传输(最高位在前面)的8位信息加上从从设备到主设备的1位应答。主设备按照写位定义完成8位数据的发送，按照读位定义读取应答信息。

读字节：读字节操作包括从从设备到主设备传输的8位信息加上从主设备到从设备的1位ACK或者NACK。主设备根据上面定义的读位操作读取从设备传输到主设备的8位数据(最高位在前面)，然后主设备按照写位定义发送ACK以接收其它数据字节。主设备必须读最后字节后发送NACK来终止通信，这样从设备将SDA的控制权返回到主设备。

从设备地址字节：I²C总线上的每个从设备对启动条件后的从设备地址字节响应。从设备地址字节(图4)包含高7位的从地址和最低位的R/W位。

DS1870的从设备地址为1010A₂A₁A₀ (二进制)。其中A₂、A₁、A₀为地址引脚的值。地址引脚允许设备对8个可能的从设备地址之一响应。写入正确的从设备地址和R/W = 0，主设备指示它会往从设备写数据。如果R/W = 1，主设备会从从设备读数据。如果写入不正确的从设备地址，DS1870假设主设备与另外的I²C设备通信，忽略这次通信等待下一次的启动条件发送。

存储器地址：在I²C写操作期间，主设备必须发送存储器地址以识别用于从设备存储数据的存储器位置。存储器地址总是位于从设备地址字节之后写操作的第二个发送字节。

I²C通信

往从设备写单个字节：主设备必须产生启动条件，写从设备地址字节(R/W = 0)，写存储器地址，写数据字节，产生停止条件。记住在所有写字节操作中主设备必须读从设备的应答。

往从设备写多个字节：为了向从设备写多个字节，主设备产生启动条件，写从设备地址字节(R/W = 0)，写存储器地址，可写多达8个数据字节，产生停止条件。

DS1870利用一次写操作写1到8个字节(1页或者行)。这可通过内部地址计数器控制，允许数据写入到连续的地址，无需在每个数据字节发送之前发送存储器地址。地址计数器限制写入一个8字节页(存储器图的一行)。没有发送停止条件而试图写额外存储器页的操作将导致地址计数器返回到当前行的开始。

范例：3字节写操作起始地址为06h，向连续地址写三个数据字节(11h, 22h, 33h)。结果是地址06h和07h分别包含数据11h和22h，而第三个数据字节33h被写入到地址00h中。

为防止地址从当前位置返回，在每个页结束时主设备必须发送停止条件，然后等待总线空闲或者EEPROM写时间结束。然后主设备才能产生新的启动条件，在继续写数据之前写从设备地址(R/W = 0)和下一个存储器行的第一个存储器地址。

LDMOS RF功放偏置 控制器

应答轮询：写入EEPROM页时，DS1870在停止条件后需要一定的EEPROM写时间(t_W)，向EEPROM写入该页的内容。在EEPROM写操作期间，DS1870不会对它的从设备地址作出应答，因为它处于忙状态。可利用这一特点，重复对DS1870进行寻址，以便在接收数据就绪后写入下一页数据。另一种轮询方法是在再次写入DS1870之前，等待最大的 t_W 周期。

EEPROM写周期：当EEPROM写操作发生时，即使仅更改页上的一个字节，DS1870也需要写入整个EEPROM存储器页。不修改页上所有8个字节的写操作是允许的，不会破坏相同页上存储器的其余字节。因为整个页被写入，在写操作时页上没有被修改的字节仍然经历了一次写过程，导致整个页在重复写入单个字节时受到磨损。一次往一页里写入一个字节对EEPROM磨损的速度是一次写入完整的一页的8倍。DS1870的EEPROM写次数由非易失存储器特性表确定。表里给出的指标为最坏情形时的

数据。在室温下可承受10倍表中数据的写操作。在评估EEPROM的寿命时，用 $\overline{SEE} = 1$ 写入SRAM映射的EEPROM存储器，不计入EEPROM写次数。

从从设备读单个字节：与写操作中使用存储器地址字节定义往何处写不同的是，读操作发生在存储器地址计数器的当前值。为了从从设备读单个字节，主设备产生一个启动条件，使用 $R/\overline{W}=1$ 写从设备地址字节，读数据字节，用NACK指示传输结束，并产生停止条件。

灵活利用地址计数器进行读操作：一个空写周期可用来强制地址计数器为特殊值。为了达到这个目的，主设备产生启动条件，写从设备地址字节($R/\overline{W} = 0$)，写需要读的存储器地址，产生重复的启动条件，写从设备地址字节($R/\overline{W} = 1$)，用ACK和NACK读数据，产生停止条件。请参看图5，一个使用重复启动条件确定起始存储器位置的读操作范例。

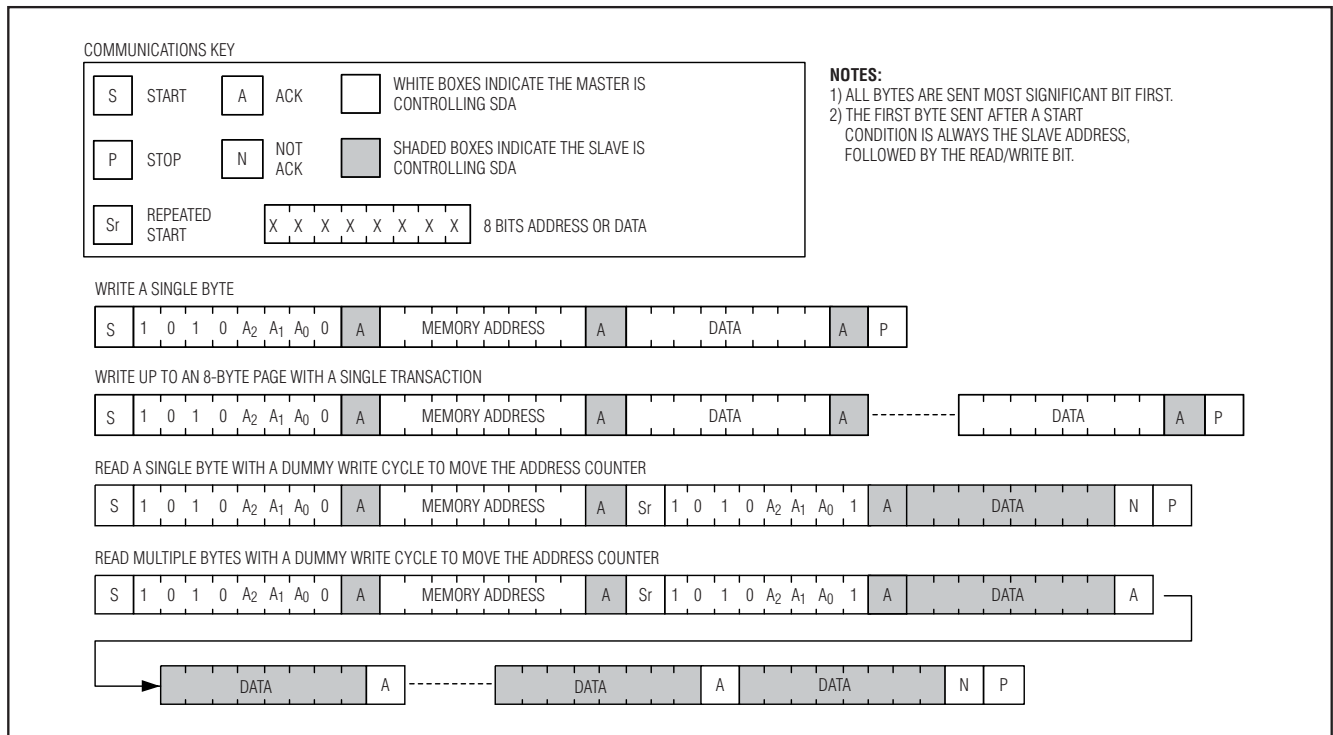
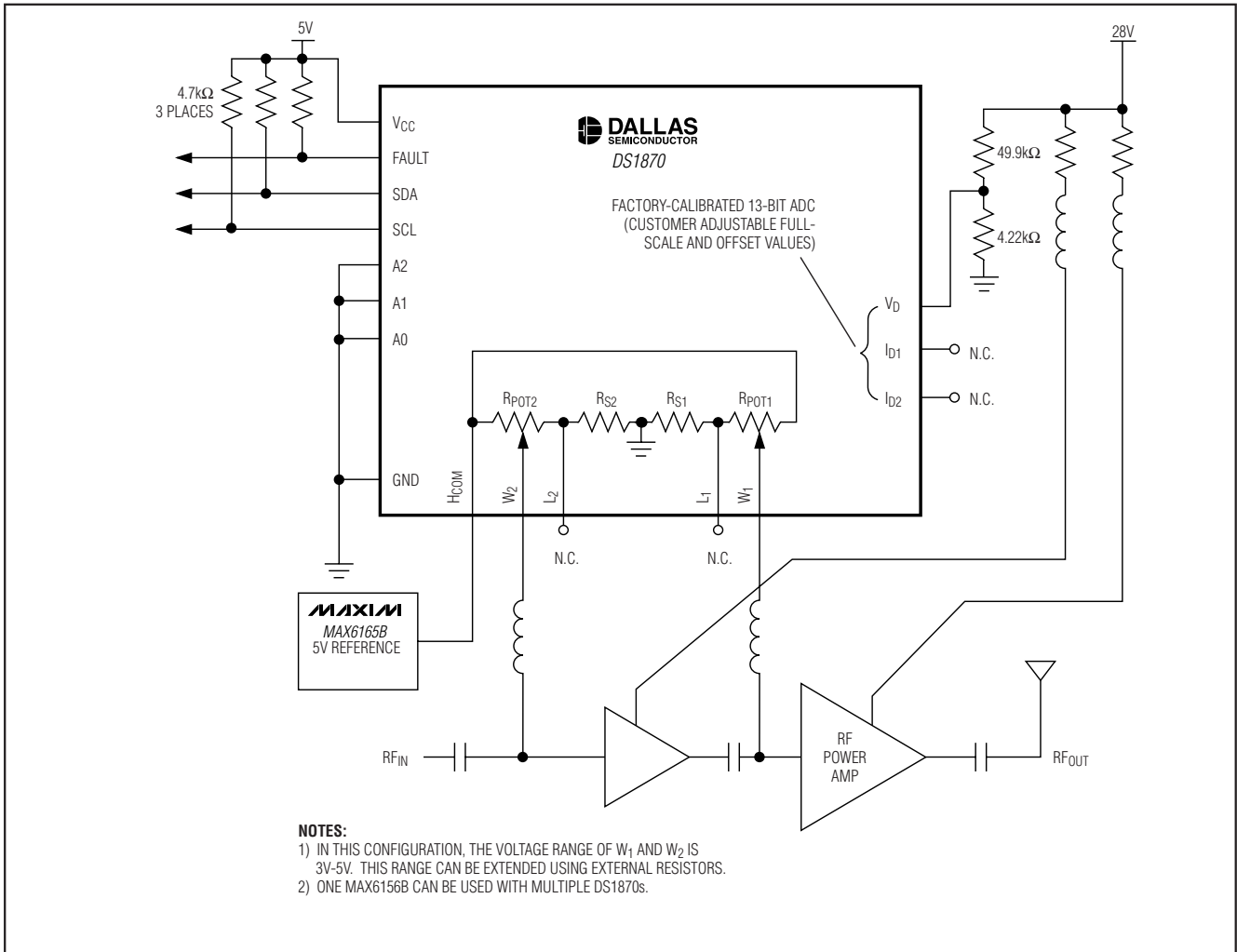


图 5. I²C 通信范例

LDMOS RF功放偏置 控制器

典型工作电路

DS1870



从从设备读多个字节：读操作可以一次读多个字节。当从从设备读多个字节时，如果主设备在终止传输之前还需要读另外一个字节，只需简单地对数据字节作应答。在主设备读最后一个字节后，发送NACK指示传输结束，然后产生停止条件。可以在读周期之前修改或者无需改变地址计数器的位置来实现。读操作时，DS1870地址计数器在页边界并不返回，但是如果在读操作中最后一个存储器位置被读取，计数器会从最高存储器地址FFh转到00h。

应用信息

电源去耦

为获得最佳效果，电源去耦推荐使用0.01μF和0.1μF的电容。使用高质量的陶瓷、表贴封装电容，将电容安装在尽可能靠近V_{CC}和GND引脚的地方以减小引线电感。

LDMOS RF功放偏置 控制器

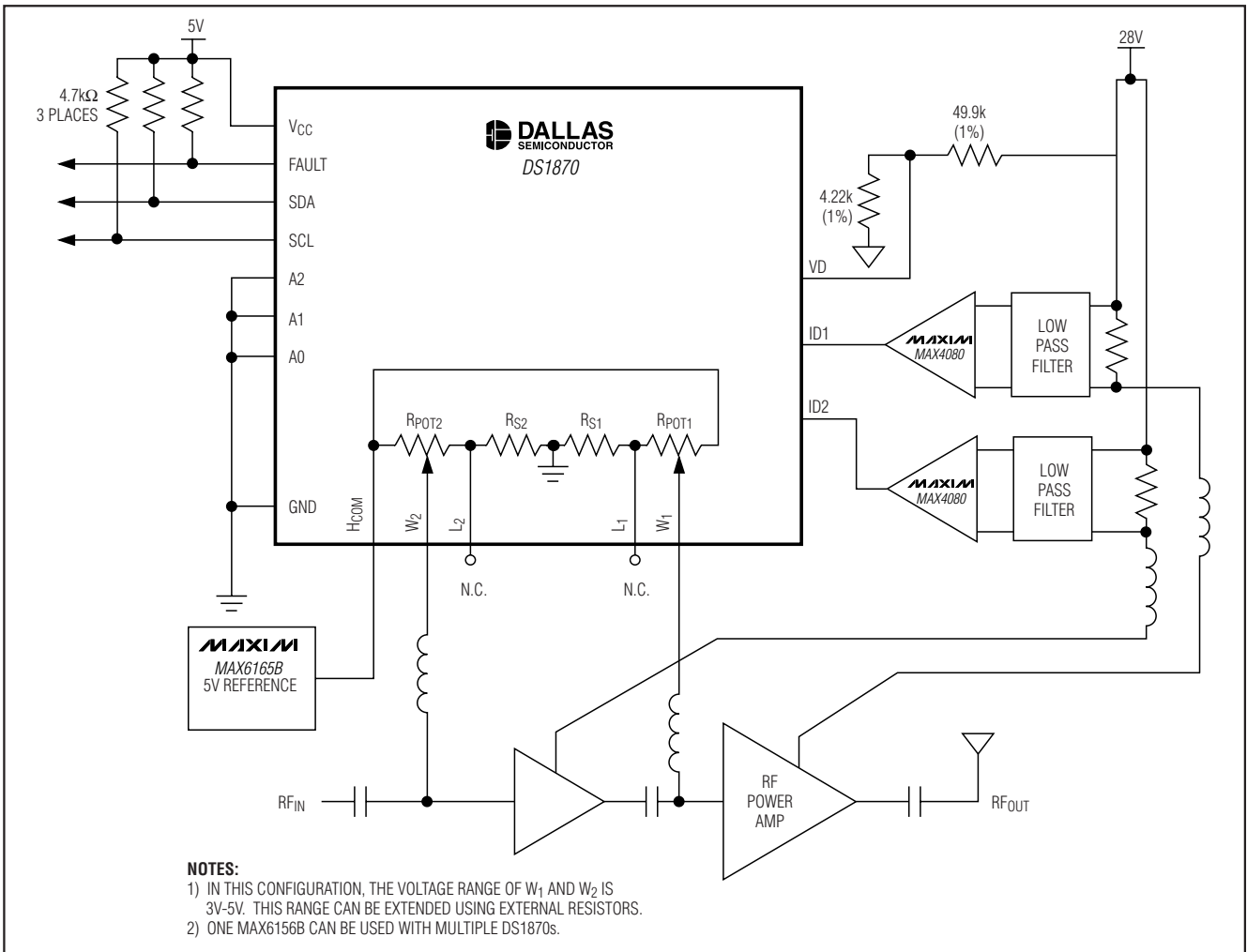
SDA和SCL上拉电阻

SDA为DS1870的集电极开路输出，需要上拉电阻实现逻辑高电平。可使用带上拉电阻的集电极开路输出或者推挽输出驱动器的主设备产生SCL。上拉电阻值应该保证交流电气特性表中上升/下降时间额定值的要求。

高级应用

在下面的“高级应用”中给出了一个利用DS1870实现电流检测的电路。

带有电流检测功能的高级应用



芯片信息

TRANSISTOR COUNT: 52,353
SUBSTRATE CONNECTED TO GROUND

封装信息

欲获取最新封装信息，请访问：
www.maxim-ic.com.cn/DallasPackinfo.

Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

28 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600