



西安交通大学

第3章 MOS晶体管模型与 CMOS模拟电路基础(1)

电信学院微电子学系

程 军

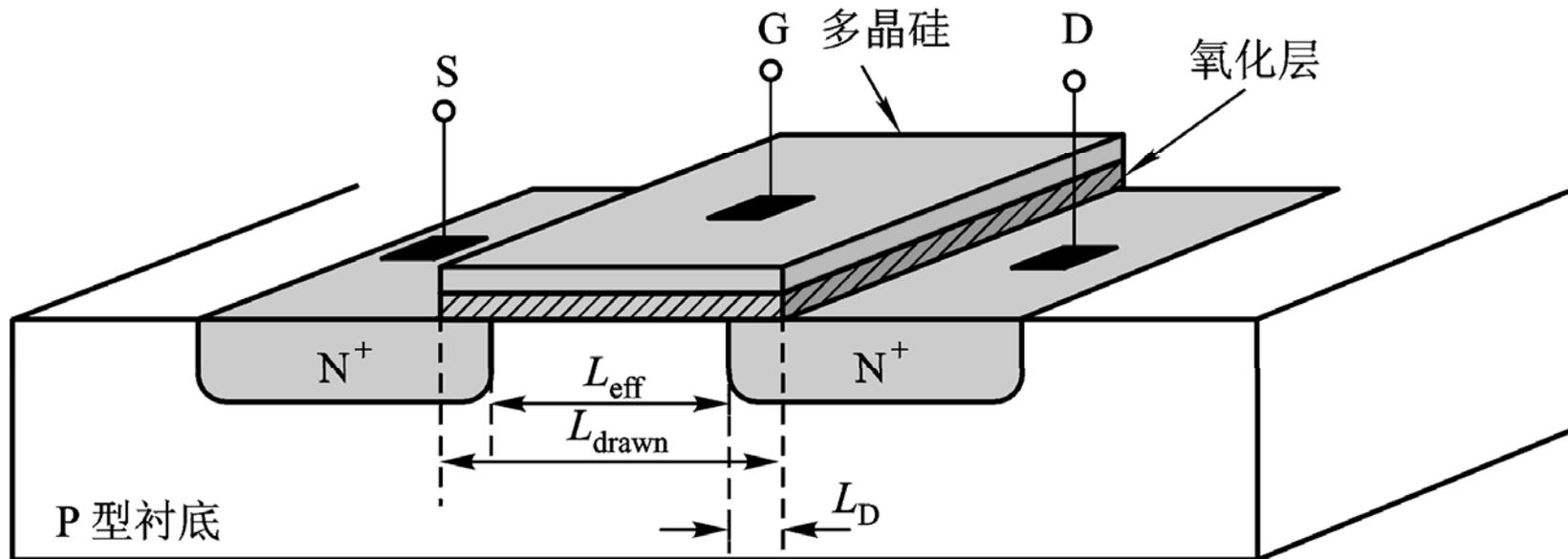
jcheng@mail.xjtu.edu.cn

主要内容

- MOS晶体管模型
 - MOS器件结构
 - 阈值电压
 - MOS晶体管大信号特性
 - MOS器件寄生电容
 - MOS晶体管小信号模型
- CMOS模拟电路基本模块
- 单级CMOS放大器
- 运算放大器



3.1.1 MOSFET晶体管结构



NMOS and PMOS with n-well

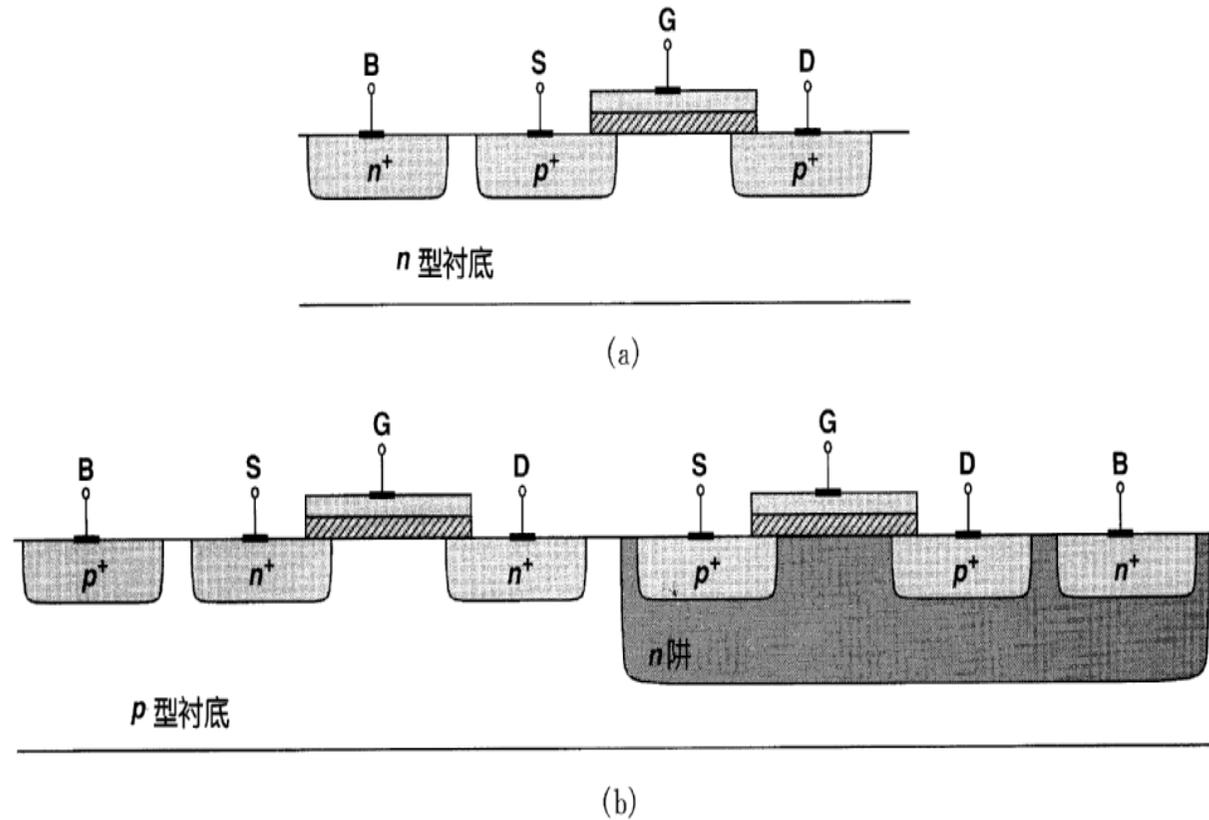
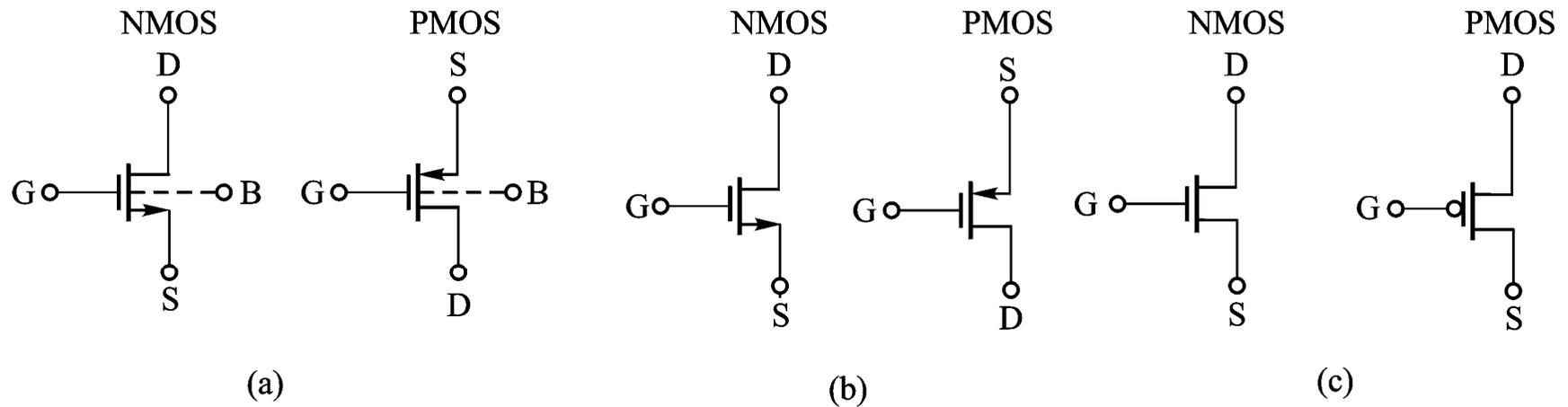


图3.2 (a) 简单PMOS器件 (b) n阱中的PMOS



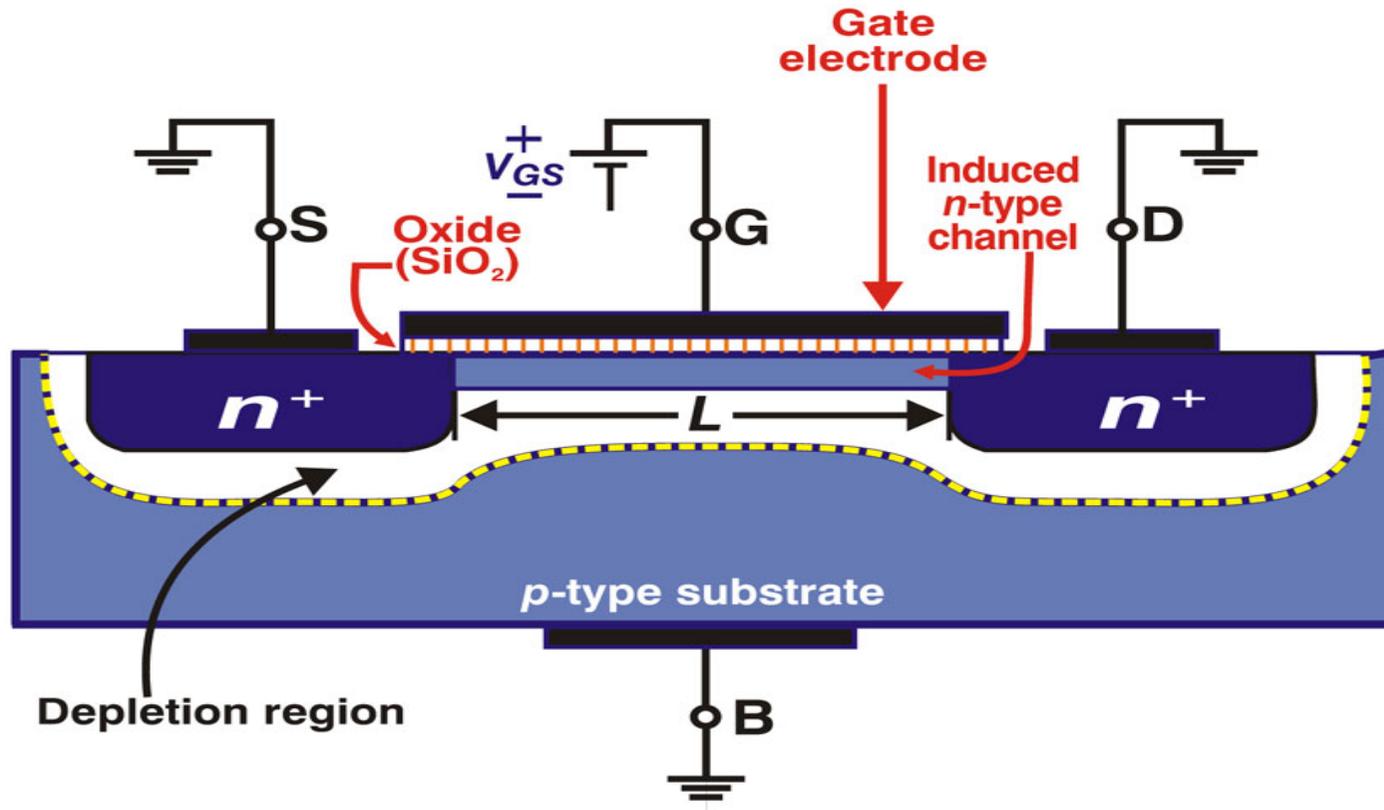
MOS Symbols



MOS符号



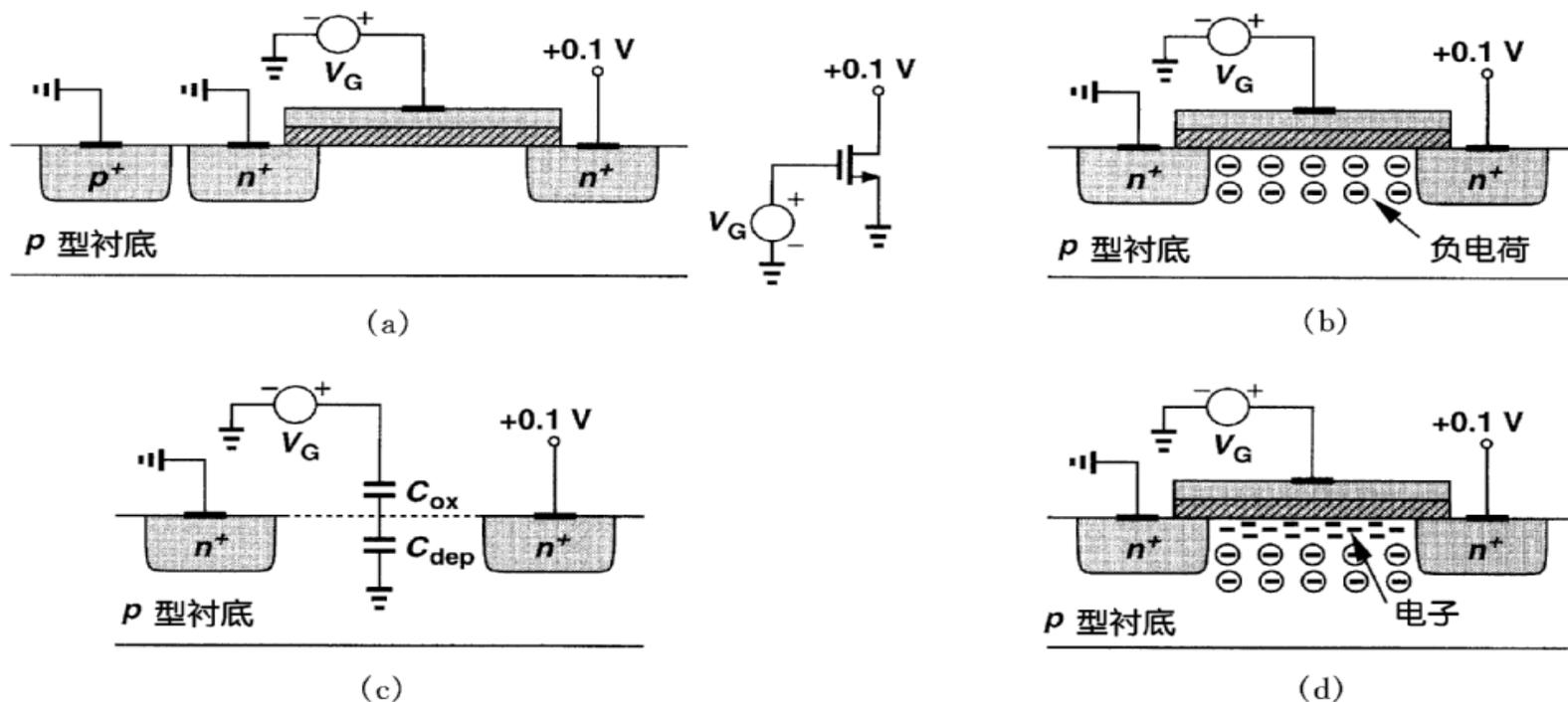
增强型NMOS



The enhancement-type NMOS with a positive voltage applied to the gate. An n channel is induced at the top of the substrate beneath the gate.



3.1.2 阈值电压(MOS Channel Formation)



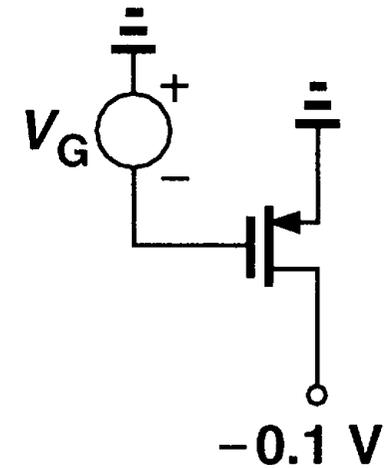
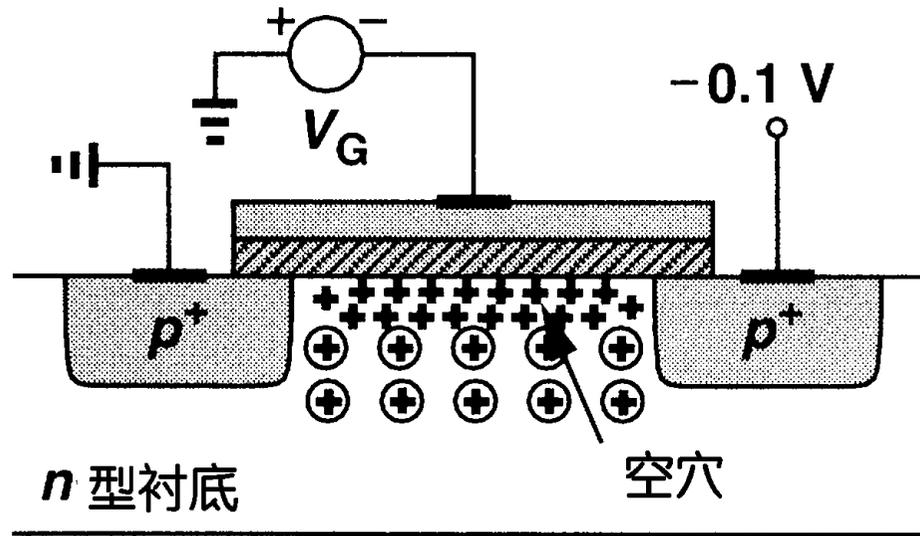
(a)由栅压控制的MOSFET；(b)耗尽区的形成；(c)反型的开始；(d)反型层的形成（由源区提供电子）

$$V_{TH} = \Phi_{MS} + 2\Phi_F + \frac{Q_B}{C_{ox}} - \frac{Q_{SS}}{C_{ox}}$$

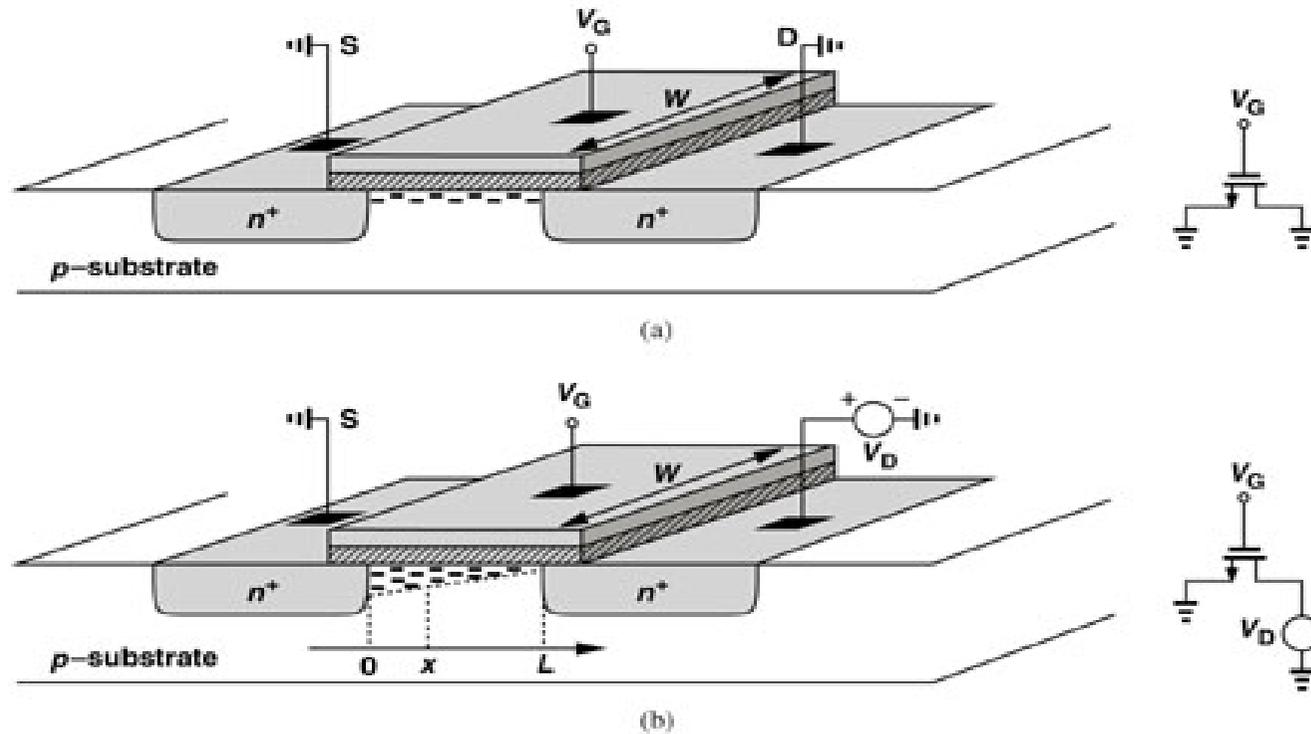
Φ_{MS} 栅与衬底的功函数差的电压值， Φ_F 是费米势， Q_B 耗尽区电荷， Q_{SS} 是界面处的等效正电荷。



PFET反型层的形成



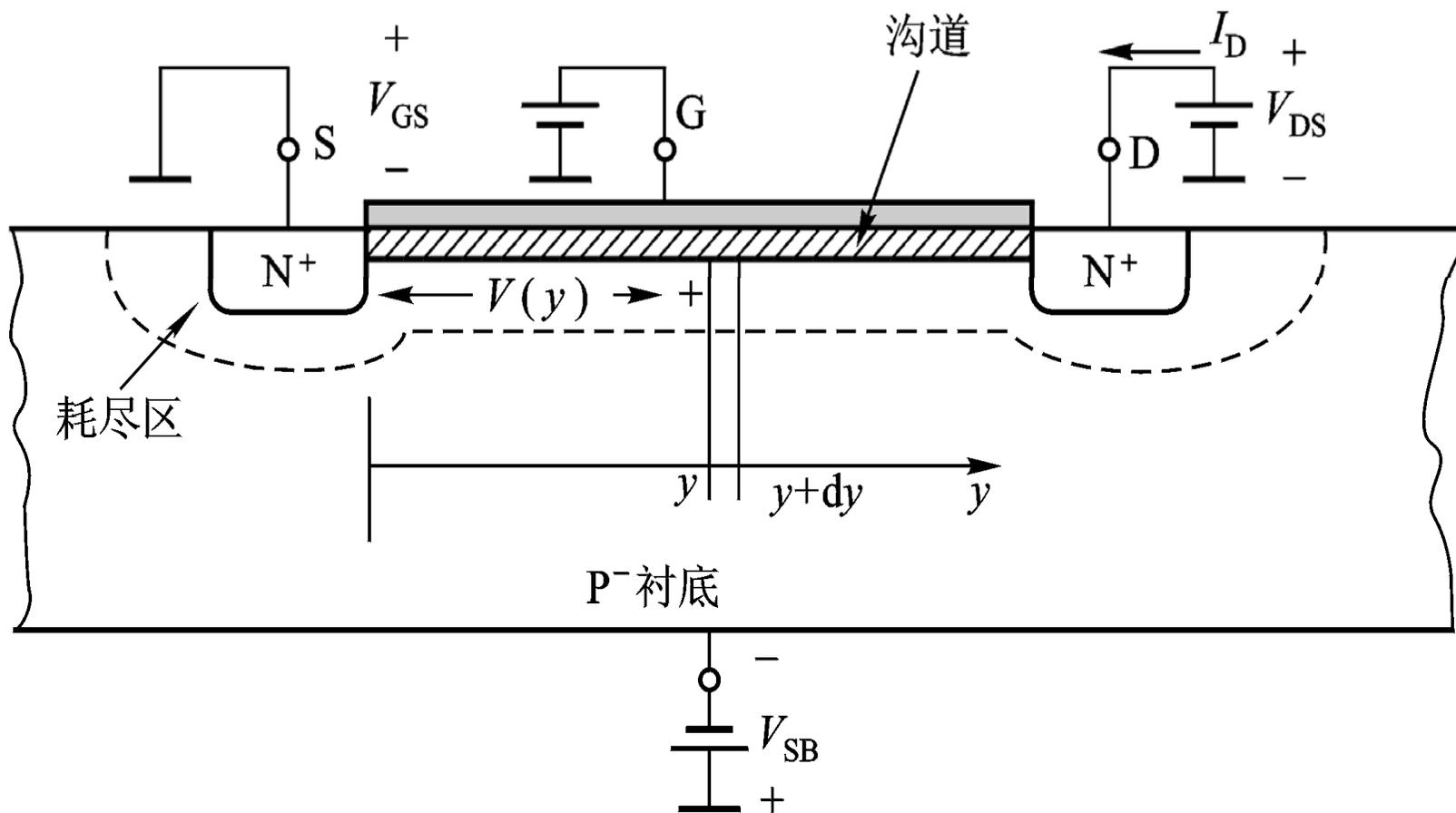
3.1.3 NMOS的大信号特性(I/V Characteristics)



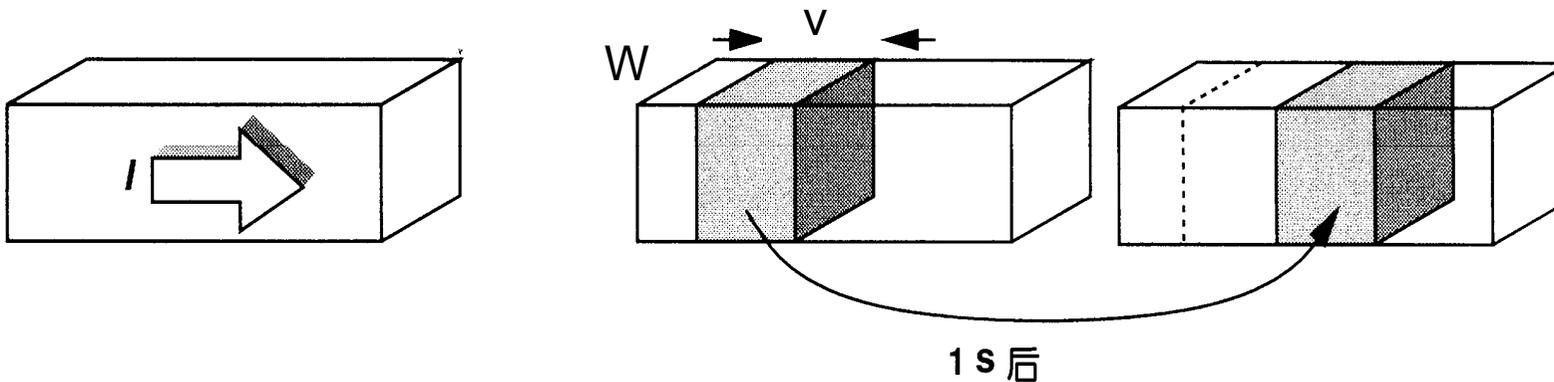
(a)源和漏等电压时的沟道电荷;
(b)源和漏不等电压时的沟道电荷



加偏置电压后的 NMOS 器件



Derivation of I/V Characteristics



(a)

(b) 1秒内载流子的运动图像

$$I = Q_d \cdot v \quad (Q_d \text{ 为 } y \text{ 方向的单位长度电荷密度})$$

$$Q_d = WC_{ox}(V_{GS} - V_{TH})$$

$$Q_d(y) = WC_{ox}(V_{GS} - V(y) - V_{TH})$$



I/V Characteristics (cont.)

$$I_D = -WC_{OX} [V_{GS} - V(y) - V_{TH}] v_d(y)$$

由 $v_d(y) = \mu_n E(y)$, 且 $E(y) = -\frac{dV(y)}{dy}$

$$I_D = WC_{OX} [V_{GS} - V(y) - V_{TH}] \mu_n \frac{dV(y)}{dy}$$

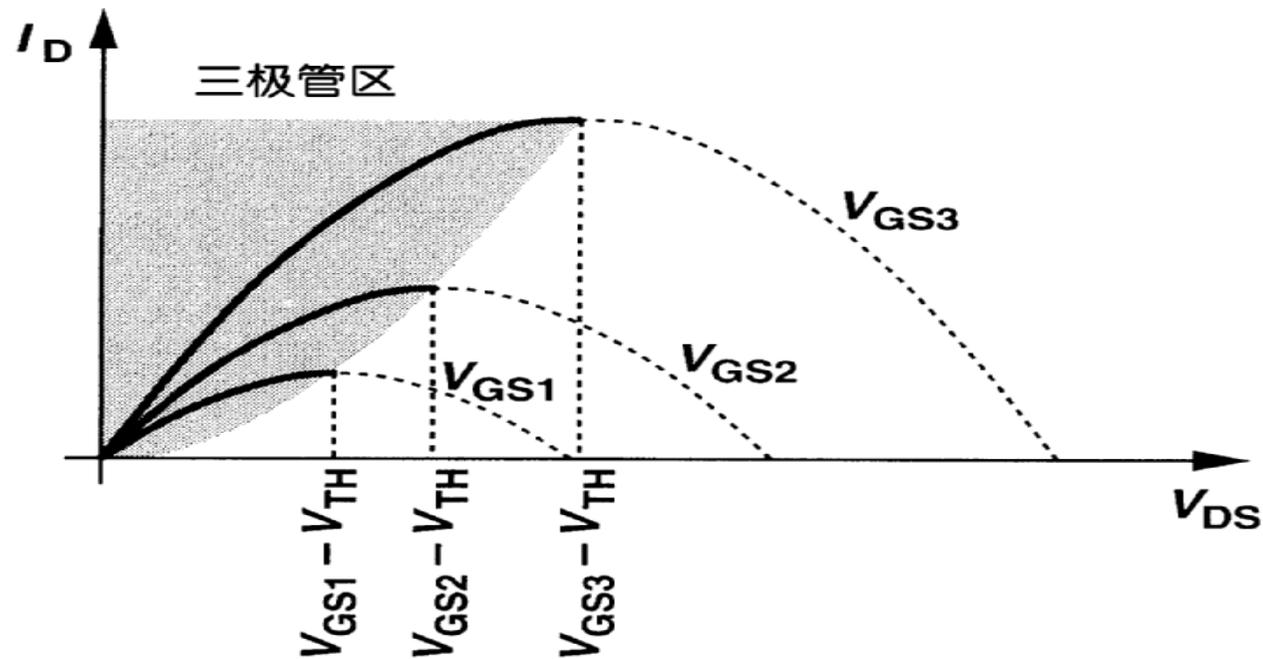
$$\int_{y=0}^L I_D dy = \int_{V=0}^{V_{DS}} WC_{OX} \mu_n [V_{GS} - V(y) - V_{TH}] dV$$

$$I_D = \mu_n C_{OX} \frac{W}{L} [(V_{GS} - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^2]$$



1.非饱和区I/V Characteristics (cont.)

$$I_D = \mu_n C_{OX} \frac{W}{L} \left[(V_{GS} - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$



在三极管区($0 < V_{DS} < V_{GS} - V_{TH}$),漏电流与漏源电压的关系



NMOS管的I-V特性 — 线性区(三极管区、非饱和区)

$$I_{DS} = \frac{K'}{2} \frac{W}{L} [2(V_{GS} - V_{TN})V_{DS} - V_{DS}^2]$$

模拟电路中较常使用

$$K' = \mu_n C_{ox} = \frac{\mu_n \epsilon_0 \epsilon_{ox}}{t_{ox}} \quad \text{— NMOS器件跨导系数}$$

$$\beta_N = K' \frac{W}{L}$$

— NMOS器件增益系数

与工艺相关的

与设计相关的

$$I_{DS} = \beta_N [(V_{GS} - V_{TN})V_{DS} - \frac{1}{2}V_{DS}^2]$$

数字电路中较常使用



线性区(三极管区)

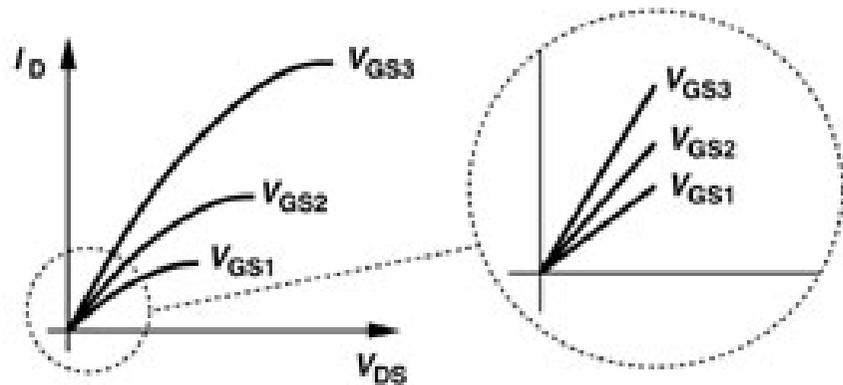
$$I_D = \mu_n C_{OX} \frac{W}{L} [(V_{GS} - V_{TH})V_{DS} - \frac{1}{2}V_{DS}^2]$$

如果 $V_{DS} \ll 2(V_{GS} - V_{TH})$, $I_D = \mu_n C_{OX} \frac{W}{L} (V_{GS} - V_{TH})V_{DS}$

$$R_{ON} = \frac{1}{\mu_n C_{OX} \frac{W}{L} (V_{GS} - V_{TH})}$$



作为可控线性电阻的
MOSFET



深三极管区的线性工作

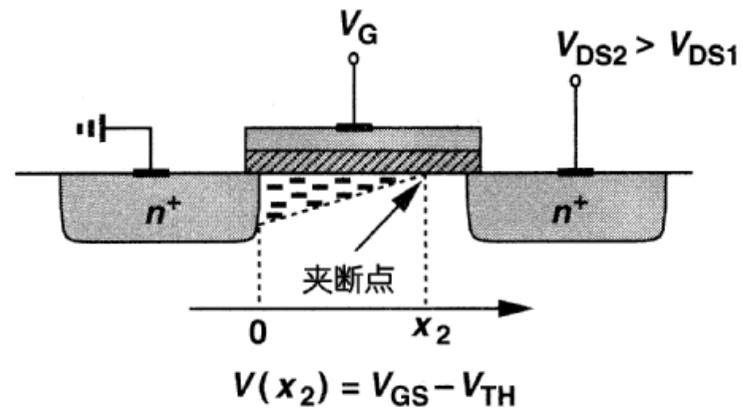
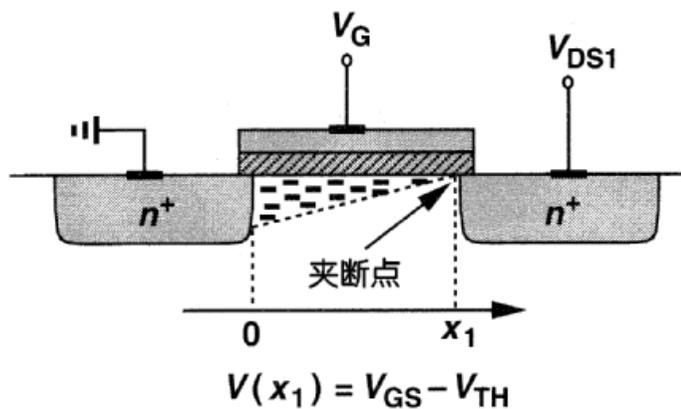


2. 饱和区工作

$$I_D = \mu_n C_{OX} \frac{W}{L} \left[(V_{GS} - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

$$V_{DS}^n = V_{GS} - V_{TH} \quad (\text{Pinch-off})$$

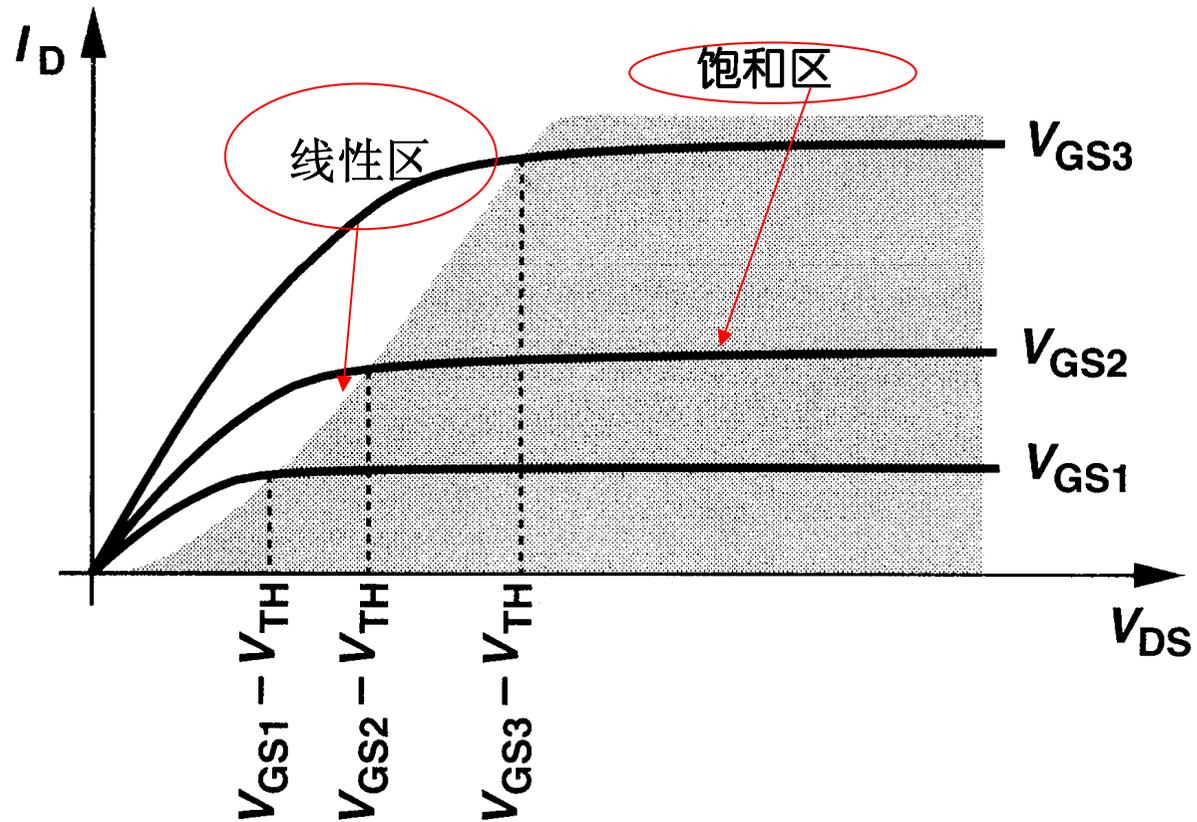
$$I_D = \frac{\mu_n C_{OX}}{2} \frac{W}{L} (V_{GS} - V_{TH})^2$$



夹断特性



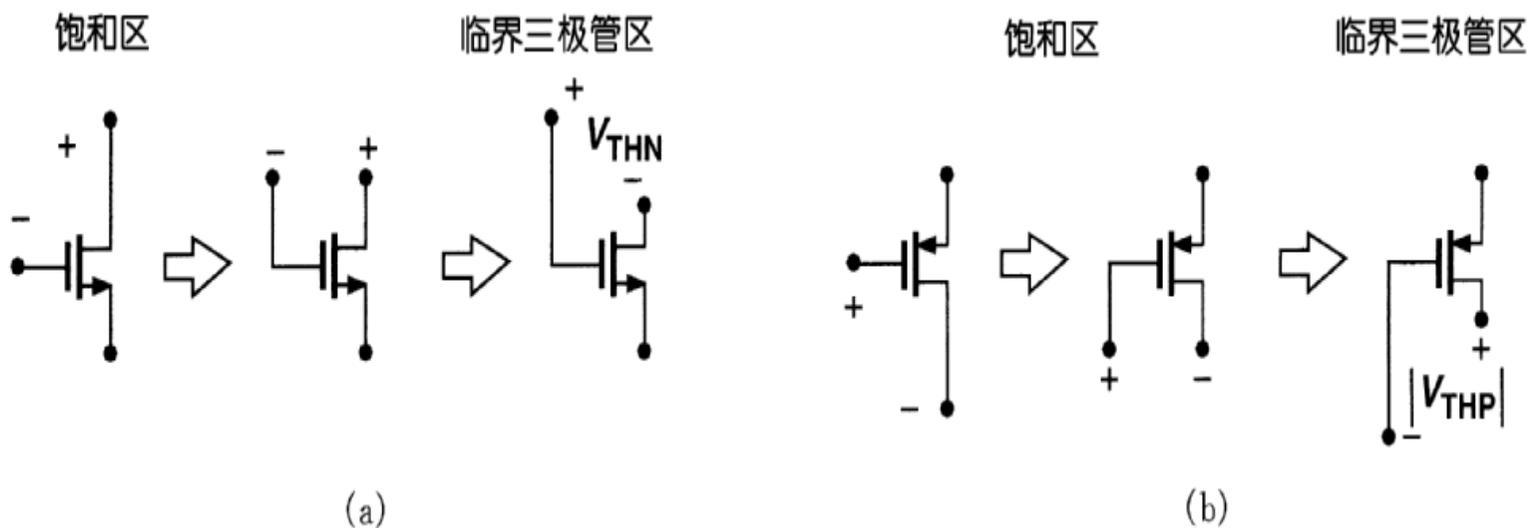
饱和区工作(续)



漏电流的饱和



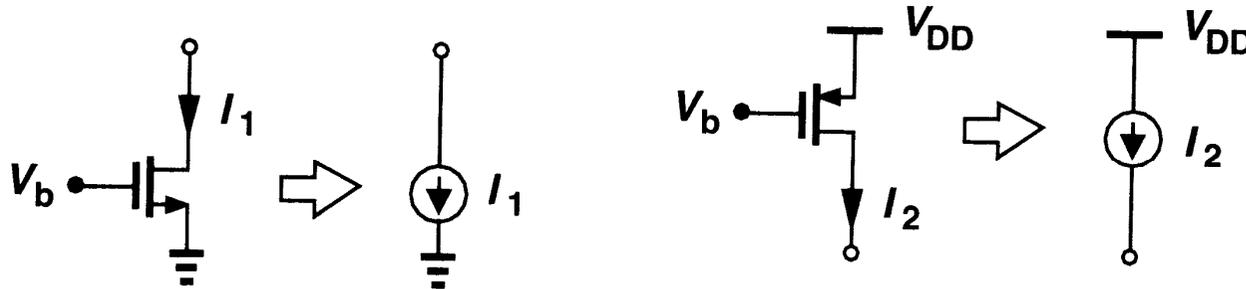
线性区到饱和区变化



饱和区和三极管区示意图



电流源与过驱动电压

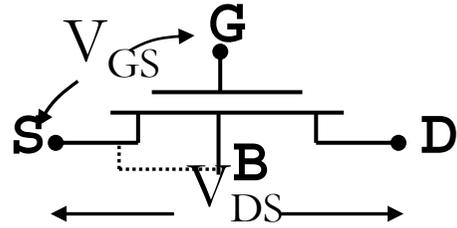


$$V_{OD} = V_{GS} - V_{TH} = \sqrt{\frac{2I_D}{k'(W/L)}}$$

判断器件是否工作在饱和区时，以及在对电路的某些性能进行设计时（如偏置、输入/输出幅值等），应用 V_{OD} 可以变得非常方便。过驱动电压则完全由漏电流的值决定。



NMOS晶体管I-V特性(长沟道)一总结



- 截至区: $V_{GS} - V_T \leq 0$

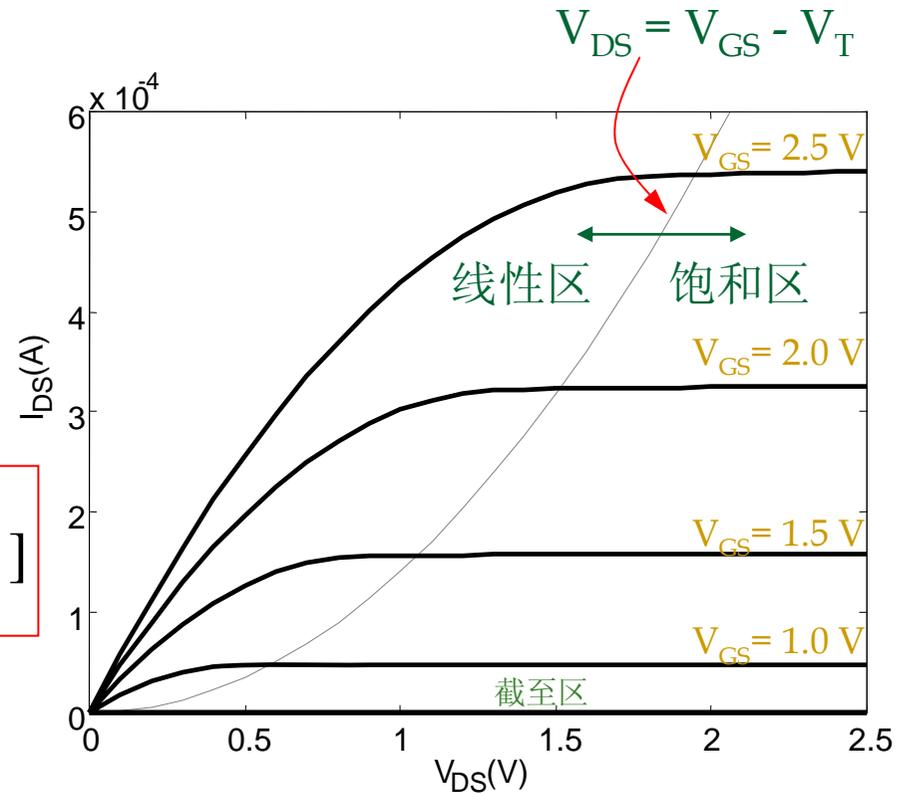
$$I_{DS} = 0$$

- 线性区: $0 < V_{DS} < V_{GS} - V_T$

$$I_{DS} = \frac{K'}{2} \frac{W}{L} [2(V_{GS} - V_{TN})V_{DS} - V_{DS}^2]$$

- 饱和区: $0 < V_{GS} - V_T \leq V_{DS}$

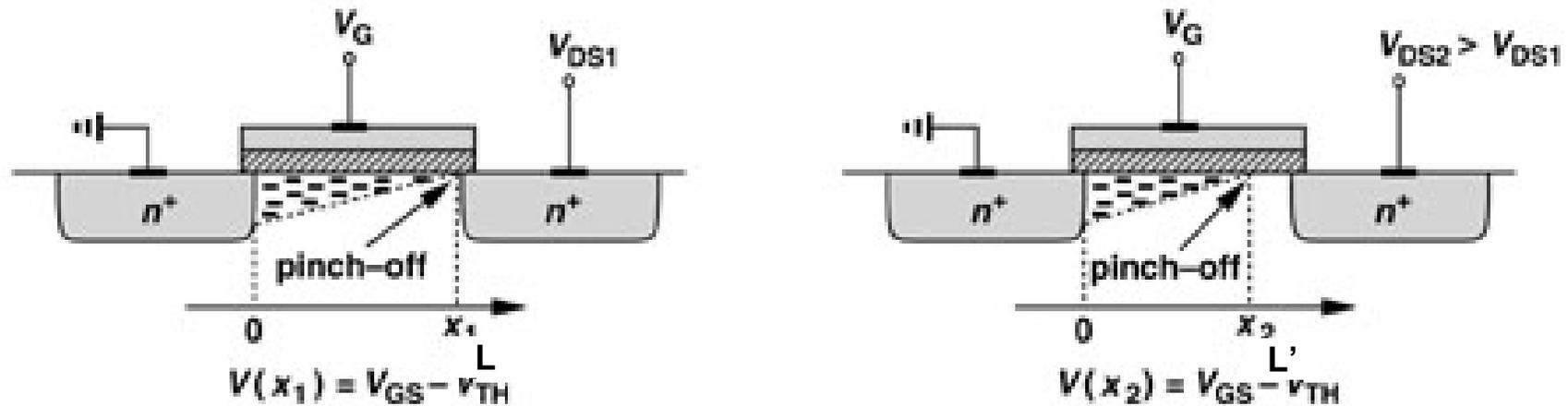
$$I_{DS} = \frac{K'}{2} \frac{W}{L} (V_{GS} - V_{TN})^2$$



NMOS transistor, 0.25um, $L_d = 10\mu\text{m}$,
 $W/L = 1.5$, $V_{DD} = 2.5\text{V}$, $V_T = 0.4\text{V}$



3. 二级效应 (1) 沟道长度调制效应(Channel Length Modulation)



$$L' = L - \Delta L \qquad 1/L' = \frac{1}{L} (1 + \Delta L/L)$$

$$1/L' = \frac{1}{L} (1 + \lambda V_{DS}), \quad \lambda V_{DS} = \Delta L/L$$

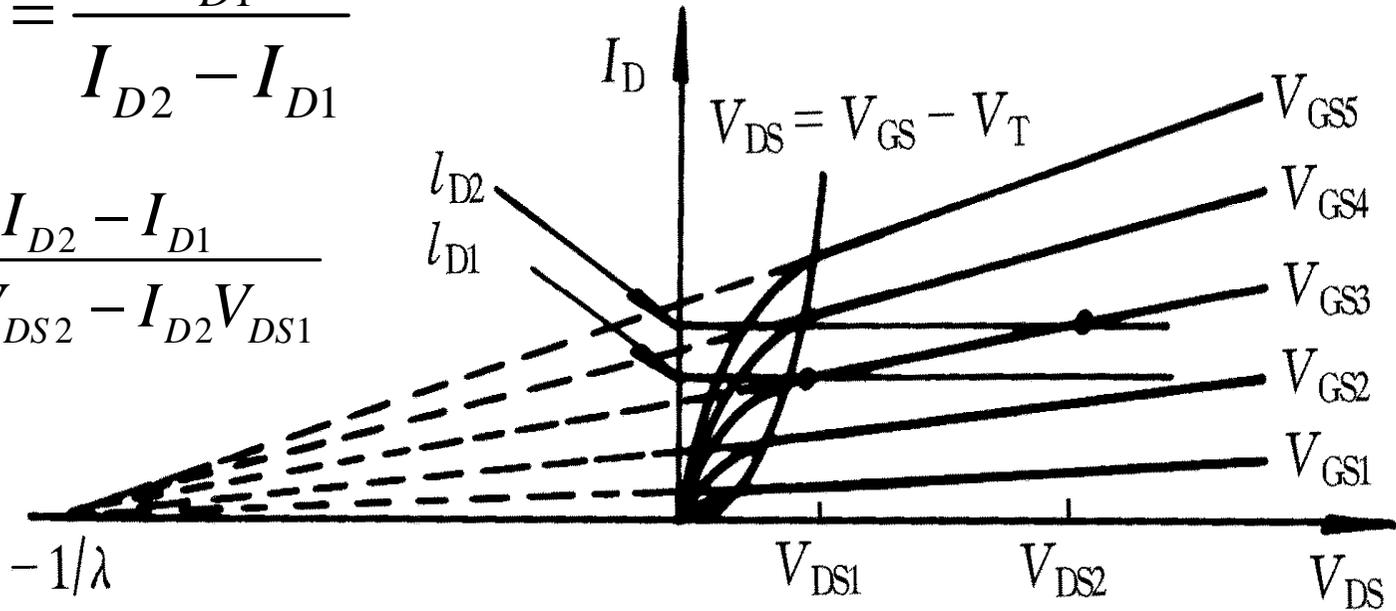
$$I_D = \frac{\mu_n C_{OX}}{2} \frac{W}{L} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS})$$



可由测量试验数据得到 λ

$$\frac{V_A + V_{DS1}}{V_{DS2} - V_{DS1}} = \frac{I_{D1}}{I_{D2} - I_{D1}}$$

$$\lambda = \frac{1}{V_A} = \frac{I_{D2} - I_{D1}}{I_{D1} V_{DS2} - I_{D2} V_{DS1}}$$



厄雷电压- V_A

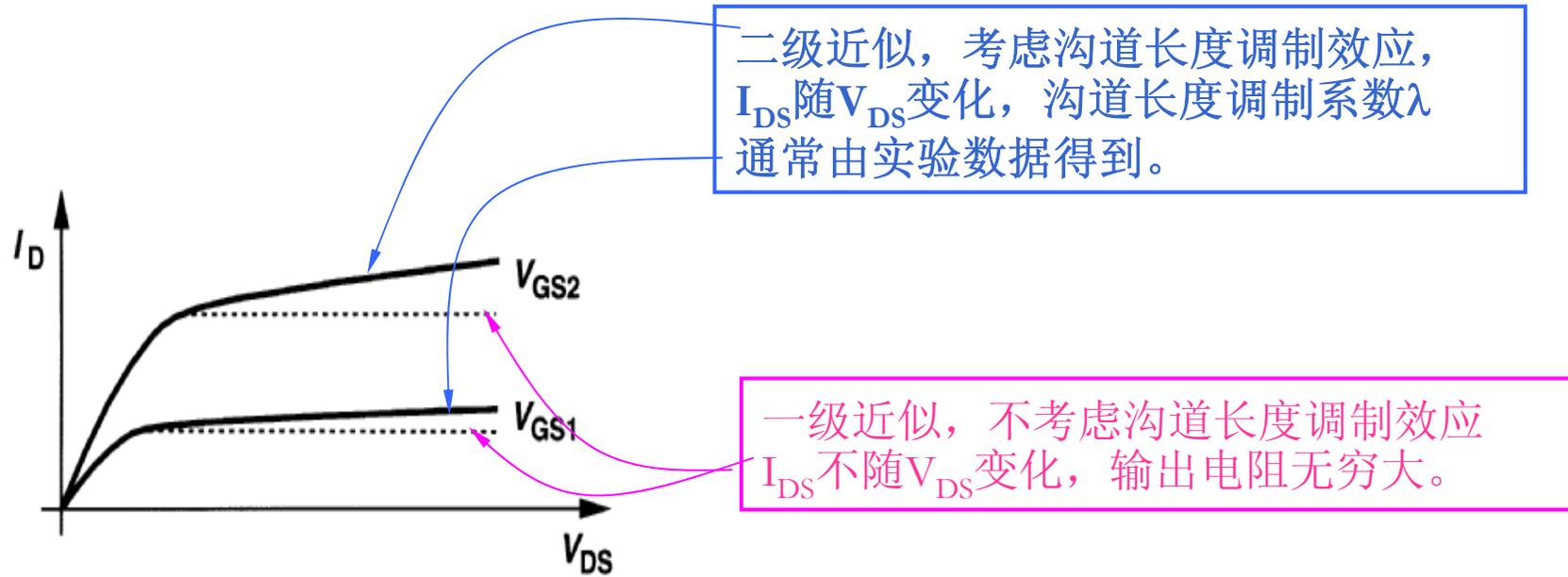
沟道长度调制系数: $\lambda = \frac{\Delta L / L}{V_{DS}}$

指明L对应的 λ ; λ 与L成反比

若 $L=0.5\mu\text{m}$ 时, $\lambda=0.1\text{V}^{-1}$, 当 $L=1\mu\text{m}$ 时, $\lambda=0.05\text{V}^{-1}$



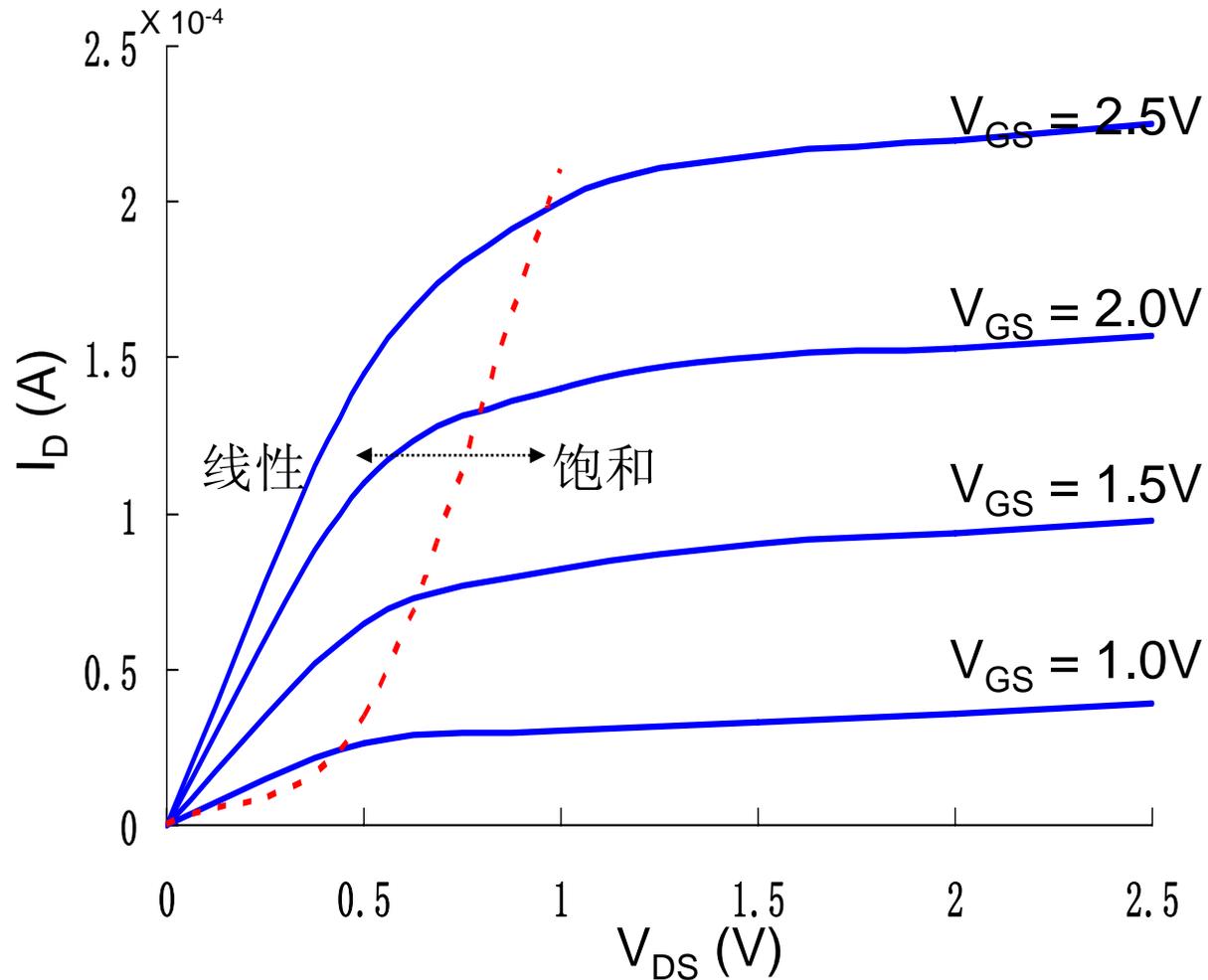
NMOS晶体管的I-V特性(二级近似)



沟道长度调制效应所引起的饱和区有限斜率



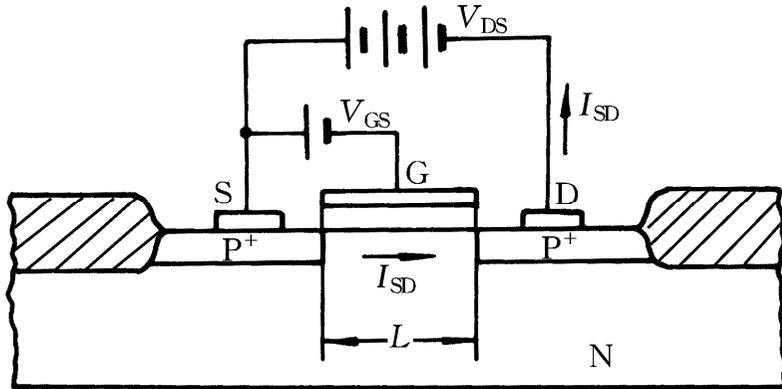
短沟道 I-V特性(NMOS)



NMOS transistor, $0.25\mu\text{m}$, $L_d = 0.25\mu\text{m}$, $W/L = 1.5$, $V_{DD} = 2.5V$, $V_T = 0.4V$



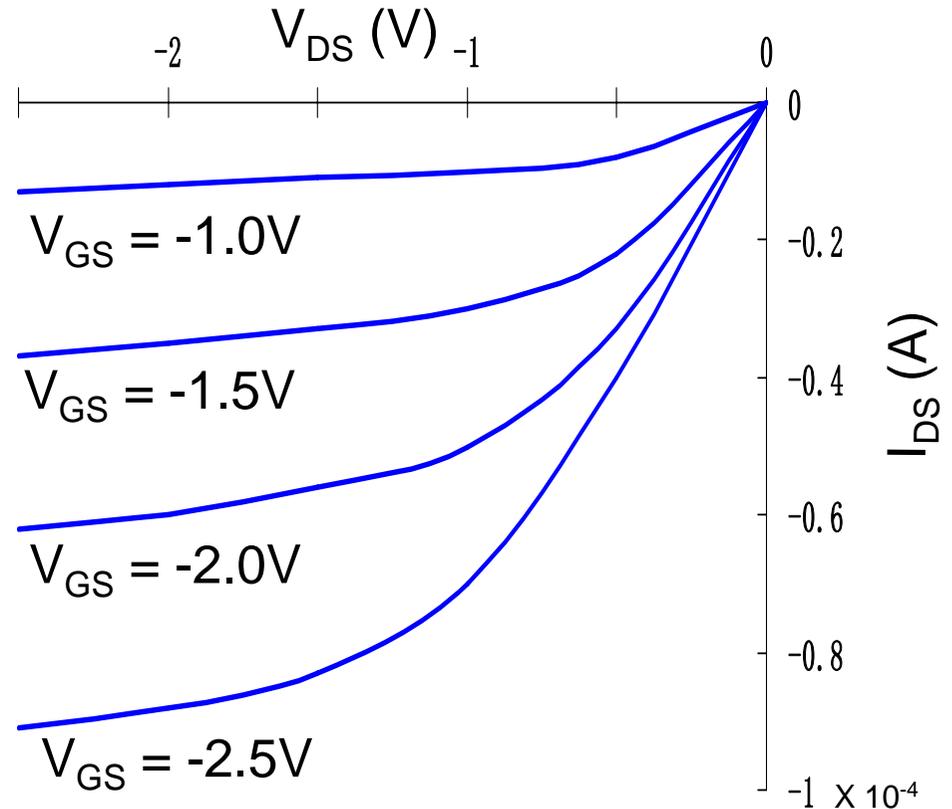
PMOS晶体管I-V特性



$$V_{TP} < 0$$

$$V_{GS} < 0$$

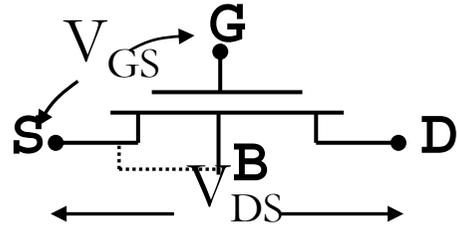
由于空穴的迁移率小于电子的迁移率，所以相同尺寸的PMOS的导电能力小于NMOS。



PMOS transistor, $0.25\mu\text{m}$, $L_d = 0.25\mu\text{m}$,
 $W/L = 1.5$, $V_{DD} = 2.5\text{V}$, $V_T = -0.4\text{V}$



NMOS晶体管I-V特性—总结



- 截至区: $V_{GS} - V_T \leq 0$

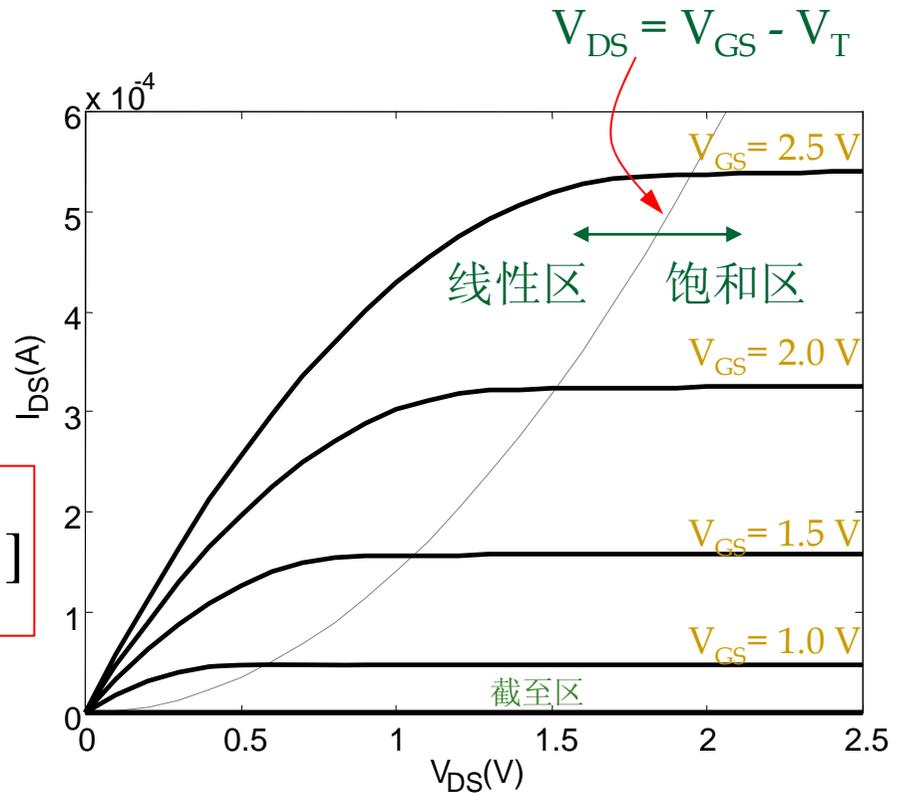
$$I_{DS} = 0$$

- 线性区: $0 < V_{DS} < V_{GS} - V_T$

$$I_{DS} = \frac{K'}{2} \frac{W}{L} [2(V_{GS} - V_{TN})V_{DS} - V_{DS}^2]$$

- 饱和区: $0 < V_{GS} - V_T \leq V_{DS}$

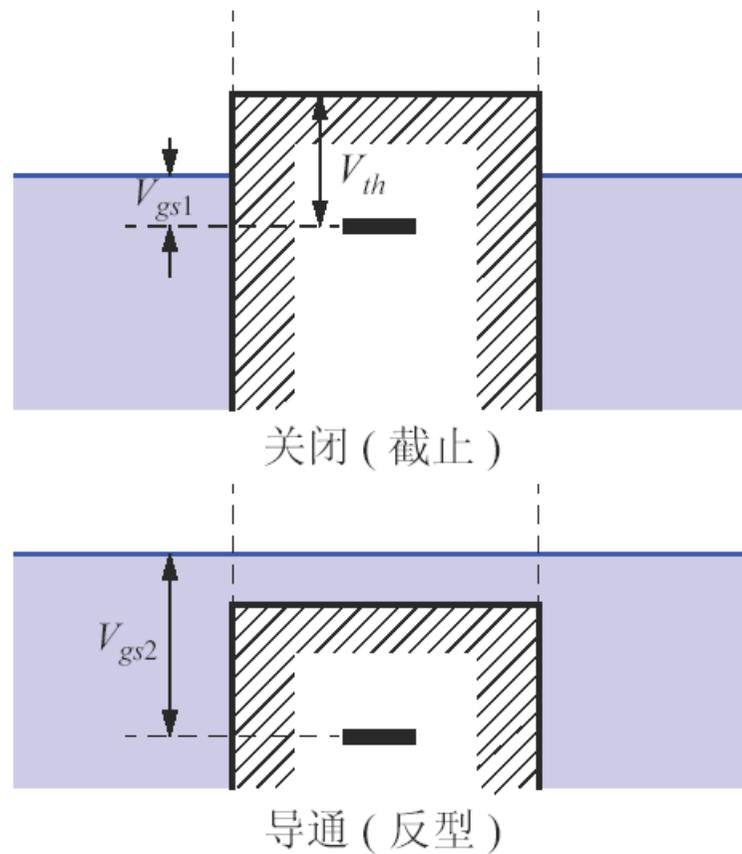
$$I_{DS} = \frac{K'}{2} \frac{W}{L} (V_{GS} - V_{TN})^2 (1 + \lambda V_{DS})$$



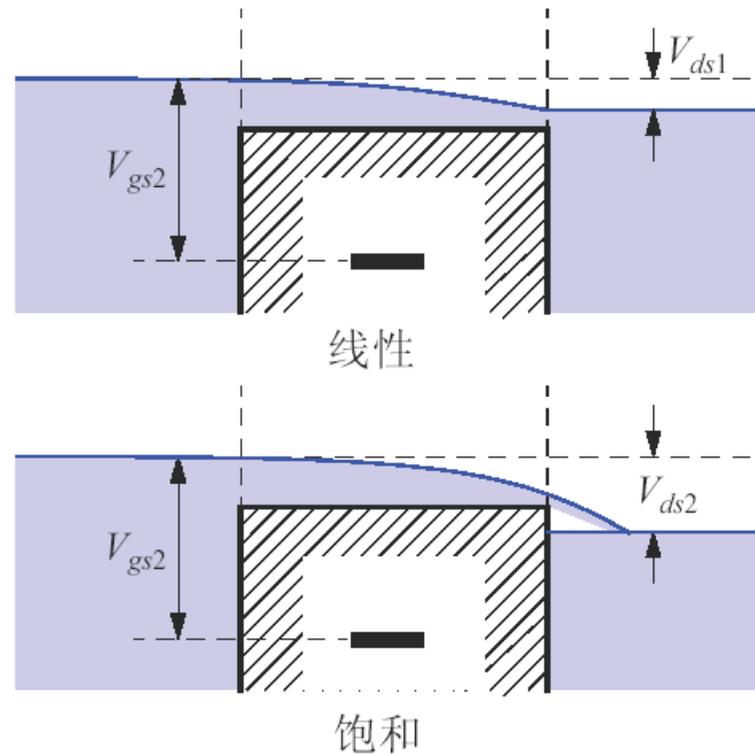
NMOS transistor, 0.25um, $L_d = 10\mu\text{m}$,
 $W/L = 1.5$, $V_{DD} = 2.5\text{V}$, $V_T = 0.4\text{V}$



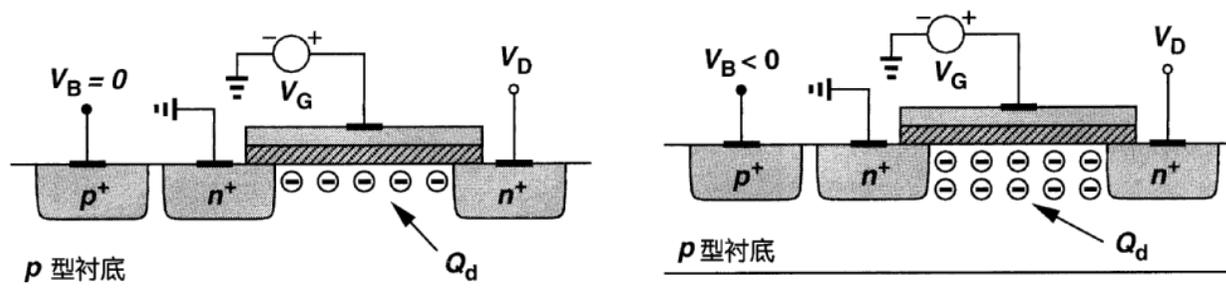
比喻与理解：导通与关断



比喻与理解：线性区与饱和区



(2) 体效应与阈值电压 (定性分析)



耗尽区电荷随衬底电压的变化

V_{BS} 为负电压，相当于界面与衬底之间加了一反向电压，这使耗尽区变厚，同时也使源/漏区与衬底的PN结的空间电荷区均变宽，因为这两个结的反向偏置电压值为 V_{SB} 。在这种条件下，要吸引源、漏区的电子来产生导电层就必须在栅极加更高的正电压，即 V_{TH} 变大了。该效应也称为“**衬偏效应**”或“**背栅效应**”



(2) 体效应与阈值电压(定量分析)

$$Q_{B0} = \sqrt{2qN_{sub}\epsilon_{si}2\Phi_F} \quad Q_B = \sqrt{2qN_{sub}\epsilon_{si}(2\Phi_F + V_{SB})}$$

$$V_{TH} = \Phi_{MS} + 2\Phi_F + \frac{Q_B}{C_{ox}} - \frac{Q_{ss}}{C_{ox}}$$

从 Q_{B0} 变为 Q_B ，
使 V_{TH} 增加

$$= \Phi_{MS} + 2\Phi_F + \frac{Q_{B0}}{C_{ox}} - \frac{Q_{ss}}{C_{ox}} + \frac{Q_B - Q_{B0}}{C_{ox}}$$

$$= V_{TH0} + \gamma \left(\sqrt{2\Phi_F + V_{SB}} - \sqrt{2\Phi_F} \right)$$

$$\gamma = \frac{1}{C_{ox}} \sqrt{2q\epsilon_{si}N_A}$$

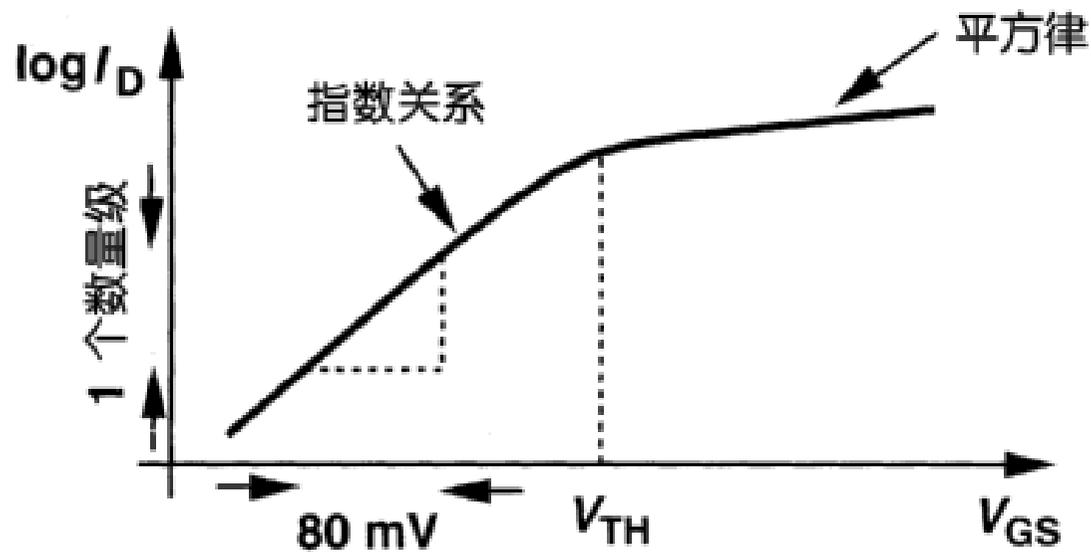
γ 为体效应系数。在器件模型中，
表面势 $\Phi = 2\Phi_F$ 和 γ 均由工厂提供。

0.5 μm 工艺中：对NMOS $\gamma = 0.4\text{V}^{1/2}$ ；
对PMOS $\gamma = -0.4\text{V}^{1/2}$



(3)亚阈值导电性Subthreshold Conduction

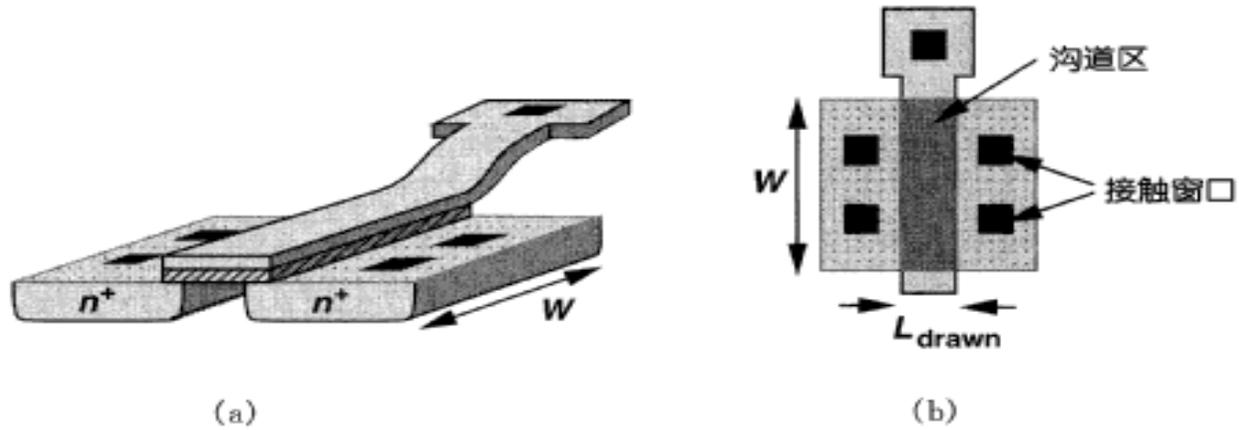
当 $V_{DS} > 200\text{mV}$ 时 $I_D = I_0 \exp\left(\frac{V_{GS}}{\zeta kT/q}\right)$



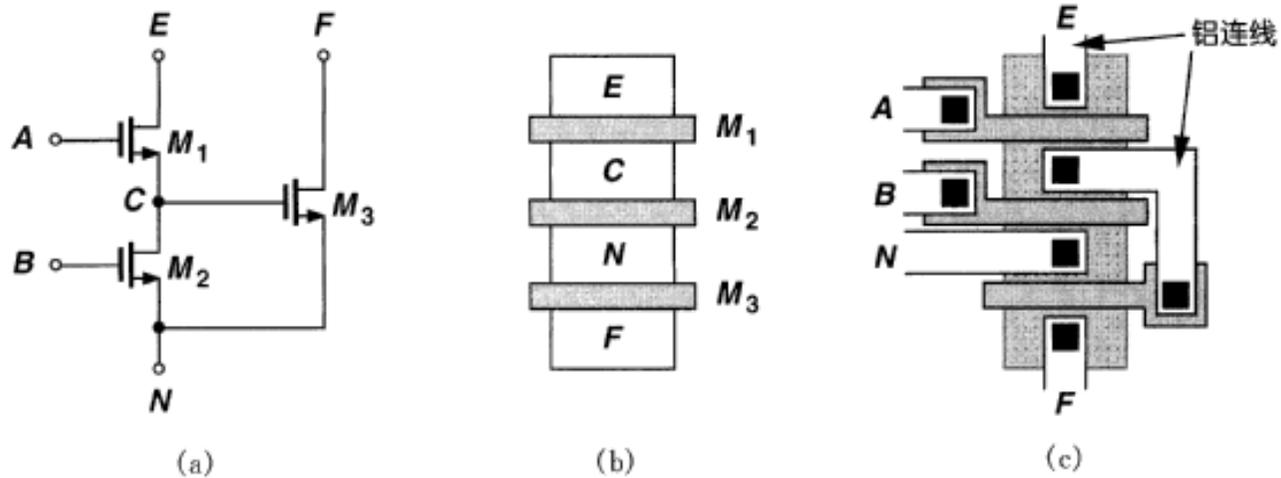
MOS亚阈值(也称为弱反型区)模型



MOS版图

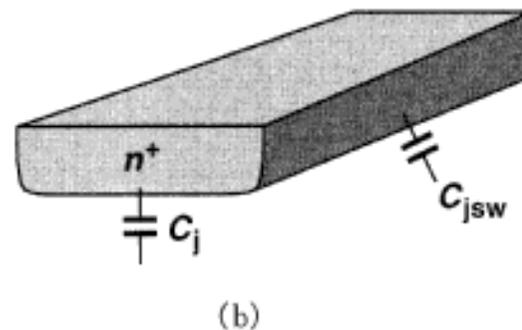
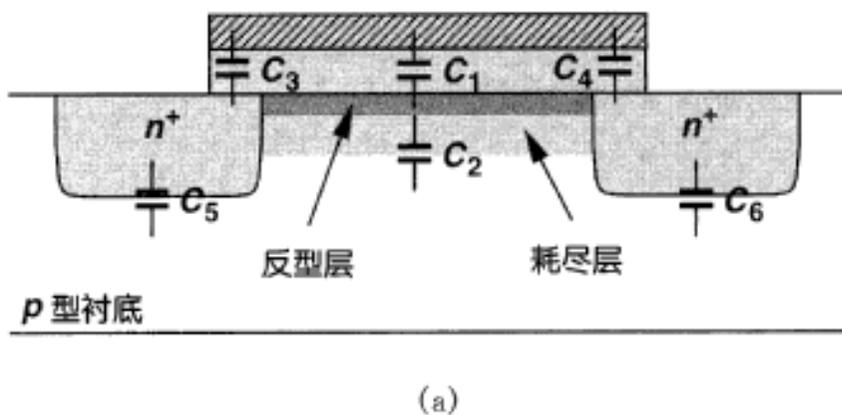
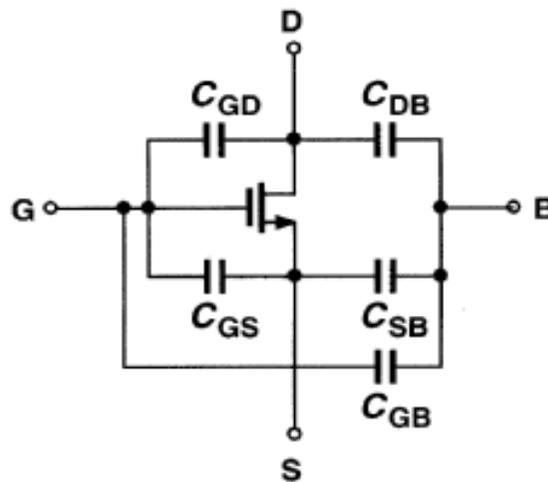


MOS器件的鸟瞰图和俯视图



3.1.4 MOS晶体管寄生电容

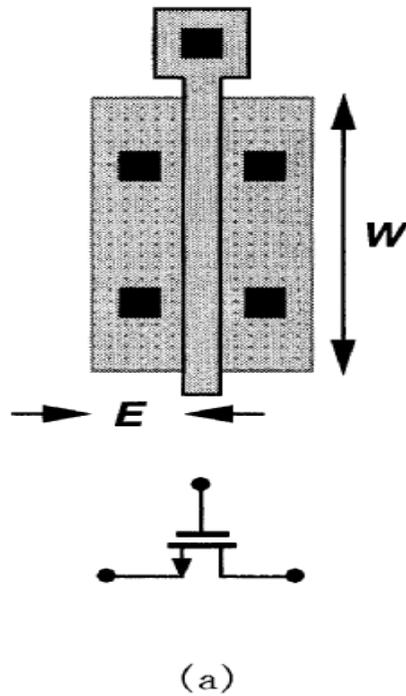
氧化层电容 C_1 ; 耗尽层电容 C_2 ; 交叠电容用 C_3 和 C_4 (单位宽度交叠电容为 C_{ov}) ; 源/漏区的结电容 C_j 与侧壁电容 C_{jsw}



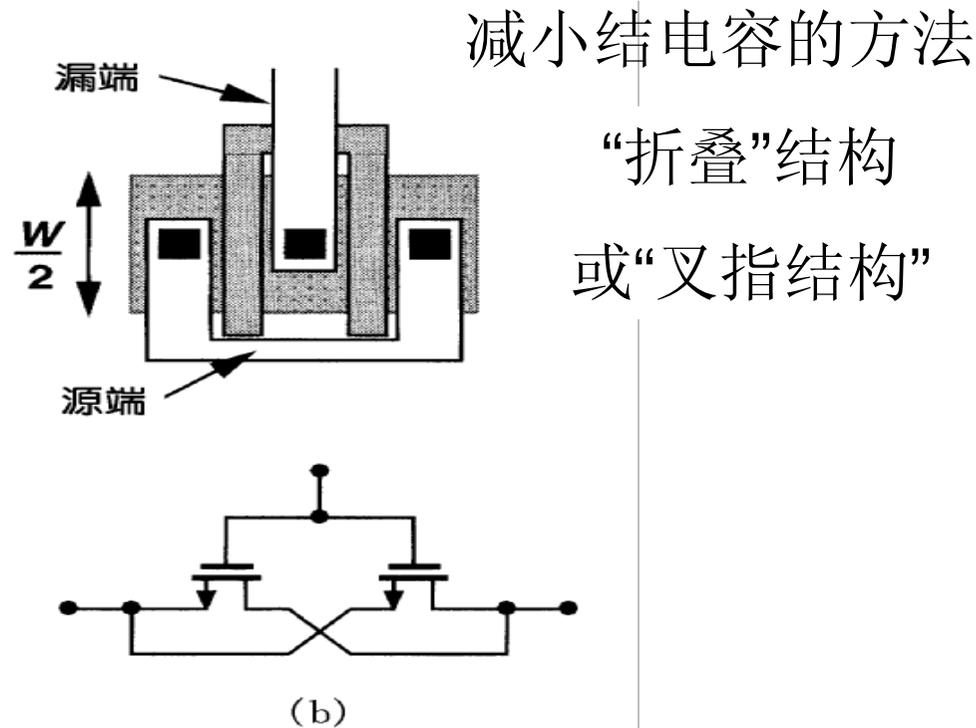
(a) MOS器件电容 (b) S/D结电容分解为下级板电容和侧壁电容两部分



例3.2 减少寄生电容的版图



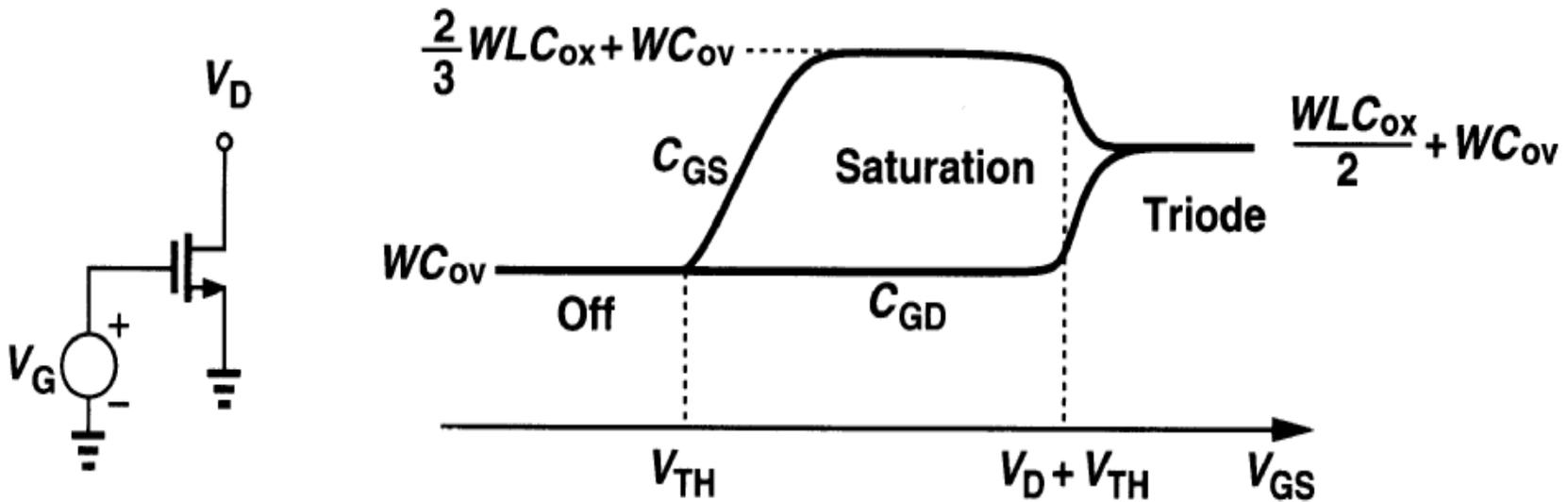
$$C_{DB} = C_{SB} = WEC_j + 2(W + E)C_{jsw}$$



$$C_{DB} = \frac{W}{2}EC_j + 2\left(\frac{W}{2} + E\right)C_{jsw}$$



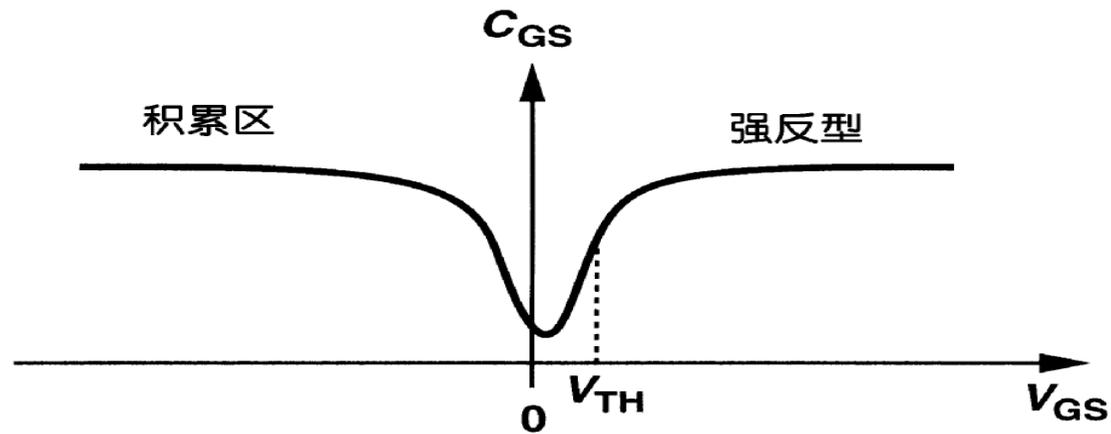
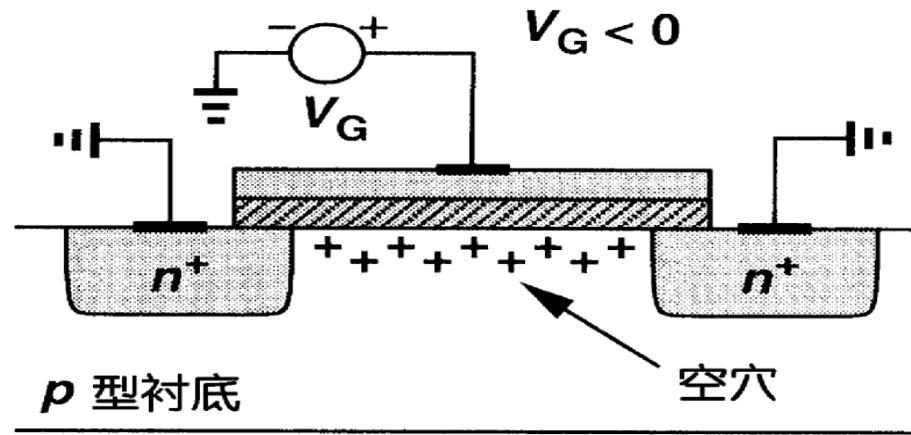
电容: C_{GS} 和 C_{GD}



栅源和栅漏电容随 V_{GS} 的变化曲线



NMOS晶体管C-V特性



3.1.5 MOS管小信号模型

- MOS晶体管的IV特性方程描述了晶体管的大信号特性，用于对MOS电路进行偏置分析或者要考虑非线性效应时使用。如果信号变化对偏置影响很小，则需要小信号模型，小信号模型是工作点附近的大信号模型的近似。
- 在大多数模拟电路的应用中，MOS被偏置在饱和区工作。定义：

$$g_m = \left. \frac{\partial I_{DS}}{\partial V_{GS}} \right|_Q \quad \text{— 栅跨导，描述栅电压变化对 } I_{DS} \text{ 的影响}$$

$$g_{mbs} = \left. \frac{\partial I_{DS}}{\partial V_{BS}} \right|_Q \quad \text{— 衬底跨导或者称为体跨导，描述衬底电压 } V_{BS} \text{ 变化对 } I_{DS} \text{ 的影响，有时写为 } g_{mb}$$

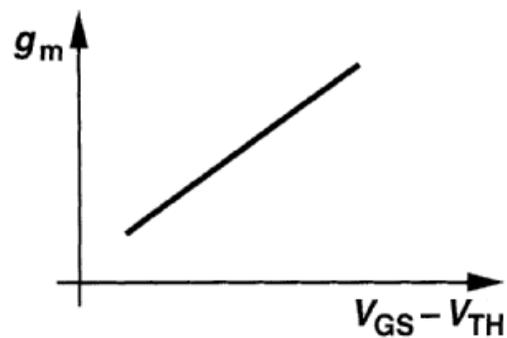
$$g_{ds} = \left. \frac{\partial I_{DS}}{\partial V_{DS}} \right|_Q \quad \text{— 漏跨导，描述漏源电压 } V_{DS} \text{ 变化对 } I_{DS} \text{ 的影响}$$



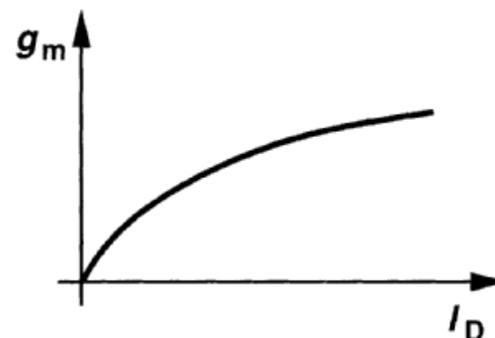
1. 栅跨导：把栅电压转换为电流的能力

$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{DS} \text{ constant}}$$
$$= \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})$$

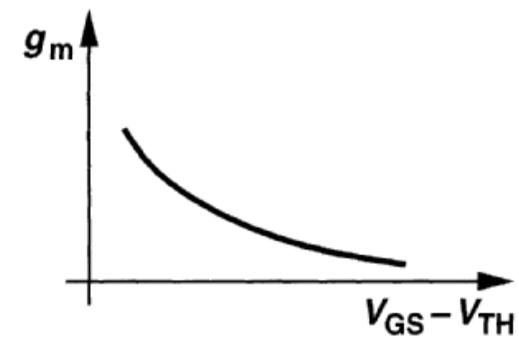
$$g_m = \sqrt{2 \mu_n C_{ox} \frac{W}{L} I_D}$$
$$= \frac{2I_D}{V_{GS} - V_{TH}}$$



W/L 不变



W/L 不变



I_D 不变

MOS跨导随过驱动电压和漏电流的变化曲线



2. 体跨导 (Bulk Transconductance): g_{mb}

$$g_{mb} = \frac{\partial I_D}{\partial V_{BS}} = \frac{\mu_n C_{OX}}{2} \frac{W}{L} (V_{GS} - V_{TH}) \left(\frac{-\partial V_{TH}}{\partial V_{BS}} \right)$$

Also,

$$\frac{\partial V_{TH}}{\partial V_{BS}} = \frac{-\partial V_{TH}}{\partial V_{SB}} = -\frac{\gamma}{2} (2\Phi_F + V_{SB})^{-1/2}$$

$$g_{mb} = g_m \frac{\gamma}{2\sqrt{2\Phi_F + V_{SB}}} = \eta g_m$$

$\eta = g_{mb} / g_m$, 其典型值为 0.1 ~ 0.3



3.漏电导 g_{ds} (输出电阻 r_o)

- 漏跨导—漏电流随漏源电压变化而变化，实际就是漏电导(输出电阻的倒数):

$$g_{ds} = \frac{1}{r_o} = \frac{\lambda I_{DS}}{1 + \lambda V_{DS}} \approx \lambda |I_{DS}|$$

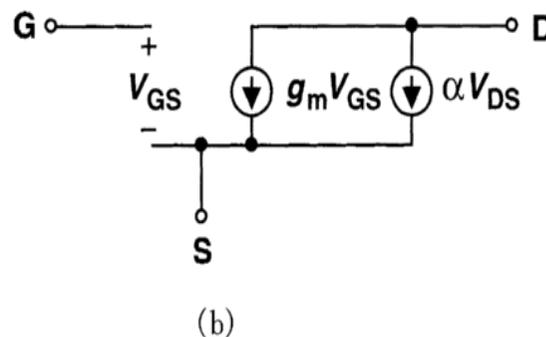
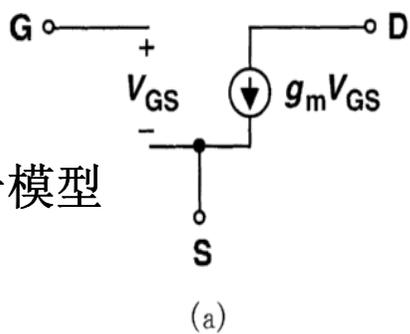
⇒ $r_o = \frac{\partial V_{DS}}{\partial I_{DS}} = \frac{1}{\partial I_{DS} / \partial V_{DS}} = \frac{1}{\frac{1}{2} \mu_n C_{OX} \frac{W}{L} (V_{GS} - V_{TH})^2 \lambda} \approx \frac{1}{\lambda I_{DS}}$

MOS管输出电阻的改变可以通过改变偏置电流(I_{DQ}), 或者改变W/L的方法实现。



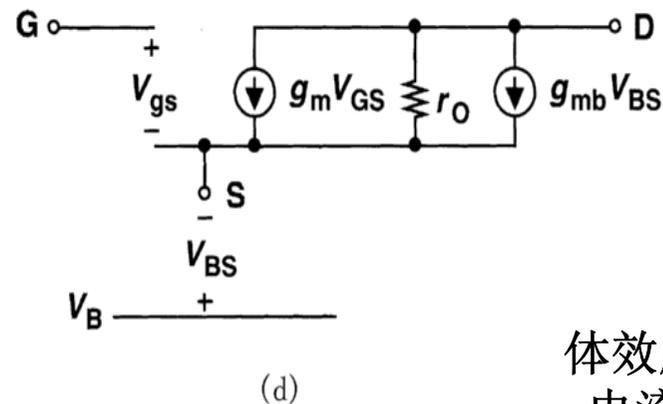
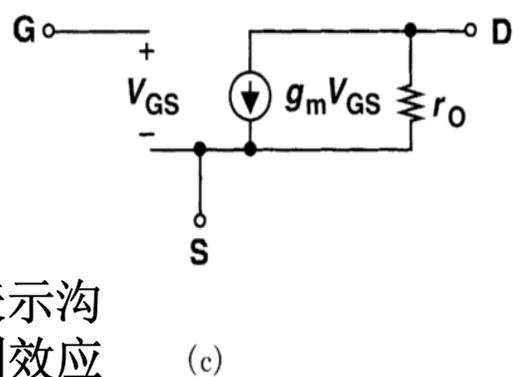
4. 低频小信号模型

基本小信号模型



用独立电流源
来表示沟道长度
调制效应

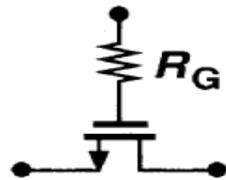
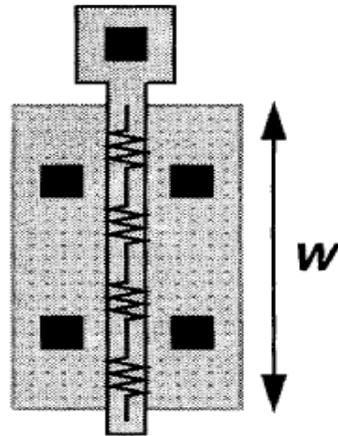
用电阻来表示沟
道长度调制效应



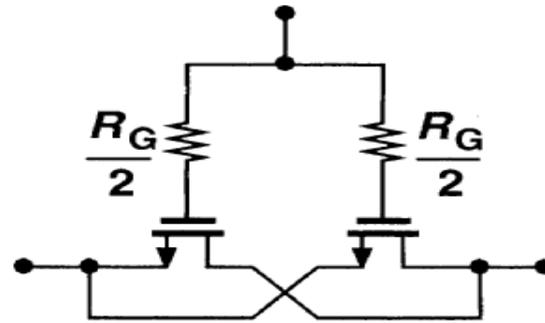
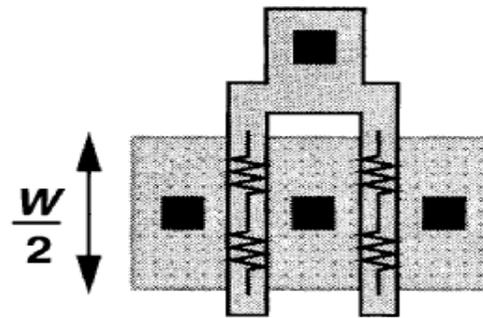
体效应用独立
电流源表示



折叠结构能减小栅电阻—电阻影响



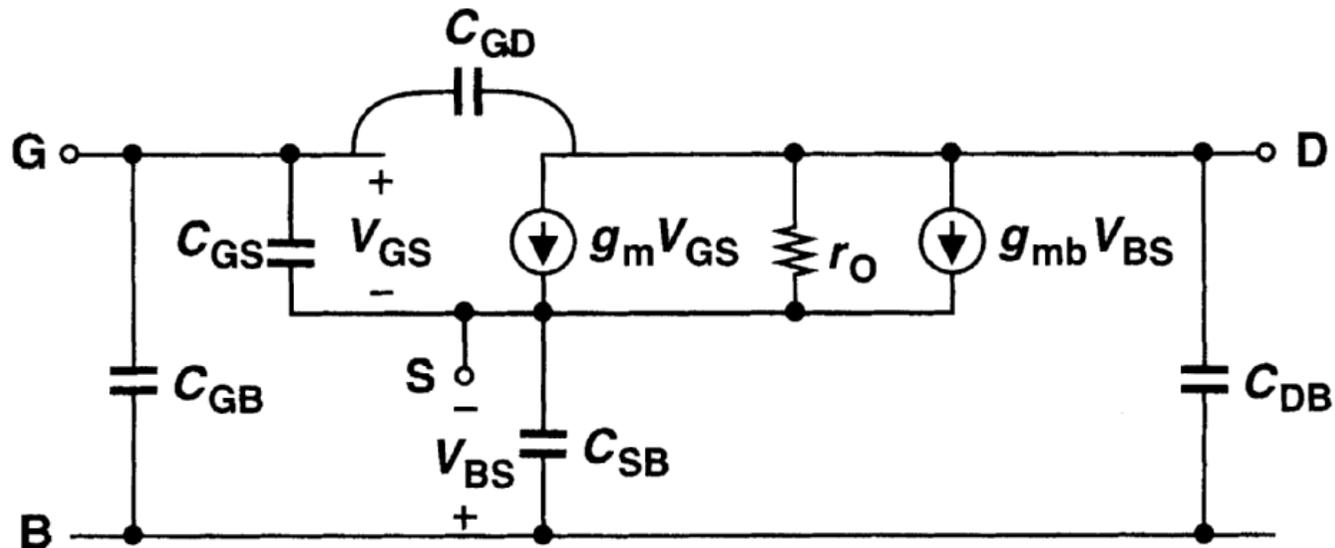
(a)



(b)



带电容的MOS管小信号模型



考虑高频电路时的小信号模型。



5. 0.5 μm Level-1的 SPICE模型

■ NMOS模型

```
.model nmos nmos LEVEL=1 VTO=0.7 GAMMA=0.45 PHI=0.9  
+ NSUB=9e+14 LD=0.08e-6 UO=350 LAMBDA=0.1  
+ TOX=9e-9 PB=0.9 CJ=0.56e-3 CJSW=0.35e-11  
+ MJ=0.45 MJSW=0.2 CGDO=0.4e-9 JS=1.0e-8
```

■ PMOS模型

```
.model pmos pmos LEVEL=1 VTO=-0.8 GAMMA=0.4 PHI=0.8  
+ NSUB=5e+14 LD=0.09e-6 UO=100 LAMBDA=0.2  
+ TOX=9e-9 PB=0.9 CJ=0.94e-3 CJSW=0.32e-11  
+ MJ=0.5 MJSW=0.3 CGDO=0.3e-9 JS=0.5E-8
```



MOS器件的模型参数

- VTO: $V_{SB}=0$ 时的阈值电压 (单位: V)
- GAMMA: 体效应系数 (单位: $V^{1/2}$)
- PHI: $2\Phi_F$ (单位: V)
- TOX: 栅氧厚度 (单位: m)
- NSUB: 衬底掺杂浓度 (单位: cm^{-3})
- LD: 源/漏侧扩散长度 (单位: m)
- UO: 沟道迁移率 (单位: $cm^2/V/s$)
- LAMBDA: 沟道长度调制系数 (单位: v^{-1})
- CJ: 单位面积的源/漏结电容 (单位: F/m^2)



MOS器件的模型参数

- CJSW: 单位长度的源/漏侧壁结电容 (单位: F/m)
- PB: 源/漏结内建电势 (单位: V)
- MJ: CJ公式中的幂指数 (无单位)
- MJSW: CJSW等式中的幂指数 (无单位)
- CGDO: 单位宽度的栅-漏交叠电容 (单位: F/m)
- CGSO: 单位宽度的栅-源交叠电容 (单位: F/m)
- JS: 源/漏结单位面积的漏电流 (单位: A/m²)

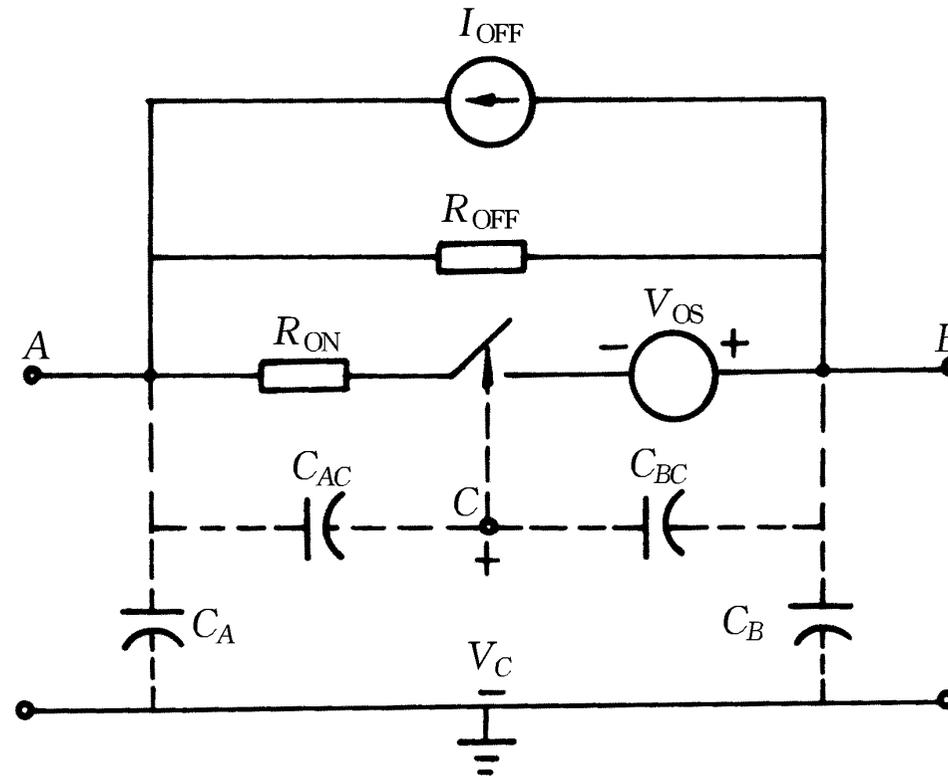


主要内容

- MOS晶体管模型
- CMOS模拟电路基本模块
 - MOS开关
 - 有源电阻
 - 电流源和电流镜
 - 电压基准和电流基准
- 单级CMOS放大器
- 运算放大器



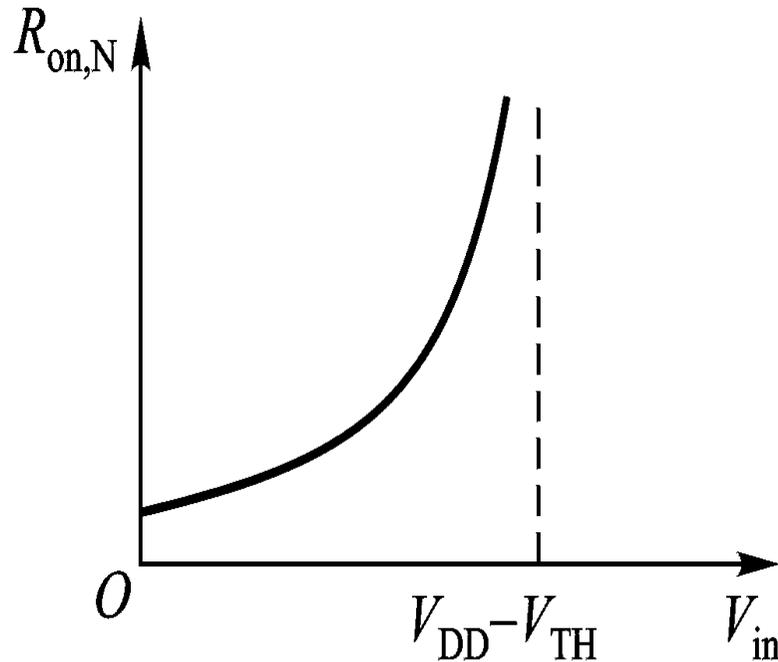
3.2.1 MOS开关



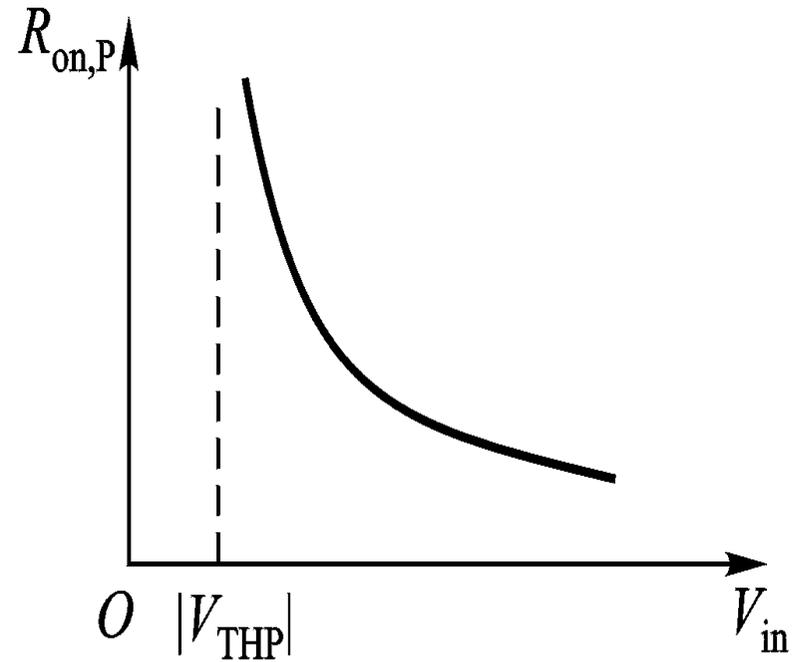
一个非理想开关的模型



MOS管的导通电阻 R_{on} 与输入电压的关系



(a)



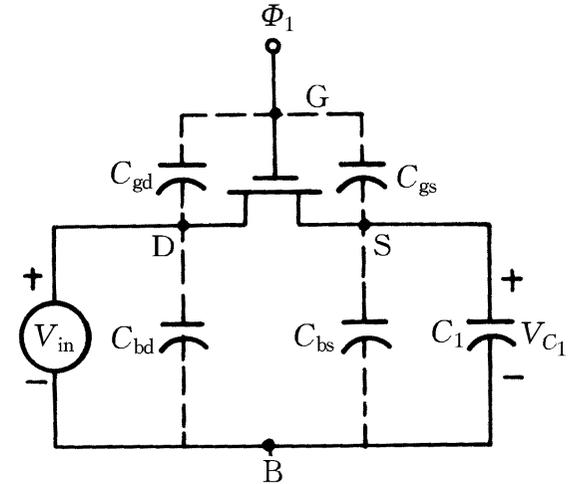
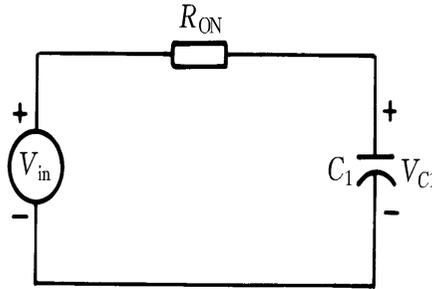
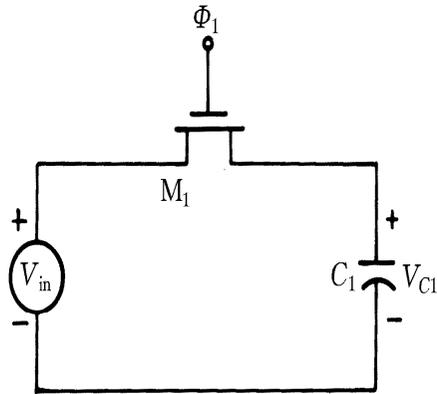
(b)

$$R_{on,N} = \frac{L}{K_N W (V_{DD} - V_{in} - V_{THN})}$$

$$R_{on,P} = \frac{L}{K_P W (|V_{GS}| - |V_{THP}|)}$$



开关导通状态下的模型



1. 须满足: $V_G \gg V_D(V_S)$ 。否则, 信号出现阈值损失
2. 信号的延迟: $T > 5R_{ON}C_L$;
3. 采样精度: $\text{sqr}(KT/C)$ 噪声、时钟馈通效应 与沟道电荷注入效应



2. 采样电路的精度——负时钟馈通和电子注入引起的 ΔV_{C1}

(1) 当时钟电压从 $V_{IN}+V_T$ 下降至零的过程中，电容 C_1 通过 C_{GS} 放电

$$\Delta V_{GS} + \Delta V_{C1} = -V_{ck}$$

$$\Delta V_{GS} C_{GS} = \Delta V_{C1} C_1 \text{ (串联电容的电荷相等)}$$

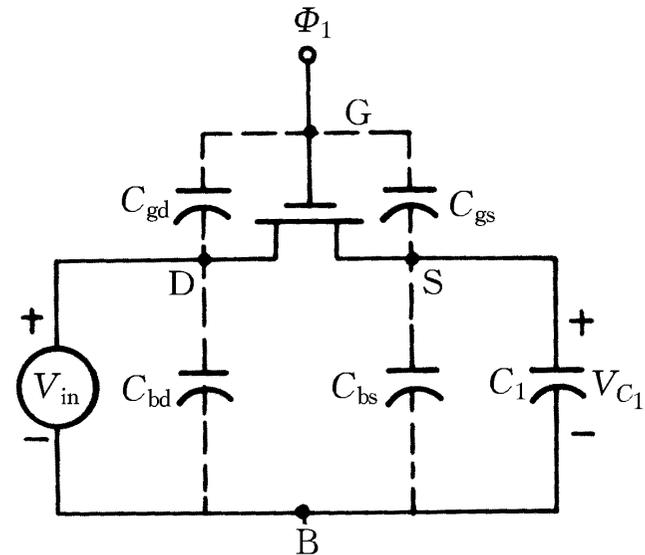
由上两式解得

$$\Delta V_{C1} = -\left(\frac{C_{GS}}{C_1 + C_{GS}}\right)V_{ck}$$

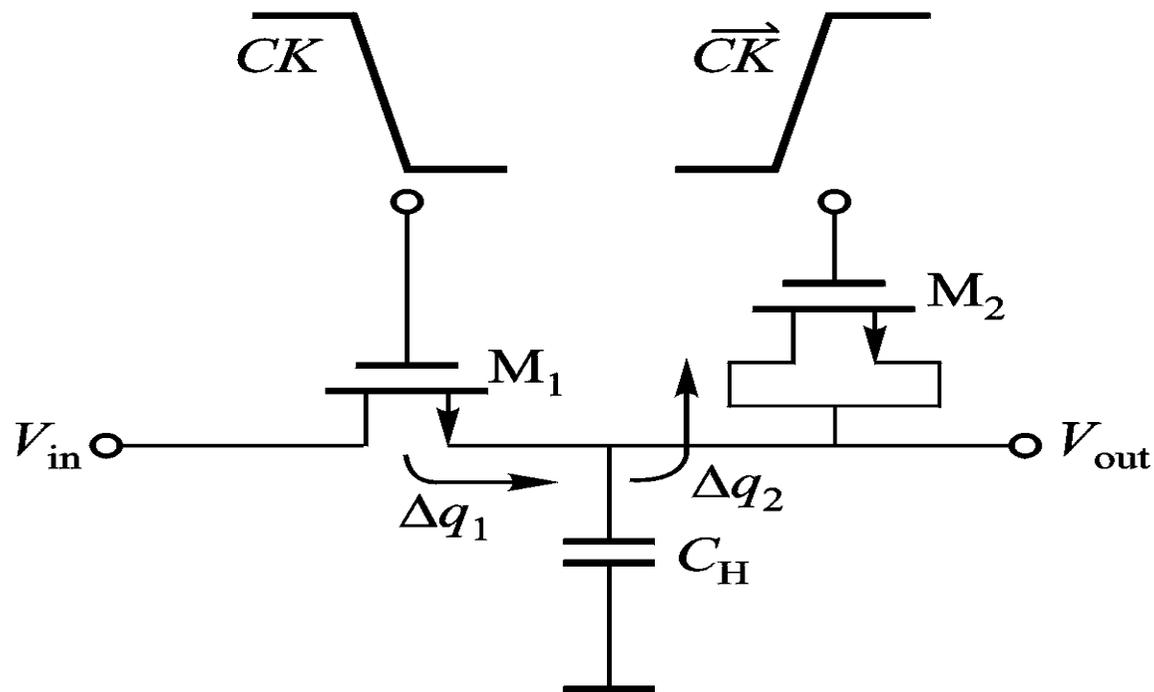
(2) 假设沟道的一半电荷注入到了 C_1 上

$$\Delta V_{C1} = \frac{WL C_{ox}}{2C_1} (V_{CK} - V_{IN} - V_T)$$

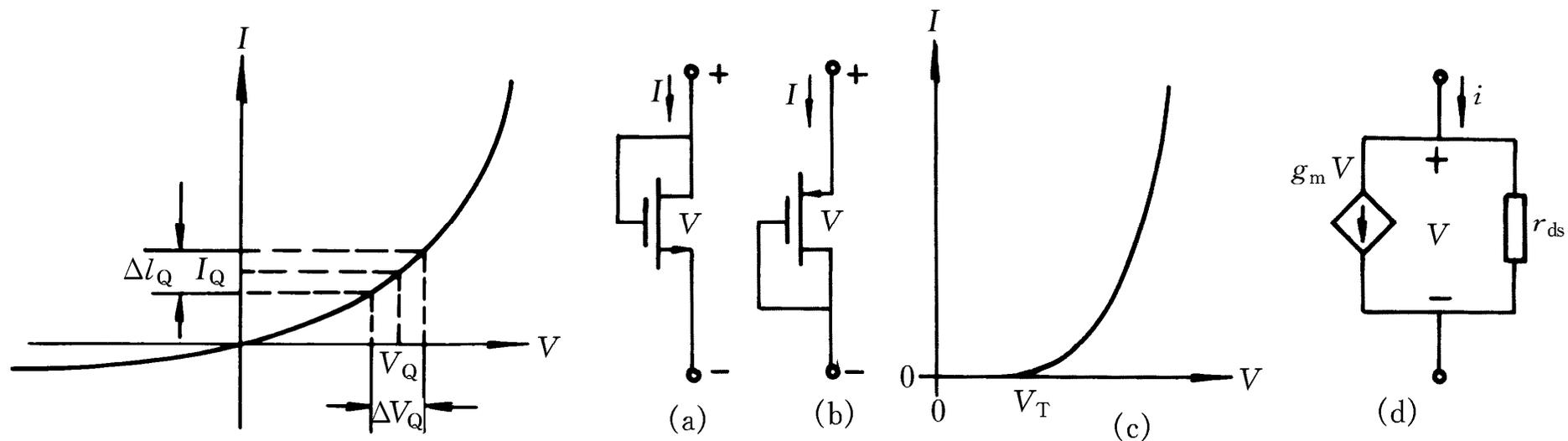
(3) 误差的消除方法：传输门；虚设晶体管；采用差动电路等



3. 增加虚拟器件以减小电荷注入和时钟馈通



3.2.2 有源电阻——节省面积



二极管连接(a) N沟增强型有源电阻；(b) P沟增强型有源电阻；
 (c) MOS有源电阻的I-V特性；(d) 图(a)和(b)的小信号模型
 由(c)可见：(1) i 越小， r_{ac} 越大
 (2) 由于 r_{ac} 较小，可作为电压源



二极管连接的MOS管的等效电阻(r_{ac})与电压

晶体管工作区？

$$\text{当 } \lambda = \gamma = 0 \text{ 时, } I = I_D = \frac{1}{2} K' \frac{W}{L} (V_{GS} - V_{TH})^2$$

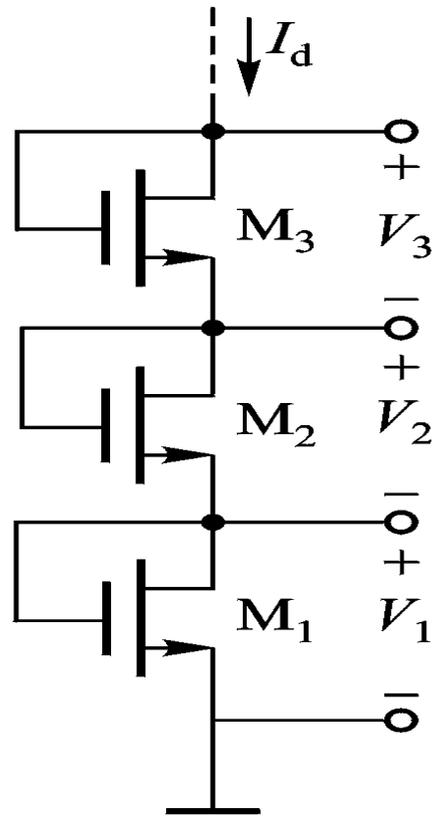
$$V = V_{GS} = V_{DS} = V_{TH} + \left(\frac{2I_D L}{K'W} \right)^{\frac{1}{2}} = V_{TH} + V_{OD}$$

$$g = \frac{\partial I}{\partial V} = \left(\frac{2I_D K'W}{L} \right)^{\frac{1}{2}} = g_m, \quad r_{out} = 1/g_m$$

$$\text{当 } \lambda = \gamma \neq 0 \text{ 时, } r_{out} = \frac{1}{g_m + g_{mb} + g_{ds}} \cong \frac{1}{g_m}$$



利用二极管连接的MOS管提供直流电压



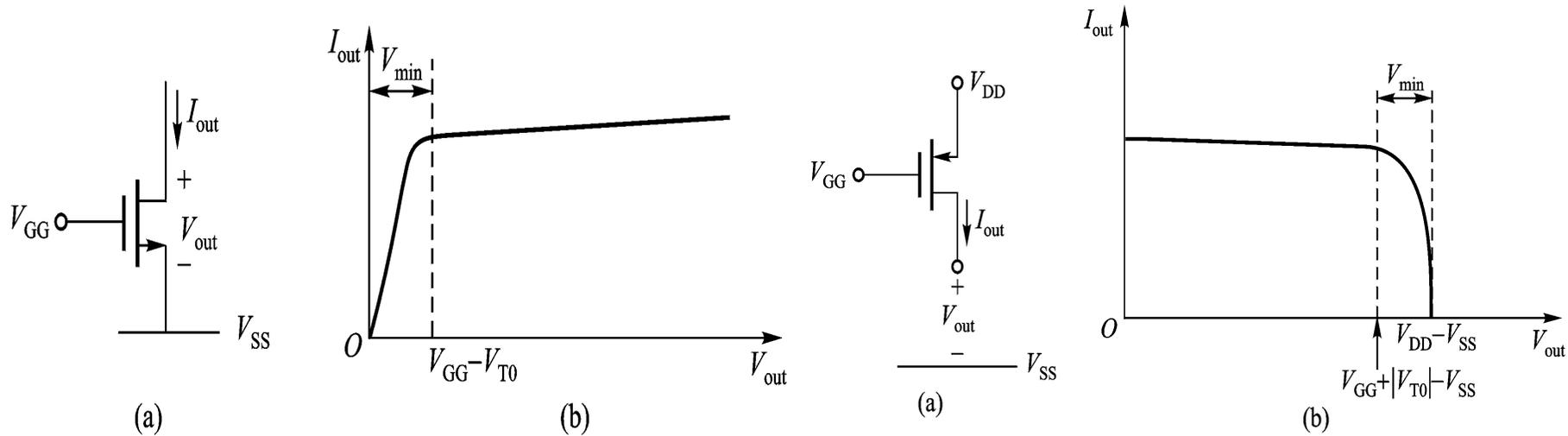
对每个晶体管，输出电压与输入电流的关系近似为

$$V = V_{GS} = V_{DS} = V_T + \left(\frac{2I_D L}{k'W}\right)^{1/2}$$



3.2.3 电流源与电流镜

1. 简单电流源



NMOS器件作为电流阱
的结构及其**I-V**特性

PMOS器件作为电流源
的结构及其**I-V**特性

(1) 工作范围: $V_{out} \geq V_{GG} - V_T = V_{OD}$

(2) 输出电阻: $r_o = \frac{1}{g_{ds}} = \frac{1}{\lambda I_D}$, 希望越大越好。



电流源

- 好的电流源/阱条件:

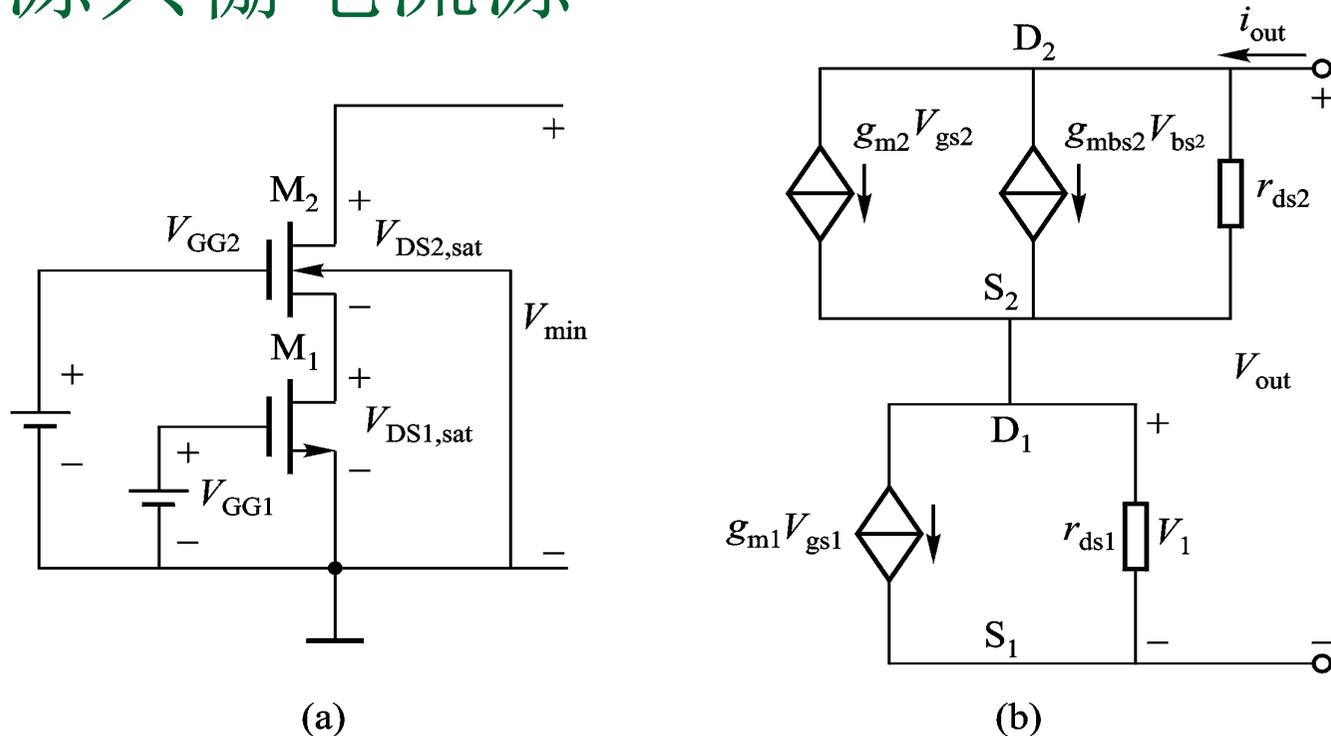
- 工作电压范围要宽;
- 输出电阻 r_o 大, 表示在工作电压范围内电流越接近恒定值;

- 增大 r_o 的方法:
$$r_o = \frac{1}{g_{ds}} = \frac{1}{\frac{1}{2} \mu_n C_{OX} \frac{W}{L} (V_{GS} - V_{TH})^2 \lambda} \approx \frac{1}{\lambda I_D}$$

- 通过减小 I_D 增大 r_o ;
- 不减小 I_D 的方法→共源共栅电流阱/源;



2. 共源共栅电流源



M2的串联负反馈增大电流源的输出电阻(a) MOS电路；(b)小信号等效电路

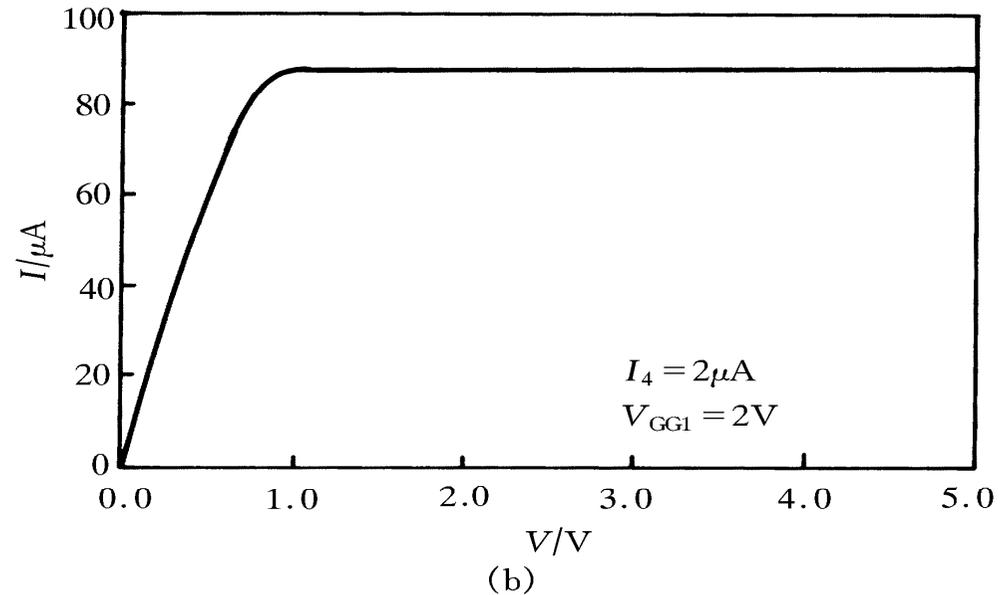
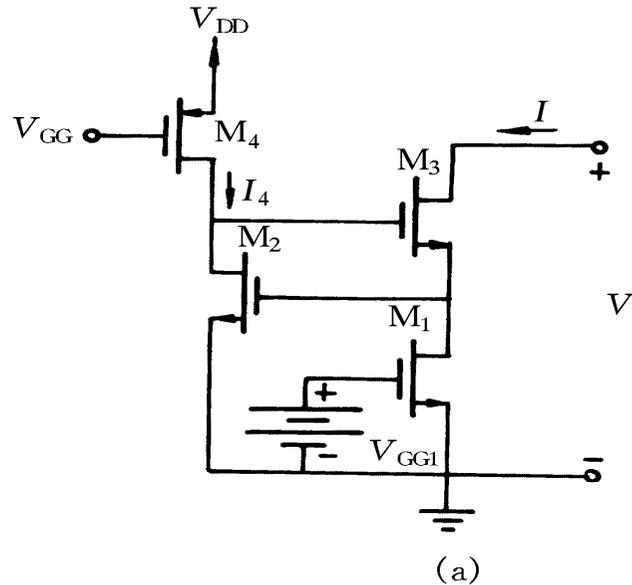
$$r_{out} = r_{ds1} + r_{ds2} + g_{m2}(1 + \eta_2)r_{ds1}r_{ds2} \approx (g_{m2}r_{ds2})r_{ds1}$$

(M₂的屏蔽作用：V_{out}的变化基本被M₂所吸收，M₁的漏电压基本不变)

缺点：1、V_{min} = 2(V_{GG1} - V_{T1}) = 2V_{DS,S} = 2V_{OD}；2、多了一个偏置



3. 调节型共源共栅电流阱(源)－RGC



定性分析: r_O 与 $V_{out,min}$

$$R_{out} \approx g_{m2} r_{ds2} g_{m3} r_{ds3} r_{ds1}$$

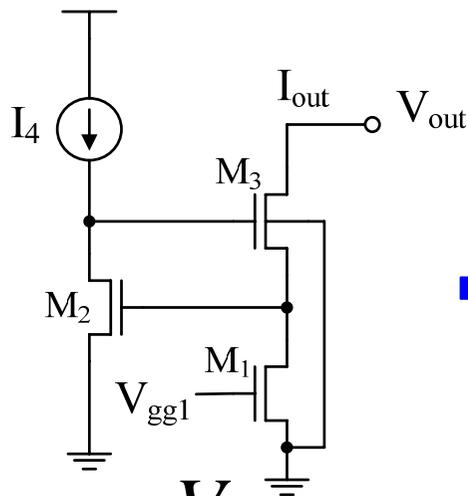
$$V_{min} \approx V_{GG1} - V_{T1} = V_{DS1} = V_{OD}$$

M3管可以进入线性区，只要M1工作在饱和区，负反馈依然起作用。最低工作电压由M1的 V_{OD} 决定。

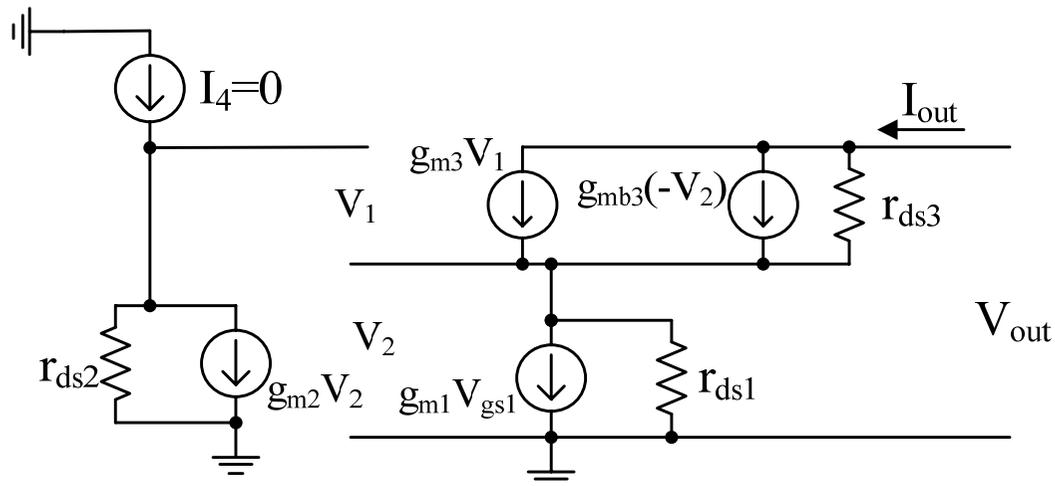
原理：假如 $V \uparrow$ ，使 I 要变大，则 $V_{DS1} \uparrow$ ， M_2 的 $V_{GS2} \uparrow$ ，但由于 I_4 恒定，使 $V_{DS2} \downarrow$ ，所以 $V_{GS3} \downarrow$ （负反馈），使流过 M_3 的电流变小，维持 I 不变。 M_2 、 M_3 和 I_4 构成的负反馈使 M_1 的漏电压始终不变。



RGC电流源小信号等效电路



小信号



$$I_4 = \frac{V_1}{r_{ds2}} + g_{m2} V_2 = 0$$

$$I_{out} = \frac{V_{out} - V_2}{r_{ds3}} + g_{m3} V_1 + g_{mb3}(-V_2)$$

$$I_{out} = V_2 / r_{ds1} + g_{m1} V_{gs1} = V_2 / r_{ds1}$$

$$r_{out} = \frac{V_{out}}{I_{out}}$$

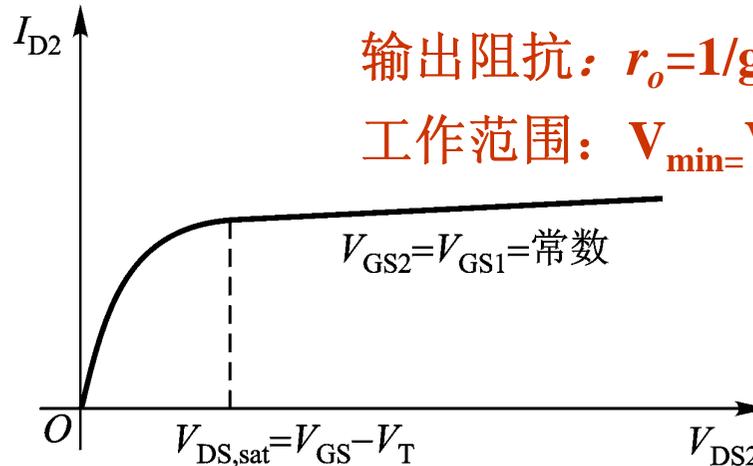
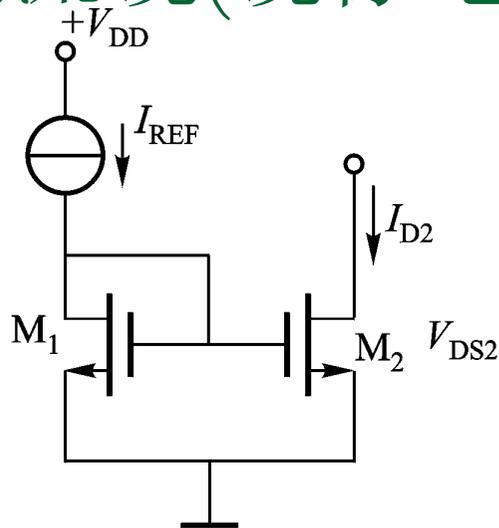
$$= r_{ds1} + r_{ds3}$$

$$+ g_{mb3} r_{ds1} r_{ds3}$$

$$+ g_{m2} r_{ds2} g_{m3} r_{ds3} r_{ds1}$$



4. 电流镜(镜像电流源)：(1) 简单电流镜



输出阻抗： $r_o = 1/g_{ds2}$

工作范围： $V_{min} = V_{GS2} - V_T$

$$\frac{I_{D2}}{I_{D1}} = \frac{k'_2 \frac{W_2}{L_2} (1 + \lambda_2 V_{DS2}) (V_{GS2} - V_T)^2}{k'_1 \frac{W_1}{L_1} (1 + \lambda_1 V_{DS1}) (V_{GS1} - V_T)^2}$$

$$\frac{I_{D2}}{I_{D1}} = \frac{K_2 W_2 L_1 (1 + \lambda_2 V_{DS2})}{K_1 W_1 L_2 (1 + \lambda_1 V_{DS1})}$$

(b)

(1) 当 $\lambda_1 = \lambda_2$ ($L_1 = L_2$), $W_1 = W_2$ 时, I_{D2} 是 I_{D1} 的镜像(近似的, 因为 $\lambda \neq 0$);

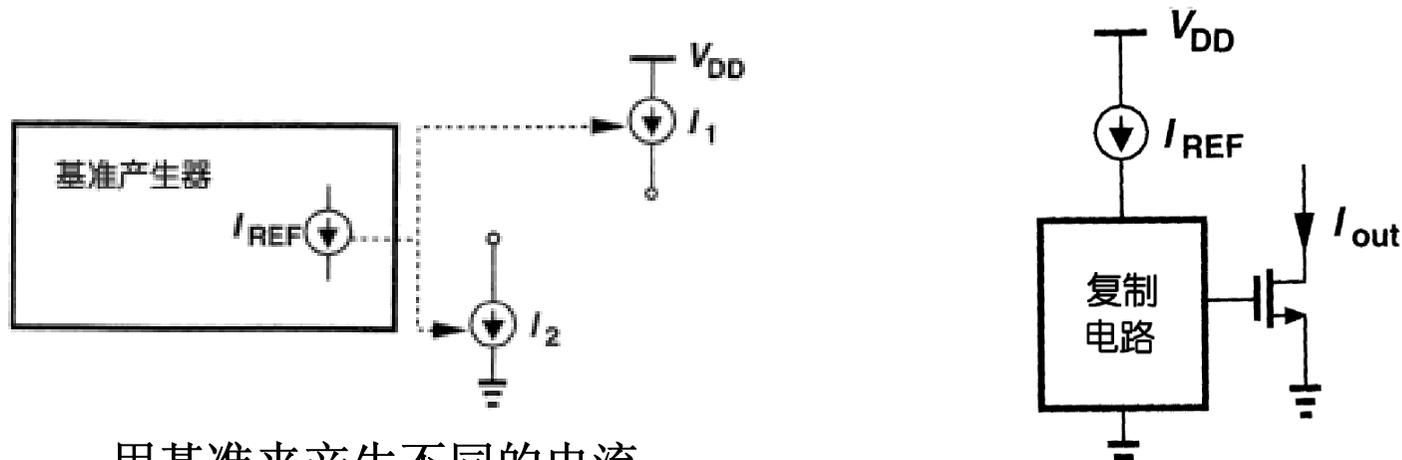
(2) 通过改变 W_2/L_2 和 W_1/L_1 , 可以调整电流输出的放大/缩小倍数, 电流放大器;

(3) 电流镜的输出电阻 r_o , 工作电压范围 V_{min} 和单管电流阱相同;

(4) PMOS晶体管可以形成同样的结构;

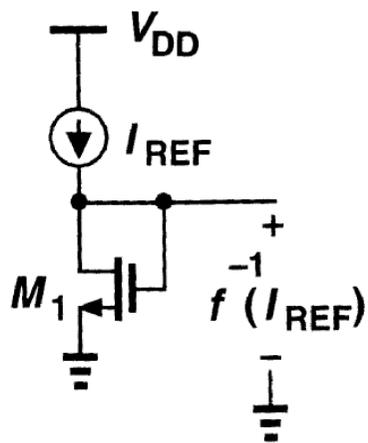


电流镜的用途(参考电流源)

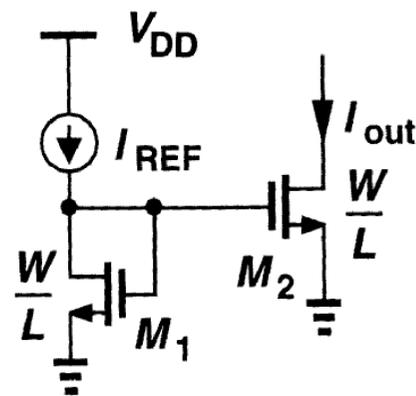


用基准来产生不同的电流

复制电流方法的原理



(a)

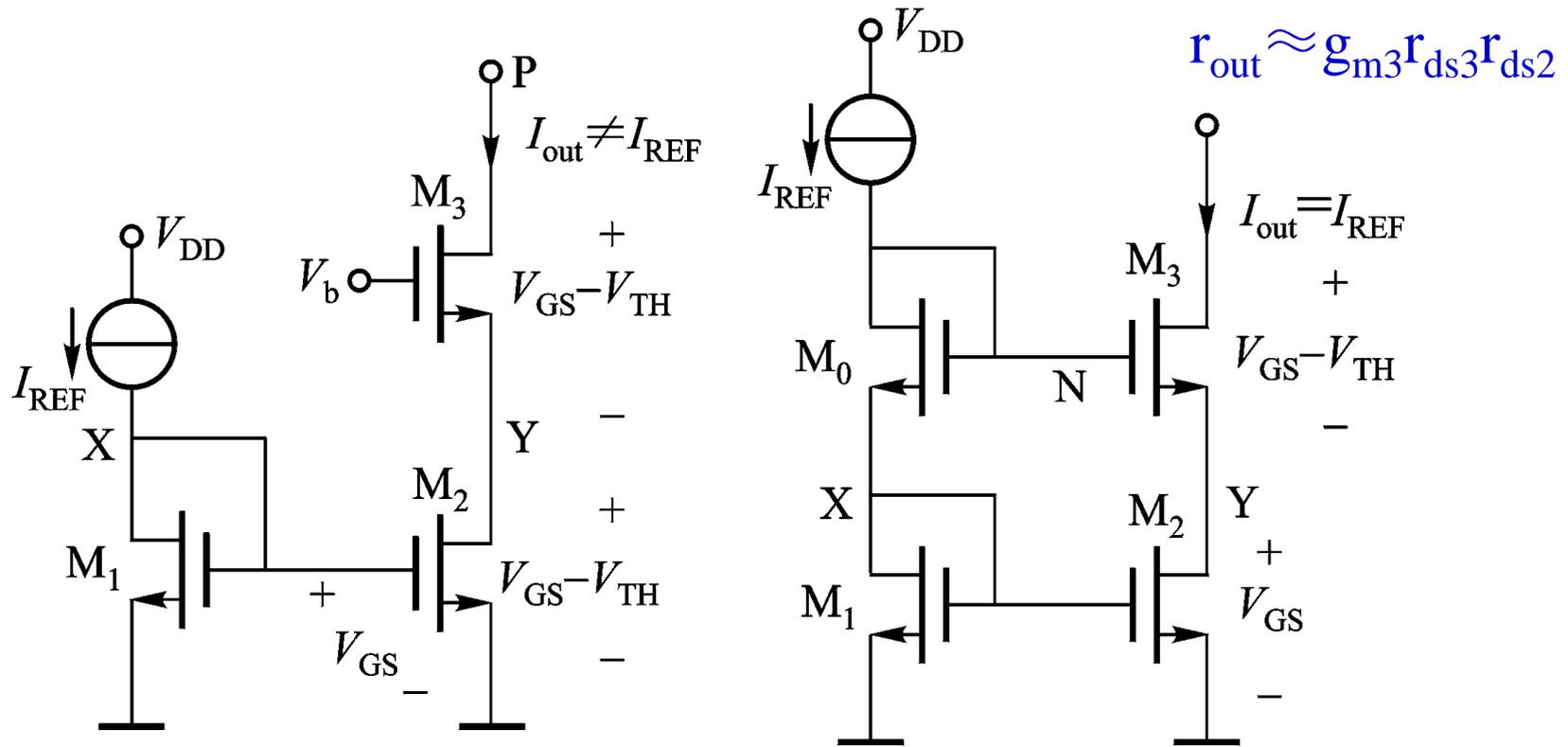


(b)

(a) 二极管连接的器件提供反函数运算；(b) 基本电流镜



(2) 共源共栅电流镜(Cascode Current Mirror)

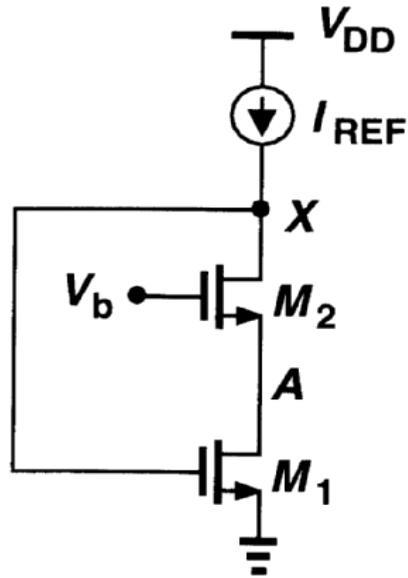


(a) 共源共栅电流源; (b) 损失输出幅值的共源共栅电流镜

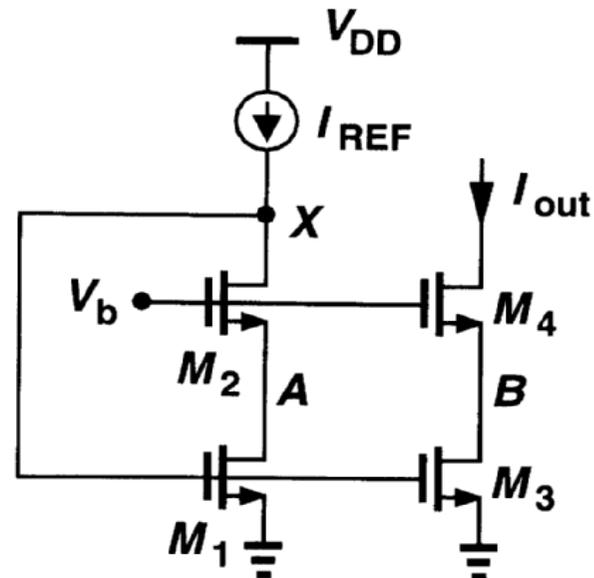
工作电压范围: $V_{min} = 2V_{OD} + V_T$; 比共源共栅电流源大一个 V_T , 输出范围减小了。原因: M_3 必须处于饱和, 所以 $V_{min} = V_N - V_T = V_{GS0} + V_{GS1} - V_T = 2V_{OD} + V_T$ 。图(a)表示输出范围可以更大。



低压工作时的共源共栅电流镜



(a)



(b)

设定偏置电压 V_b ，使 M_1 、 M_2 工作在饱和区：

1. $V_b - V_{TH2} \leq V_X = V_{GS1}$
 2. $V_{GS1} - V_{TH1} \leq V_A = (V_b - V_{GS2})$
- $\therefore V_{GS2} + (V_{GS1} - V_{TH1}) \leq V_b \leq V_{GS1} + V_{TH2}$

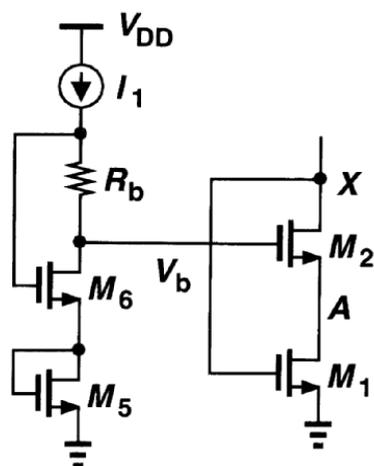
$\therefore M_2$ 的尺寸必须使 $V_{GS2} - V_{TH2} \leq V_{TH1}$

选择适当的 V_b 使图(b)所有晶体管都工作在饱和区，则 M_1 和 M_3 保持相等的漏源电压， I_{out} 精确地镜像 I_{REF} ，称为“**低压共源共栅结构**”。

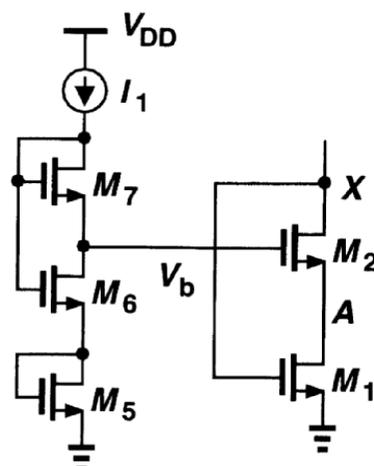


共源共栅电流镜偏置电压 V_b 产生方法

由 $V_{GS2} + (V_{GS1} - V_{TH1}) \leq V_b \leq V_{GS1} + V_{TH2}$ 得： V_b 可以略大于 $(V_{GS2} + V_{OD1})$ 。



(a)



(b)

$$V_{GS5} \approx V_{GS2}$$

$$V_{DS6} = V_{GS6} - R_b I_1 \approx V_{GS1} - V_{TH1}$$

$$V_b \approx V_{GS2} + V_{GS1} - V_{TH1}$$

缺点： $R_b I_1$ 并不能很好地控制；

M_2 的衬偏效应，而 M_5 没有。

$$V_{GS7} \approx V_{TH7} \Rightarrow (W/L)_7 \text{很大}$$

$$V_{DS6} \approx V_{GS6} - V_{TH7}$$

$$V_b = V_{GS5} + V_{GS6} - V_{TH7}$$

无需电阻，但存在衬偏效应。



3.2.4 电压基准与电流基准

V_{ref} 对 V_{DD} 的灵敏度与 V_{ref} 对 T 的分数温度系数:

描述电压基准对电源和温度的依赖关系

$$S_{V_{DD}}^{V_{ref}} = \lim \frac{\Delta V_{ref} / V_{ref}}{\Delta V_{DD} / V_{DD}} = \frac{V_{DD}}{V_{ref}} \left(\frac{\partial V_{ref}}{\partial V_{DD}} \right)$$

$$\frac{\Delta V_{ref}}{V_{ref}} \approx S_{V_{DD}}^{V_{ref}} \frac{\Delta V_{DD}}{V_{DD}}$$

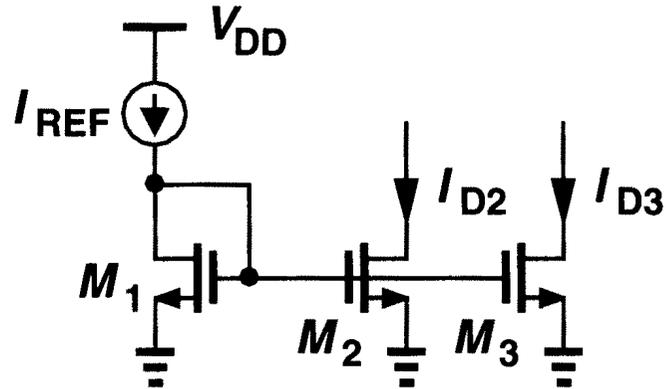
分数温度系数:

$$TC_F(V_{ref}) = \frac{1}{T} S_T^{V_{ref}} = \frac{\Delta V_{ref}}{V_{ref} \Delta T} \quad \text{单位为ppm}(10^{-6}/^\circ\text{C})$$

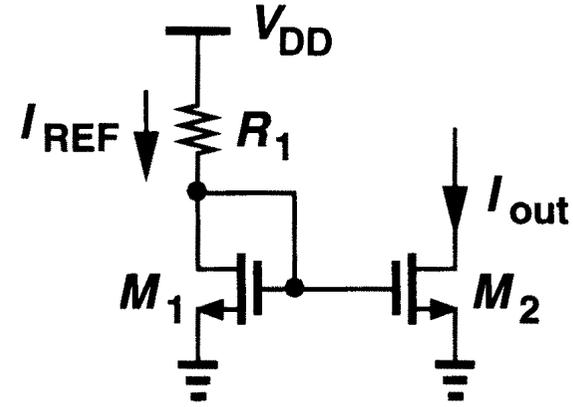
上述定义也适合于电流源。



1. 与电源无关的电流



(a)



(b)

如果 I_{REF} 不随 V_{DD} 变化，忽略 M_2 和 M_3 的沟道长度调制效应， I_{D2} 和 I_{D3} 就保持与 V_{DD} 无关。

$$\Delta I_{out} = \frac{\Delta V_{DD}}{R_1 + 1/g_{m1}} \cdot \frac{(W/L)_2}{(W/L)_1}$$

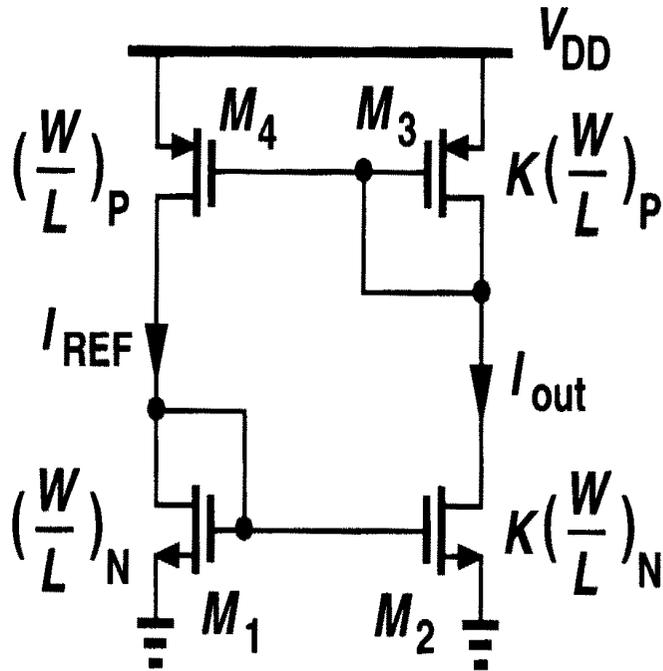
I_{out} 对 V_{DD} 很敏感。

问题：如何产生 I_{REF} ？



1. 与电源无关的电流(续)

希望 I_{REF} 与 V_{DD} 无关， I_{REF} 的产生由 I_{out} 得到。



M_3 、 M_4 复制了 I_{out} ，如果忽略沟道长度调制效应则：

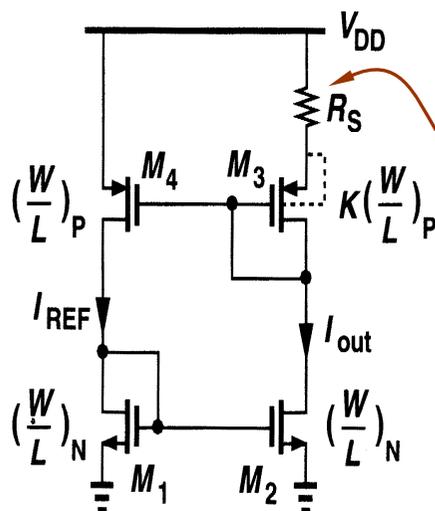
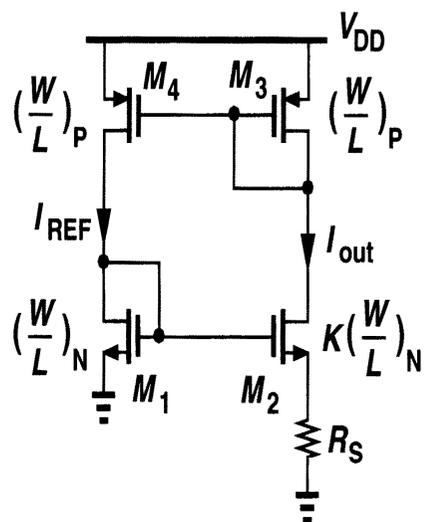
$$I_{out} = KI_{REF}$$

I_{out} 与 V_{DD} 无关，因为每个二极管连接的MOS晶体管都是由电流驱动的。

从理论上讲， I_{out} 电流可以是任意值，如何确定 I_{out} ??



1. 与电源无关的电流—确定电流



消除了图(a)中M₁和M₂的源极电压的不同(M₂的衬偏效应, $V_{TH1} \neq V_{TH2}$)。这里M₃的源衬短接, 消除M₃管的衬偏。

$$V_{GS1} = V_{GS2} + I_{D2} R_S \quad (b)$$

$$\sqrt{\frac{2I_{out}}{\mu_n C_{OX} (W/L)_N}} + V_{TH1} = \sqrt{\frac{2I_{out}}{\mu_n C_{OX} K (W/L)_N}} + V_{TH2} + I_{out} R_S$$

假设 $I_{out} \neq 0$, $V_{TH1} = V_{TH2}$, 则

$$\sqrt{\frac{2I_{out}}{\mu_n C_{OX} (W/L)_N}} \left(1 - \frac{1}{\sqrt{K}}\right) = I_{out} R_S$$

$$I_{out} = \frac{2}{\mu_n C_{ox} (W/L) R_s^2} \left(1 - \frac{1}{\sqrt{K}}\right)^2 \quad \text{与电压无关, 但与温度有关。}$$

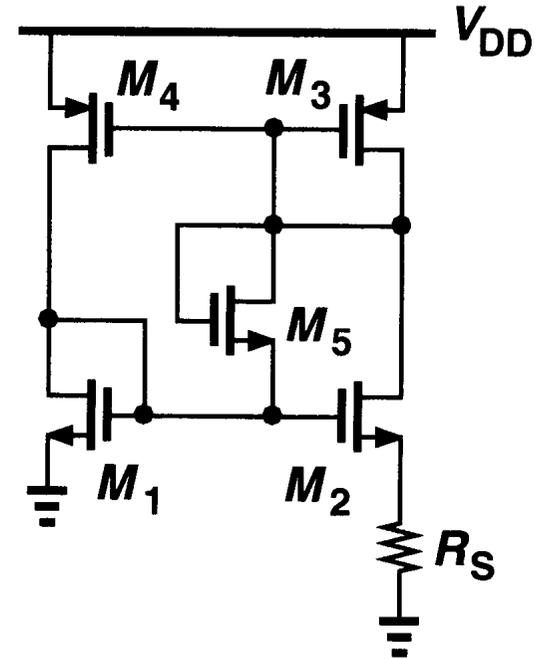


1. 与电源无关的电流—启动问题

电路可以工作在两个稳定状态，其中一个为 $I_{out}=0$ ，这是我们不希望的。

电路的启动问题：

上电时 M_5 使 V_{DD} 经 M_3 、 M_1 到地，所以 M_3 和 M_1 不会关断，从而 M_2 、 M_4 不会关断。



工作条件：1. $V_{TH1} + V_{TH5} + |V_{TH3}| < V_{DD}$

2. $V_{GS1} + V_{TH5} + |V_{GS3}| > V_{DD}$ 保证 M_5 在电路工作后关断

需要仔细仿真验证(直流扫描、瞬态仿真 $0 \rightarrow V_{DD}$)。



2.与温度无关的电压基准Bandgap Reference(BGR)

(1) 负温度系数电压

Basic equation:

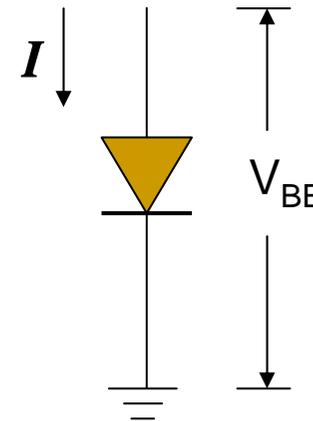
$$I = I_s \cdot (e^{qV_{BE}/kT} - 1)$$

when $V_{BE} \gg kT/q$

$$I \approx I_s \cdot e^{qV_{BE}/kT}$$

$$V_{BE} = V_T \cdot \ln\left(\frac{I}{I_s}\right)$$

$$\partial V_{BE} / \partial T \approx -1.5mV / ^\circ K$$



I_s 实际上更强烈地依赖于温度



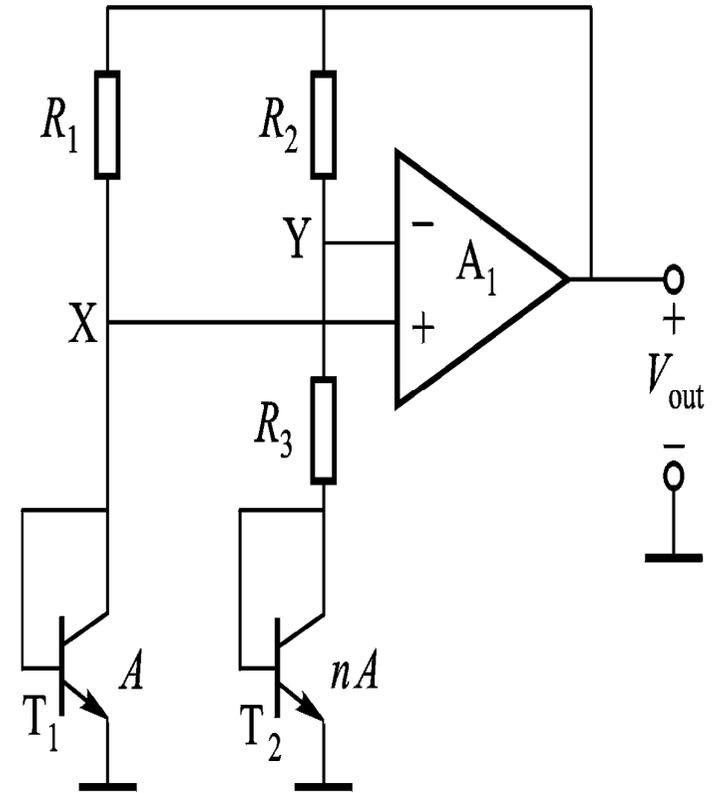
(2) 正温度系数电压 与带隙基准

From $V_X = V_Y$, $I_{S2} = nI_{S1}$

$$\begin{aligned}\Delta V_{BE} &= V_{BE1} - V_{BE2} \\ &= V_T \cdot \ln(nR_2/R_1)\end{aligned}$$

So, $V_{ref} = V_Y + I_2 R_2$

$$\begin{aligned}V_{ref} &= V_{BE1} + R2 \cdot \frac{\Delta V_{BE}}{R3} \\ &= V_{BE1} + \frac{R2}{R3} \ln\left(n \cdot \frac{R2}{R1}\right) \cdot V_T\end{aligned}$$



晶体管T2的发射极面积是T1的n倍



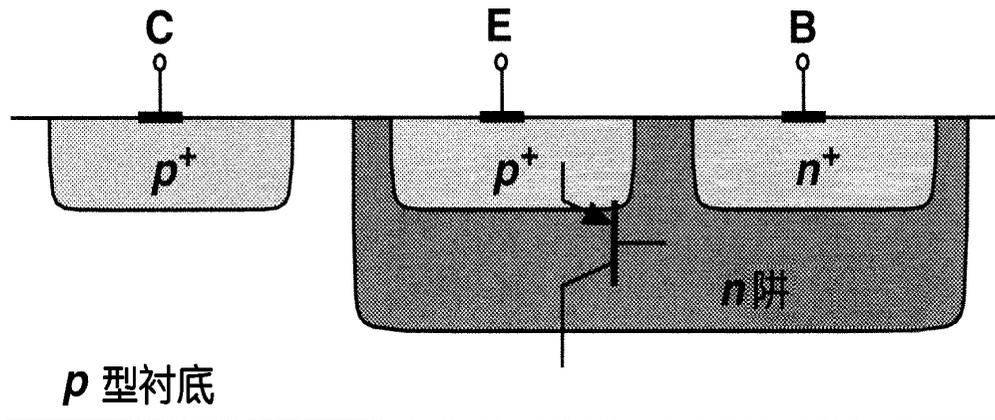
(3) 带隙基准(BGR)

Output: $V_{ref} = V_{BE1} + C_0 \cdot V_T$ Where $C_0 = \frac{R_2}{R_3} \cdot \ln\left(n \cdot \frac{R_2}{R_1}\right)$

Because: $\frac{\partial V_{BE1}}{\partial T} = -1.5mV/k$

$\frac{\partial V_T}{\partial T} = 0.086mV/k, (T = 300k, C_0 = 17.2)$

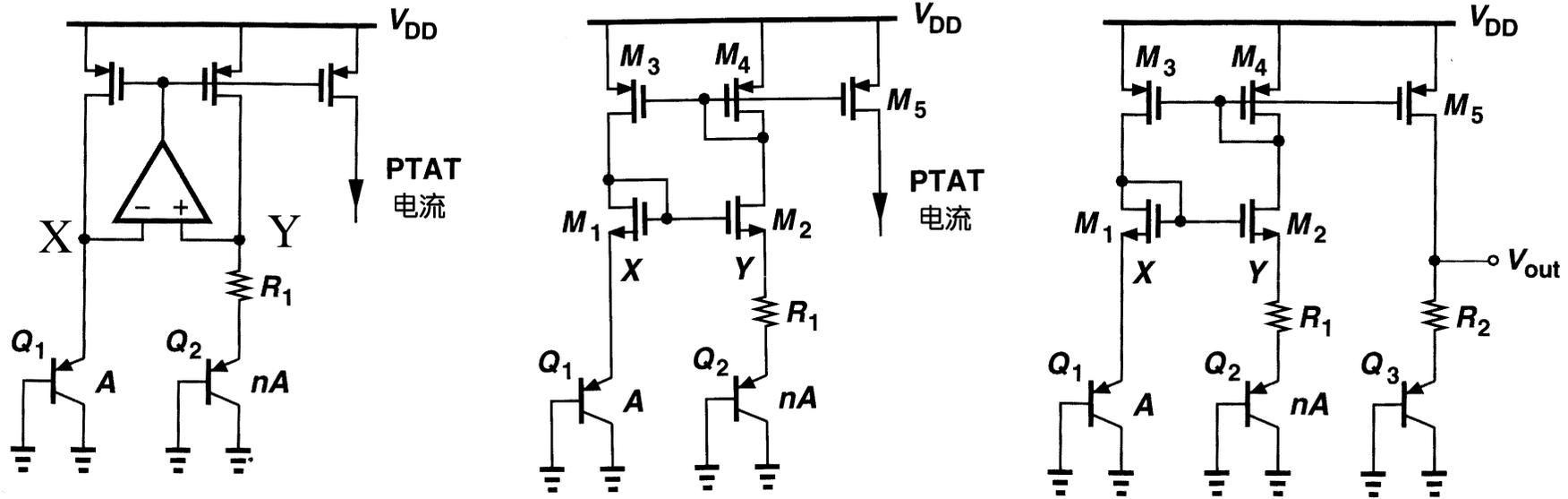
By: choose R1, R2, R3 and n can form properly C_0 to eliminate the temperature dependence



CMOS工艺中
PNP双极晶体管的实现



实际BGR电路

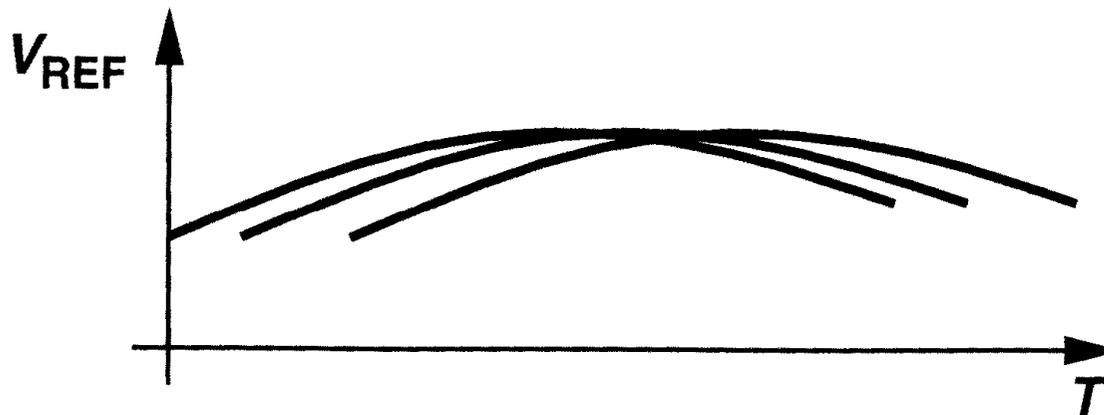
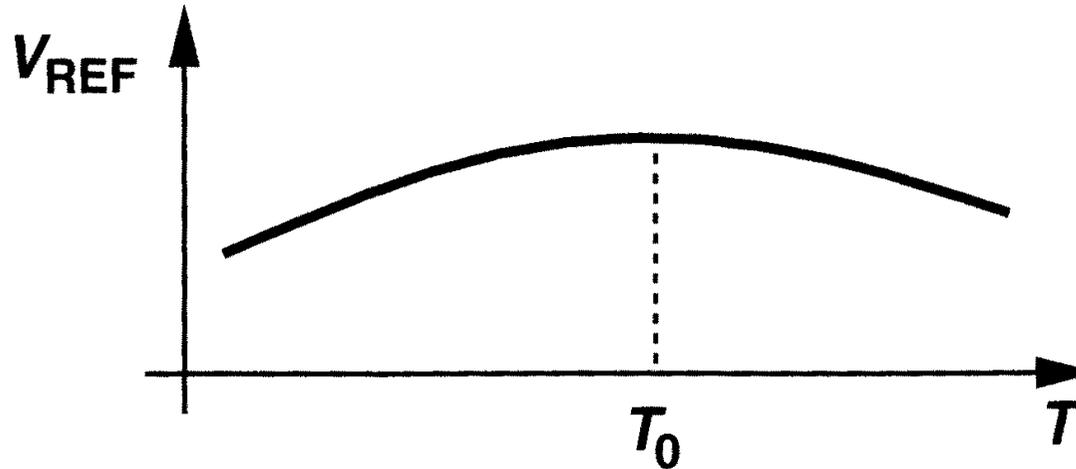


- 产生正比于绝对温度(PTAT)的电流
- 由 $V_X = V_Y$, $I_{D1} = I_{D2} = \Delta V_{BE} / R_1 = (V_T \ln n) / R_1$ 为PTAT电流;
- 产生输出电压, 将PTAT电压 $I_{D5} R_2$ 加到一个三极管BE结上。

$$V_{out} = V_{BE3} + R_2 \cdot (V_T \ln n) / R_1$$



BGR电路的电压温度曲线



现代CMOS集成电路中BGR的温度系数约为几十ppm到100ppm。



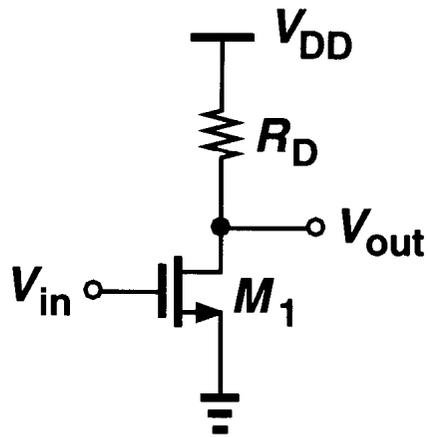
主要内容

- MOS晶体管模型
- CMOS模拟电路基本模块
- 单级CMOS放大器
 - 共源放大器
 - 源跟随器
 - 共栅放大器
 - 共源共栅放大器
 - 差动放大器
- 运算放大器

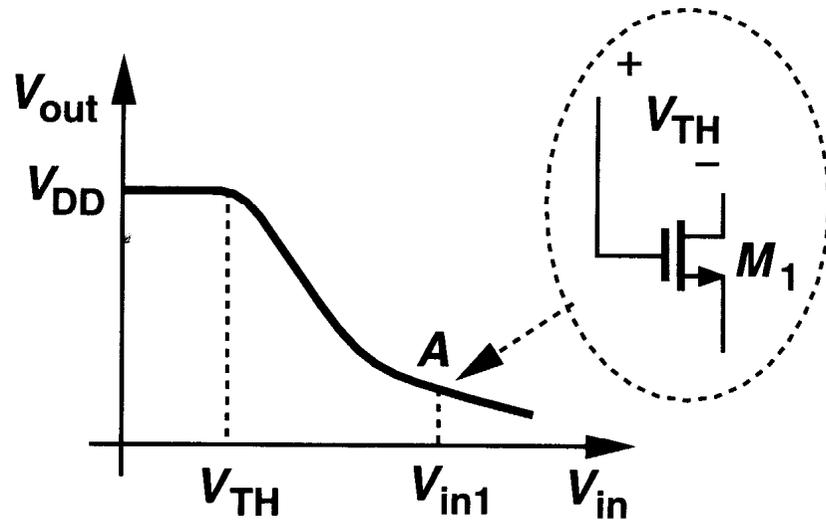


3.3.1 共源放大器(共源级CS)

1. 纯电阻负载



(a)



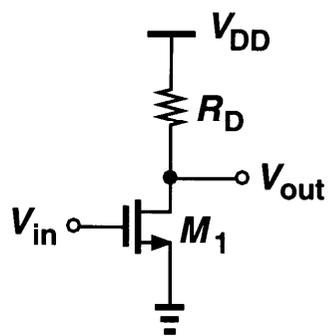
(b)

(a) 共源级； (b) 输入-输出特性(大信号特性)；

$$A_v = -g_m R_D$$

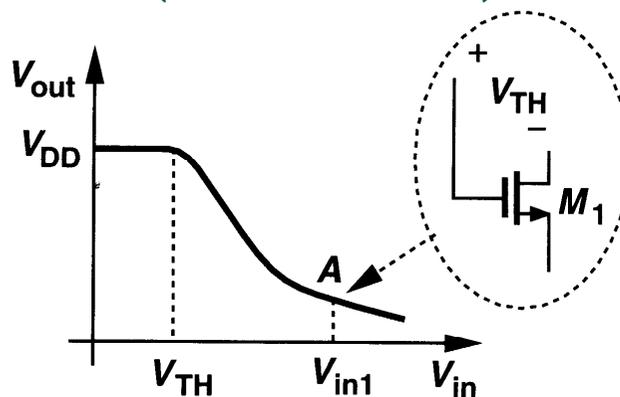


3.3.1 共源级(CS)放大器 (电阻负载)



(a)

(a) 共源级;



(b)

(b) 输入-输出特性(大信号特性);

a. $V_{in} > V_{TH}$, M_1 导通处于饱和区

$$V_{out} = V_{DD} - R_D \cdot \frac{1}{2} \mu_n C_{OX} \frac{W}{L} (V_{in} - V_{TH})^2$$

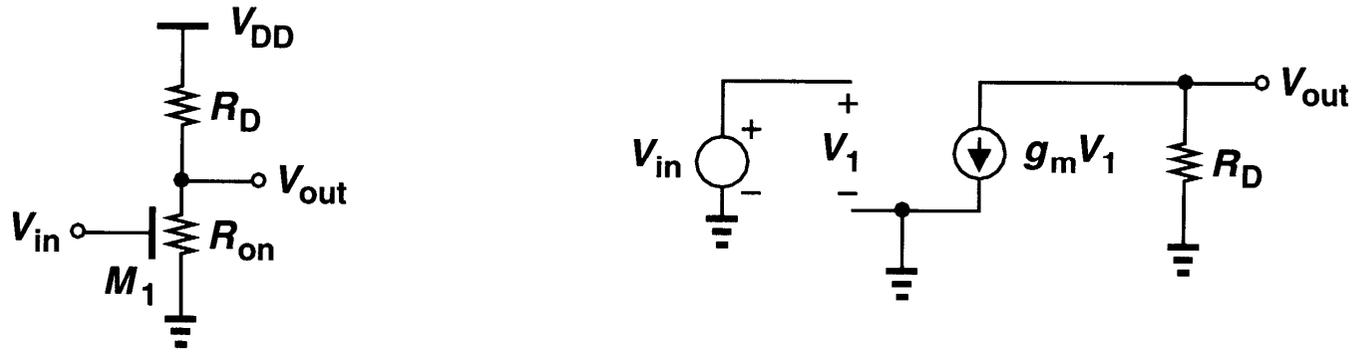
b. $V_{in} \geq V_{out} + V_{TH}$, M_1 进入线性区

由 $V_{in1} - V_{TH} = V_{DD} - \frac{R_D}{2} \mu_n C_{OX} \frac{W}{L} (V_{in1} - V_{TH})^2$ 可以求出 V_{in1}

当 $V_{in} > V_{in1}$ 时, M_1 为线性区 $V_{out} = V_{DD} - \frac{R_D}{2} \mu_n C_{OX} \frac{W}{L} [2(V_{in} - V_{TH})V_{out} - V_{out}^2]$



3.3.1 共源级放大器 (电阻负载)(续)



(c) M_1 工作在深线性区等效电路; (d) 饱和区的小信号模型

c. 当 V_{in} 足够高时, M_1 进入深线性区, M_1 等效成一个电阻 R_{on}

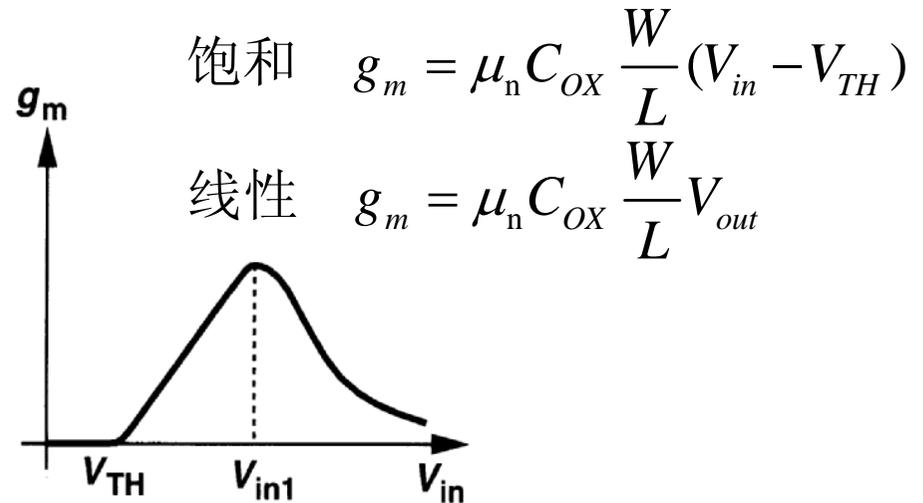
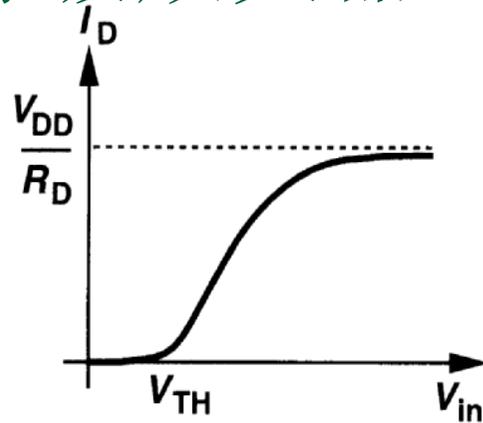
$$V_{out} = V_{DD} \cdot \frac{R_{on}}{R_{on} + R_D} = \frac{V_{DD}}{1 + \mu_n C_{OX} (W/L) R_D (V_{in} - V_{TH})}$$

d. 在饱和区的小信号增益为(一级近似):

$$A_v = -g_m R_D = -R_D \mu_n C_{OX} \frac{W}{L} (V_{in} - V_{TH})$$



共源级放大器—增益



共源级放大器漏电流和跨导随输入电压的变化

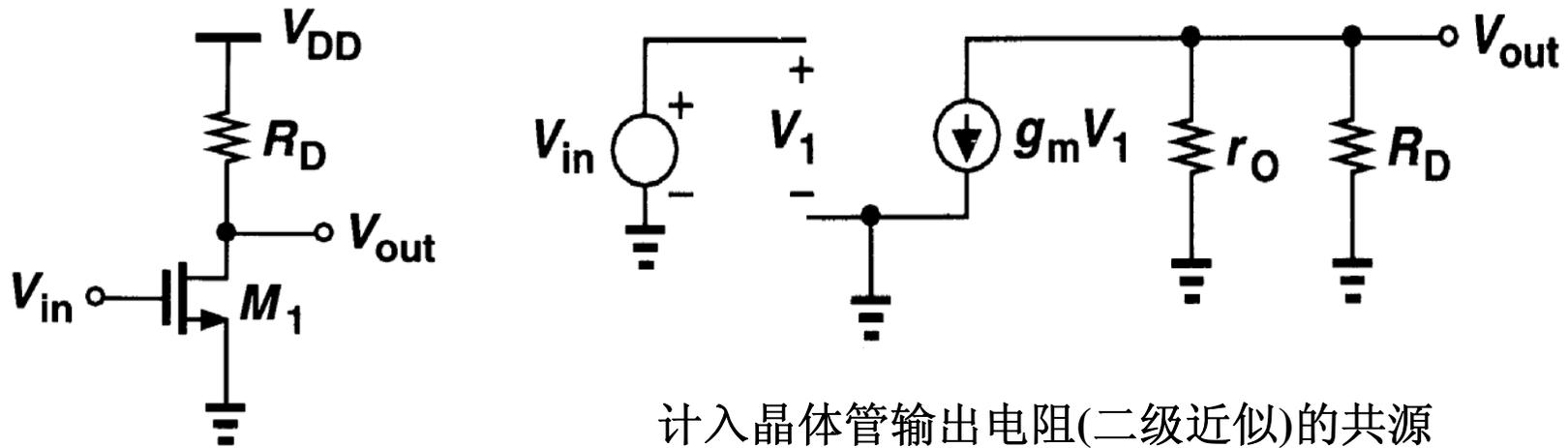
$$A_v = -g_m R_D \quad \text{由 } g_m = \sqrt{2\mu_n C_{OX} \frac{W}{L} I_D} \quad \text{和} \quad R_D = \frac{V_{RD}}{I_D}$$

$$A_v = -\sqrt{2\mu_n C_{OX} \frac{W}{L} I_D} \frac{V_{RD}}{I_D} \quad \longrightarrow \quad A_v = -\sqrt{2\mu_n C_{OX} \frac{W}{L} \frac{V_{RD}}{\sqrt{I_D}}}$$

结论: 通过增大 W/L , 或者增大 V_{RD} , 或者减小 I_D 都可以提高 A_v 的值, 需要在此中间进行折衷。尺寸太大会带来大的寄生电容; V_{RD} 太大会限制输出电压摆幅; V_{RD} 不变, 减小 I_D , 则 R_D 必须增大, 会导致输出结点时间常数更大。



共源级放大器输出电阻—小信号模型

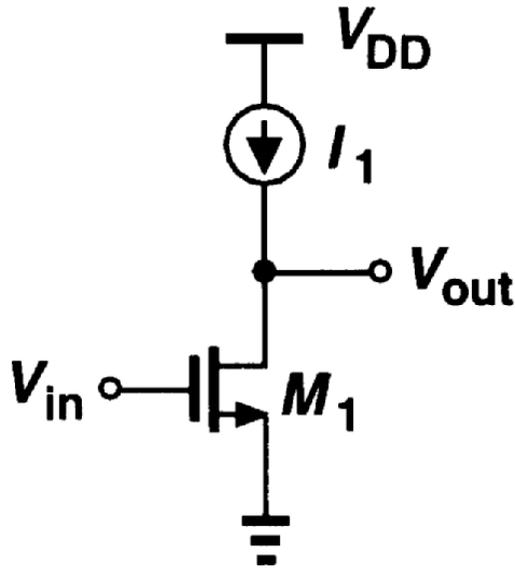


计入晶体管输出电阻(二级近似)的共源级小信号等效电路

器件饱和区的小信号增益为 $A_v = -g_m (r_o \parallel R_D)$



MOS晶体管本征增益



$$A_v = -g_m (r_o \parallel \infty) = -g_m r_o$$

本征增益(Intrinsic Gain)

单个器件所能达到的最大电压增益。

一般短沟道器件有 $g_m r_o = 10 \sim 30$ ，
所以有 $1/g_m \ll r_o$

$$I_{D1} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{in} - V_{TH})^2 (1 + \lambda V_{out})$$

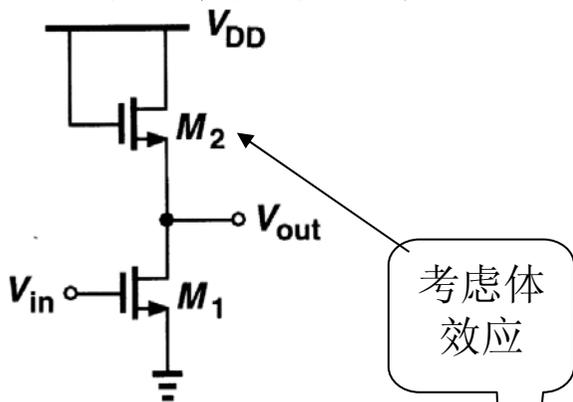
当 V_{in} 增加时， V_{out} 必定减小。“ I_{D1} 随着 V_{in} 增加而增加”指的是电流方程中的平方项部分。



2. 二极管连接负载的共源级放大器

- 电阻负载的缺点：

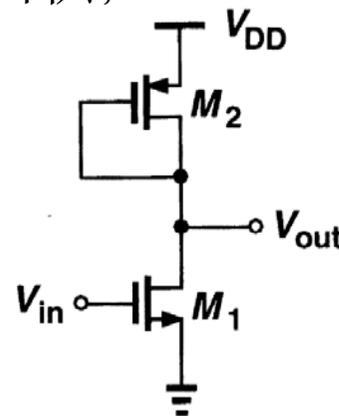
- 在CMOS工艺中难以控制精确的阻值；
- 电阻的尺寸面积远大于晶体管面积；



采用二极管连接的NMOS负载的共源级

NMOS二极管的阻抗为：

$$r_{Ndio} = \frac{1}{g_m + g_{mb}} \parallel r_o \approx \frac{1}{g_m + g_{mb}}$$



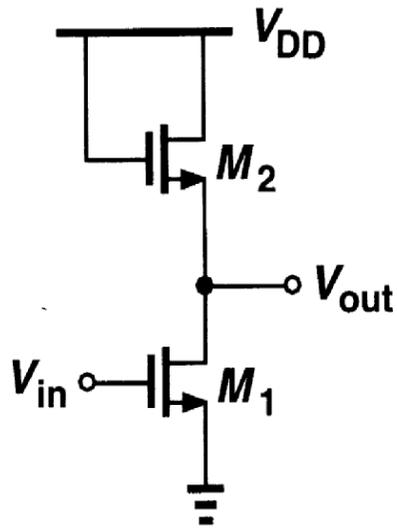
采用二极管连接的PMOS负载的共源级

PMOS二极管的阻抗为：

$$r_{Pdio} = \frac{1}{g_m} \parallel r_o \approx \frac{1}{g_m}$$



2. 二极管连接负载的共源级放大器



由 $A_v = -g_{m1} r_o$

$$A_v = -g_{m1} \frac{1}{g_{m2} + g_{mb2}} = -\frac{g_{m1}}{g_{m2}} \frac{1}{1 + \eta}$$

$$\eta = g_{mb2} / g_{m2}$$

$$A_v = -\frac{\sqrt{2\mu_n C_{OX} (W/L)_1 I_{D1}}}{\sqrt{2\mu_n C_{OX} (W/L)_2 I_{D2}}} \frac{1}{1 + \eta}$$

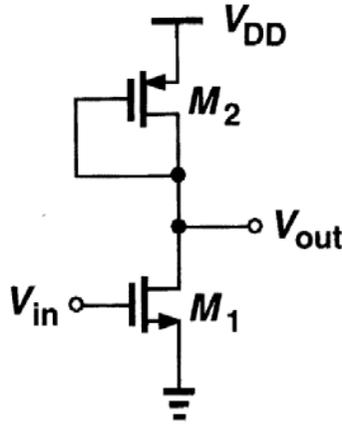
由于 $I_{D1} = I_{D2}$

$$A_v = -\frac{\sqrt{(W/L)_1}}{\sqrt{(W/L)_2}} \frac{1}{1 + \eta}$$

如果忽略 η 随输出电压的变化，增益与偏置电压或者电流无关！



2. 二极管连接负载的共源级放大器



PMOS二极管负载没有体效应(忽略沟道长度调制效应)

$$A_v = -g_{m1} \frac{1}{g_{m2}} \Rightarrow A_v = -\sqrt{\frac{\mu_n(W/L)_1}{\mu_p(W/L)_2}}$$

增益与偏置电压和电流没有关系，在输入输出电压变化时，增益保持不变，表示**输入和输出特性呈线性**。

由 $I_{D1} = I_{D2}$ ，得

$$\mu_n \left(\frac{W}{L}\right)_1 (V_{GS1} - V_{TH1})^2 = \mu_p \left(\frac{W}{L}\right)_2 (V_{GS2} - V_{TH2})^2$$

A_v 是器件尺寸的弱函数，高增益意味着大的输入管，小的负载管。

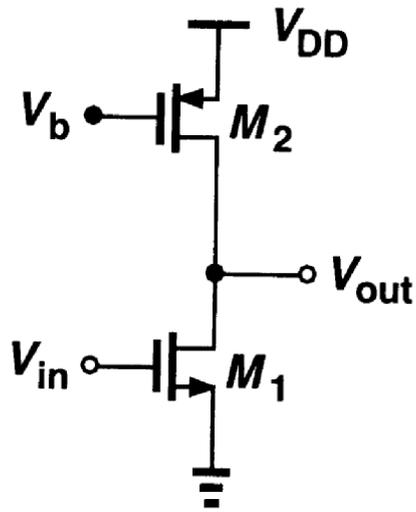
$$A_v = -\sqrt{\frac{\mu_n(W/L)_1}{\mu_p(W/L)_2}} = -\frac{|V_{GS2} - V_{TH2}|}{(V_{GS1} - V_{TH1})}$$

如果增益是10，则 M_2 的过驱动电压必须是 M_1 的10倍，如 $V_{OD1} = 200\text{mV}$ ，如果 V_{TH2} 为 0.7V ，则 $V_{GS2} = 2.7\text{V}$ ，严重限制了输出电压摆幅。

输出电压的摆幅受到很大的限制。



3. 电流源负载的共源级放大器



采用电流源负载的共源级

$$A_v = -g_m(r_{o1} \parallel r_{o2})$$

假设 r_{o2} 很大, 则

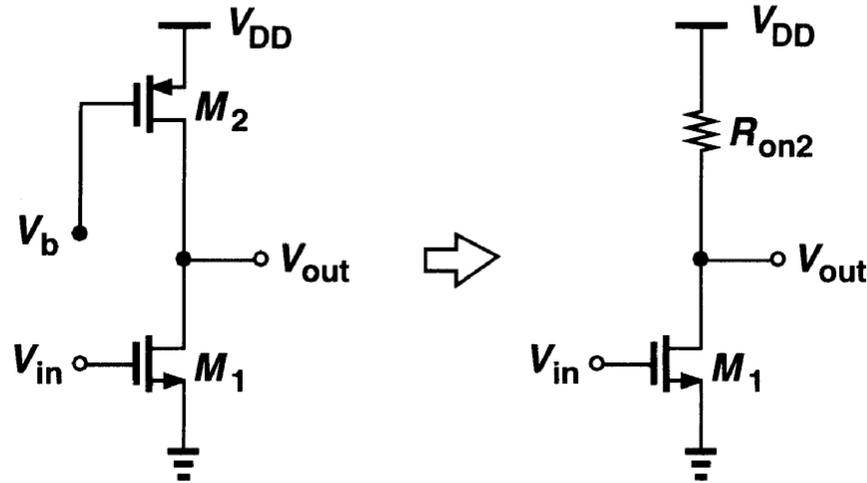
$$A_v \approx -g_m r_{o1} = -\sqrt{2\mu_n C_{OX} I_D} \left(\frac{W}{L}\right)_1 \frac{1}{\lambda I_D}$$

由于 $\lambda \propto 1/L$, 所以 $r_{o1} \propto L/I_D$, 因此长沟道器件可以产生高的电压增益(沟道长度调制效应减小了)。

如果 r_{o2} 不够大, 则可以在保持 V_{OD} 不变的同时, 增大 W 和 L , 使 λ 值变小。但代价是使 M_2 的输出结点寄生电容增大。



工作在线性区的MOS管为负载的共源级



工作在线性区的MOS为负载的共源级

$$R_{ON2} = \frac{1}{\mu_n C_{OX} \left(\frac{W}{L}\right)_2 (V_{DD} - V_b - |V_{THP}|)}$$

$$A_v = -g_{m1} R_{ON2}$$

缺点:

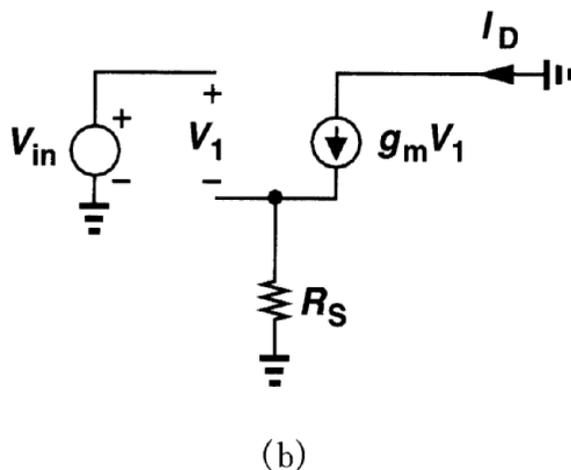
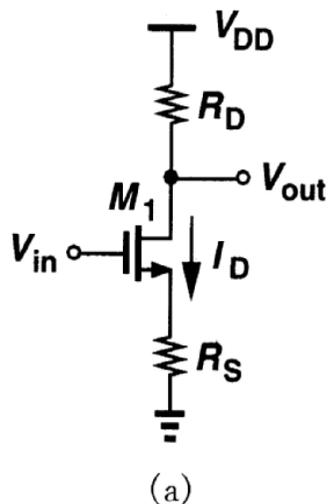
1. R_{on2} 对工艺和温度的依赖性;
2. V_b 电压难以精确产生;

优点:

负载消耗的电压小于二极管连接的负载。



4. 带源极负反馈的共源放大器 (CS with Source Degeneration)



定义电路的等效跨导

$$G_m = \partial I_D / \partial V_{in}$$

$$G_m = \frac{g_m}{1 + g_m R_S}$$

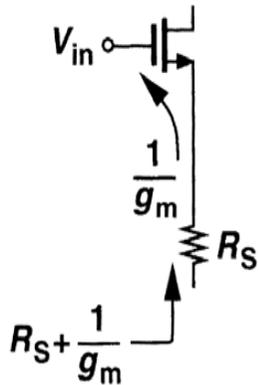
$$A_v = -G_m R_D$$

$$A_v = \frac{-g_m R_D}{1 + g_m R_S}$$

当 $R_S \gg 1/g_m$ 时, $G_m \approx 1/R_S$ 。牺牲增益换取线性化。



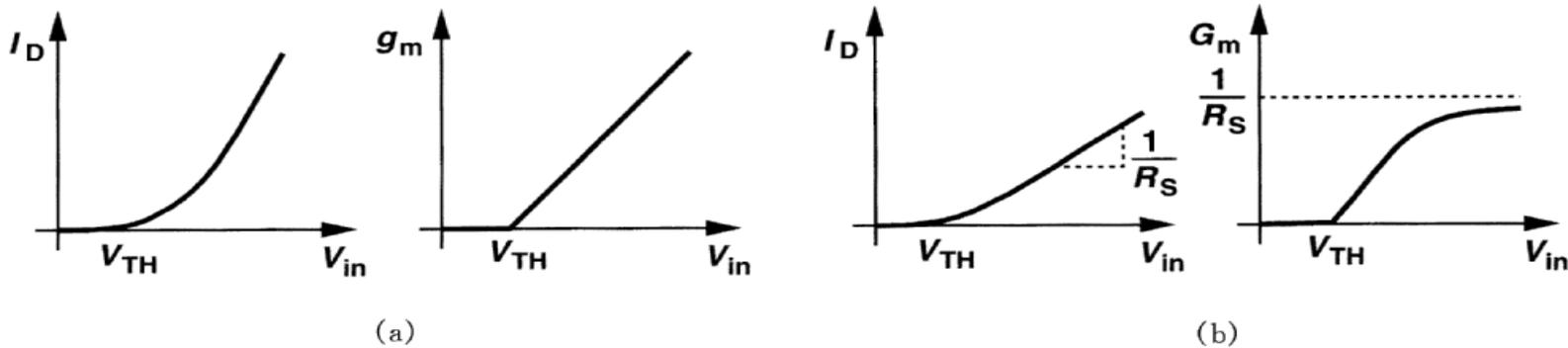
带源极负反馈的共源级(续)



$$A_v = \frac{-g_m R_D}{1 + g_m R_S} = -\frac{R_D}{1/g_m + R_S}$$

增益可以看成负载 R_D 和源极通路电阻之比。

在源极通路看到的电阻



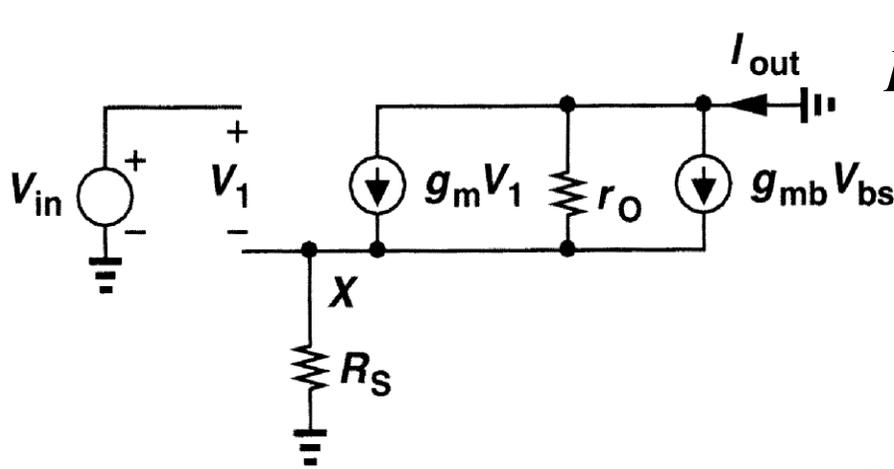
共源放大器的漏电流和跨导 (a) 不带源级负反馈; (b) 带源级负反馈

增益大小降低了, 但增益的线性度更好了。



带源极负反馈的共源级(续)

一 考虑体效应和沟道长度调制效应



带负反馈的共源级小信号等效电路

$$I_{out} = g_m V_1 + g_{mb} (-V_X) - \frac{I_{out} R_S}{r_o}$$

$$= g_m (V_{in} - I_{out} R_S) + g_{mb} (-I_{out} R_S) - \frac{I_{out} R_S}{r_o}$$

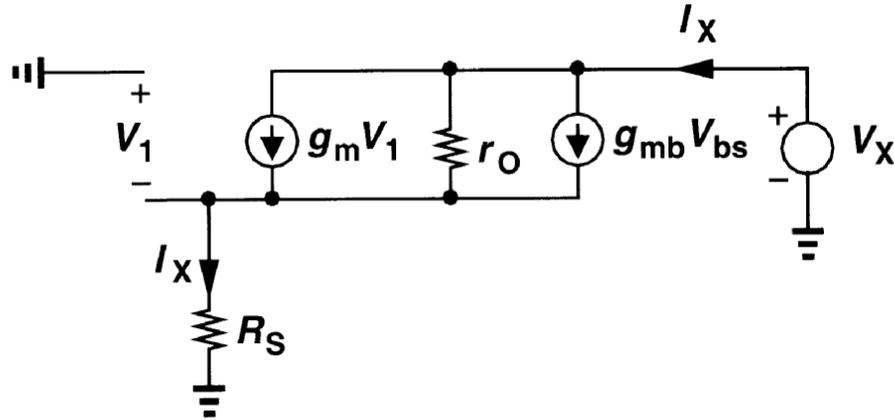
$$G_m = \frac{g_m r_o}{R_S + [1 + (g_m + g_{mb}) R_S] r_o}$$

$$G_m = \frac{g_m}{\frac{R_S}{r_o} + [1 + (g_m + g_{mb}) R_S]}$$

$$A_v = -G_m (R_D \parallel R_{OUT})$$



带源极负反馈的共源级输出阻抗



作用：增大输出阻抗

计算负反馈共源级的输出电阻的等效电路

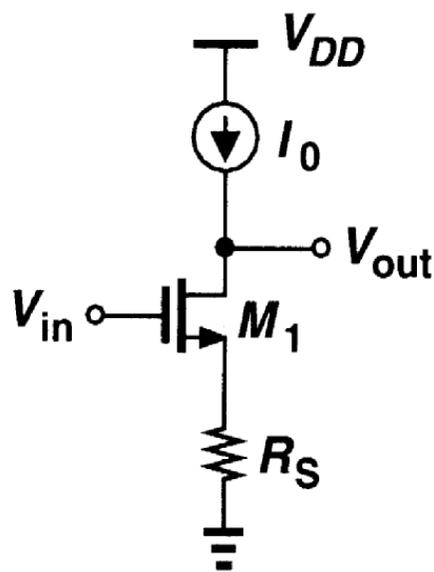
$$R_{OUT} = [1 + (g_m + g_{mb})r_o]R_S + r_o \quad \text{因为}(g_m + g_{mb})r_o \gg 1$$

$$R_{OUT} = r_o' \approx r_o [1 + (g_m + g_{mb})R_S] \quad \text{输出电阻增大了}(g_m + g_{mb})R_S \text{倍}$$

$$A_v = -G_m (R_D \parallel R_{OUT}) = \frac{-g_m r_o R_D}{R_D + R_S + r_o + (g_m + g_{mb})R_S r_o}$$



带源极负反馈的共源级增益



$$A_v = -G_m (R_D \parallel r_o')$$

$$G_m = \frac{g_m r_o}{R_S + [1 + (g_m + g_{mb}) R_S] r_o}$$

$$R_D \parallel r_o' = \infty \parallel \{[1 + (g_m + g_{mb}) r_o] R_S + r_o\}$$

$$A_v = -g_m r_o \quad !$$



5. 共源放大器的频率特性：Simple Pole

$$v_o/v_i = \frac{1/sC}{R + 1/sC}$$



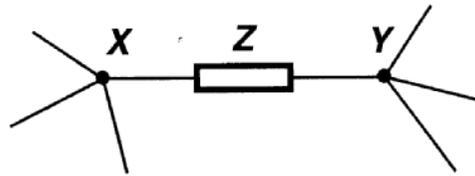
$$v_o/v_i = \frac{1}{sRC + 1}$$

$$\frac{v_o}{v_i}(f) = \frac{1}{1 + j2\pi fRC}$$

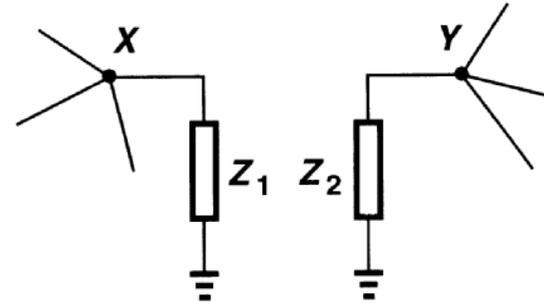
$$\frac{v_o}{v_i}(f) = \frac{1}{1 + j \frac{f}{f_p}} \quad , \quad f_p = 1/2\pi RC$$



(1)密勒效应 (Miller Effect)



(a)



(b)

密勒效应在浮动阻抗中的应用。如果电路 (a) 可以转换成电路 (b)，则以下关系成立：

$$\frac{V_X - V_Y}{Z} = \frac{V_X}{Z_1}$$



$$Z_1 = \frac{Z}{(1 - A_v)}$$

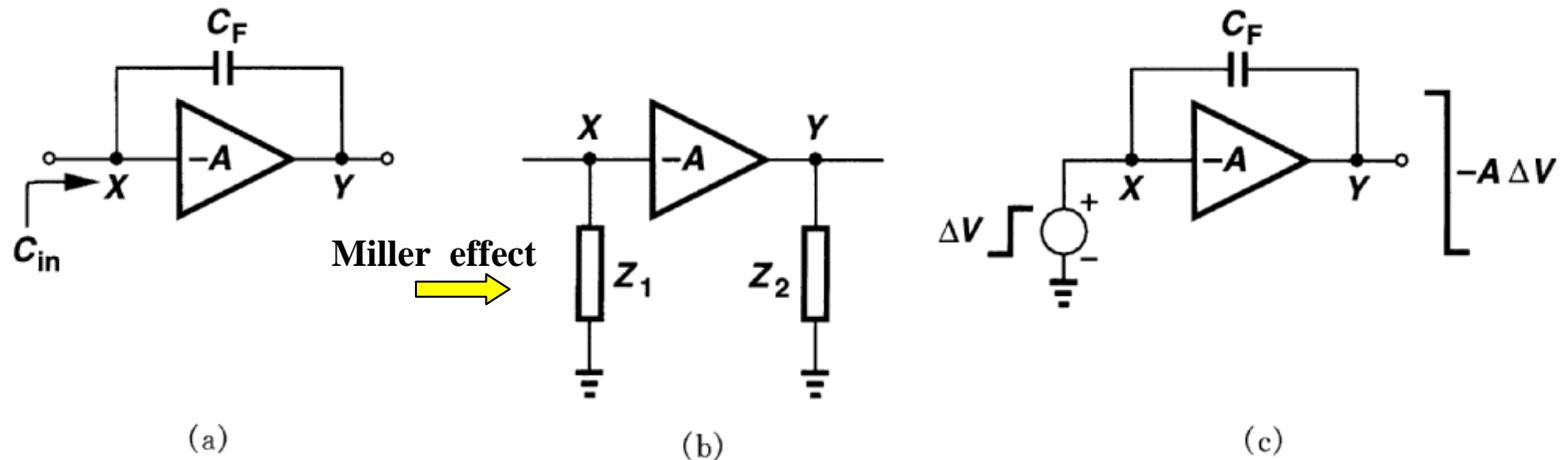
类似有：

$$Z_2 = \frac{Z}{(1 - A_v^{-1})}$$

其中： $A_v = V_Y / V_X$



Miller Capacitive Multiplication



由于 $Z=1/(C_F s)$, 则 $Z_1=[1/(C_F s)]/(1+A)$, 所以

$$C_1 = C_F (1 + A_v) \quad \text{输入电容等于 } C_F(1+A), \text{ Why?}$$

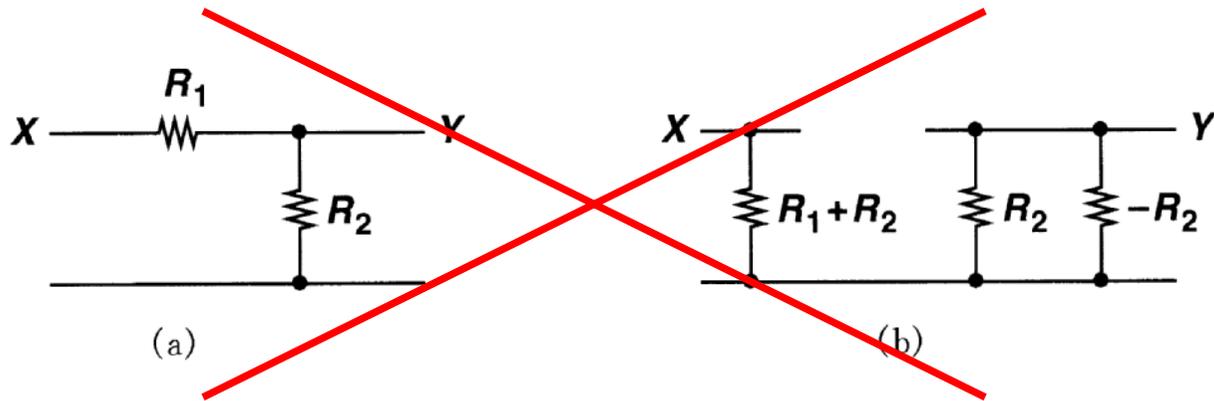
$$C_2 = C_F (1 + A_v^{-1}) \approx C_F$$

如图(c), 在 C_F 两端产生的电压变化是 $(1+A)\Delta V$, 所以 C_F 从 V_{in} 抽取的电荷等于 $(1+A)C_F\Delta V$, 则等效输入电容等于 $(1+A)C_F$ 。

可以用一个很小的电容等效一个很大的输入电容, 节约面积。

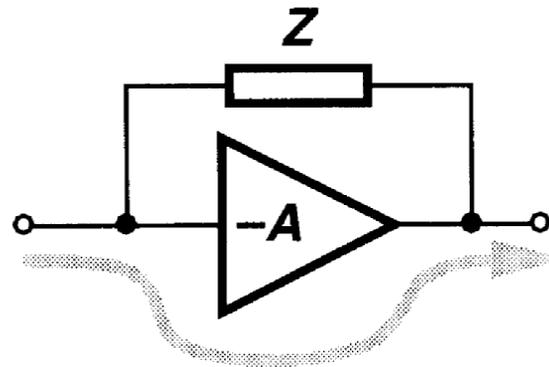


密勒定理不适用的情况



密勒定理不适当运用的情况

当X和Y之间只有一个信号通路时，转换是不成立的。

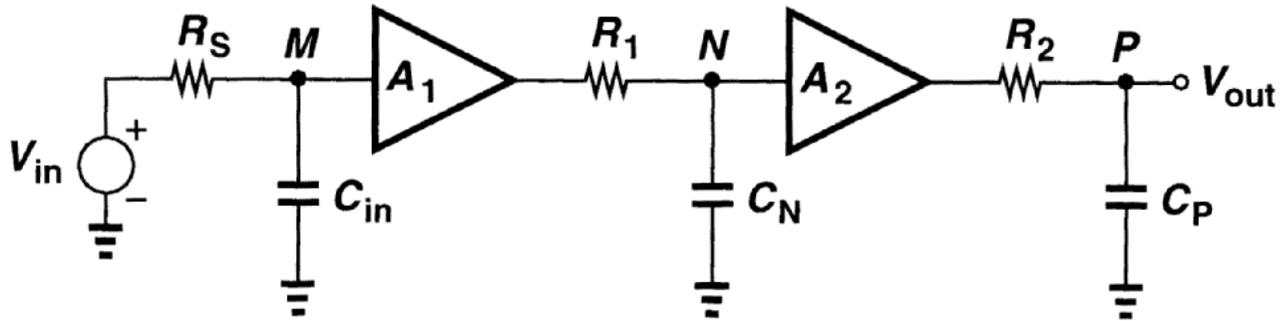


主信号通路

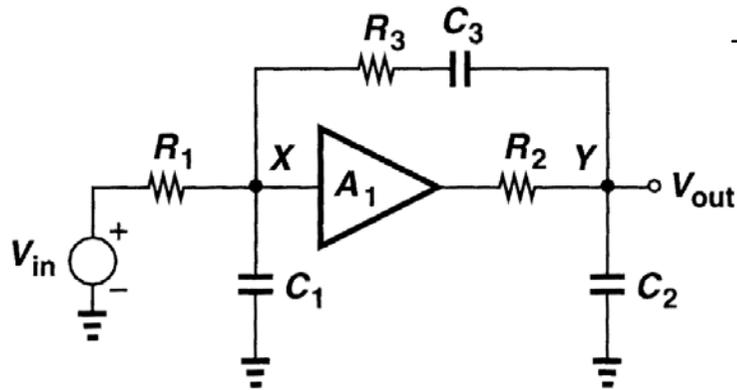
可以运用密勒定理的通常情况



(2)极点与结点的关联



放大器的级联:极点之间无相互作用



$$\frac{V_{out}}{V_{in}}(s) = \frac{A_1}{1 + R_S C_{in} s} \cdot \frac{A_2}{1 + R_1 C_N s} \cdot \frac{1}{1 + R_2 C_p s}$$

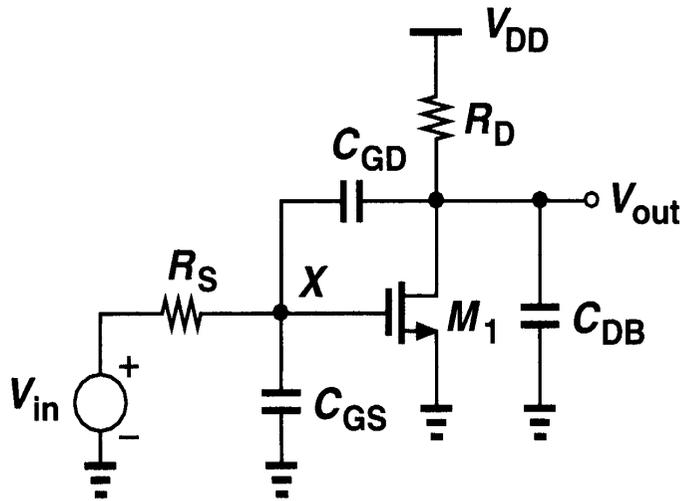
电路中的**每一个结点**对传输函数贡献一个极点。

极点之间相互作用、**不能**使用结点和极点的例子



(3)共源级的频率特性(电压驱动)

结点——极点法分析:



共源级的高频模型

当 R_S 较小时(电压源激励), 忽略输入与输出的相互作用, 利用密勒等效(假设 $\lambda=0$):

$$\omega_{p,in} = \frac{1}{R_S [C_{GS} + (1 + g_m R_D) C_{GD}]}$$

$$\omega_{p,out} = \frac{1}{[(C_{GD} + C_{DB}) R_D]}$$

一般 $\omega_{in} < \omega_{out}$, 所以由 ω_{in} 确定-3dB带宽。



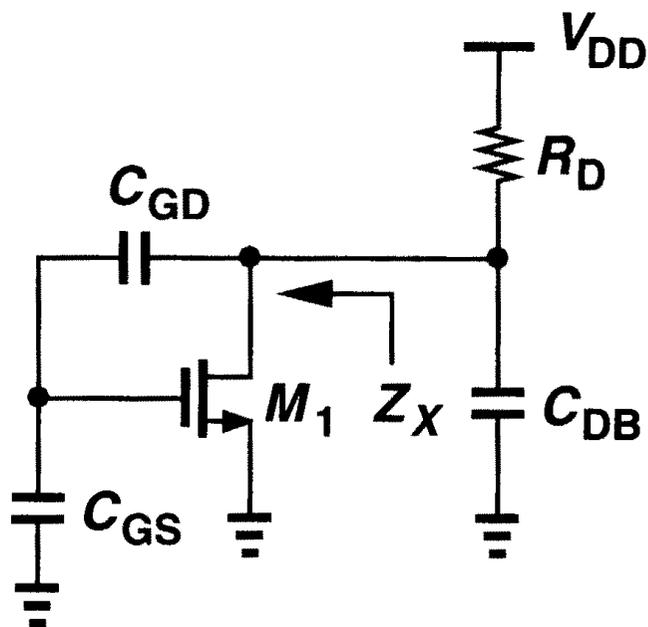
共源级的频率特性(电流驱动— R_S 较大)

确定 $\omega_{p,out}$ 。图中忽略了 R_S 的影响

$$\text{令 } C_{eq} = C_{GD}C_{GS}/(C_{GD}+C_{GS})$$

Z_X 中的电阻部分为

$$\frac{v_{ds}}{i_d} = \frac{\frac{Q}{C_{GD}} + \frac{Q}{C_{GS}}}{g_{m1} \frac{Q}{C_{GS}}} = \frac{C_{GD} + C_{GS}}{g_{m1} C_{GD}}$$



如果 $C_{GD} \approx C_{GS}$, 上式为 $2/g_{m1}$

如果 $C_{GD}=C_C \gg C_{GS}$, 上式变为 $1/g_{m1}$



估算输出极点 $\omega_{p,out}$

$$Z_X = \frac{1}{C_{eq}s} \parallel \left(\frac{C_{GD} + C_{GS}}{C_{GD}} \cdot \frac{1}{g_{m1}} \right)$$

$$\omega_{out} = \frac{1}{\left[R_D \parallel \left(\frac{C_{GD} + C_{GS}}{C_{GD}} \cdot \frac{1}{g_{m1}} \right) \right] (C_{eq} + C_{DB})}$$

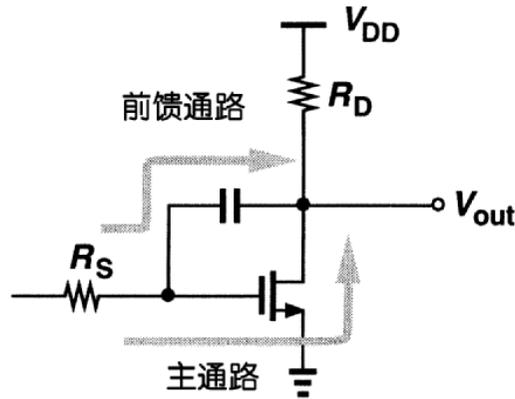
如果 $C_{GD} \approx C_{GS}$, $C_{DB} \gg C_{eq}$, $R_D \gg 1/g_{m1}$, 上式

简化为: $\omega_{out} = g_{m1}/(2C_{DB})$; 电流激励下, 两个极点距离比较远。

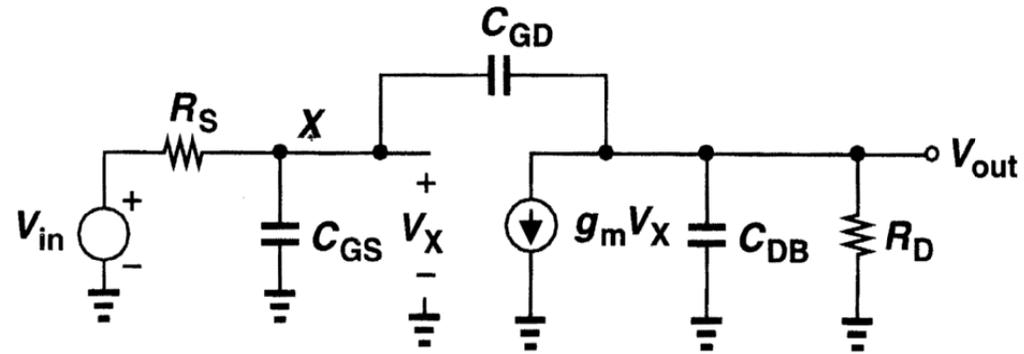
误差: 1、 $A_v = -g_m R_D$, 没有考虑 A_v 随频率的变化, 由于输出结点的电容, 增益会随频率变化; 2、没有考虑电路的零点。



共源级的频率特性 (传输函数的推导)



通过 C_{GD} 的前馈通路



共源级的高频模型的等效电路

$$\frac{V_o}{V_i} = \frac{(sC_{GD} - g_m)R_D}{s^2 R_S R_D (C_{GS} C_{GD} + C_{GS} C_{DB} + C_{GD} C_{DB}) + s [R_S (1 + g_m R_D) C_{GD} + R_S C_{GS} + R_D (C_{GD} + C_{DB})] + 1}$$

$$\text{Assume } D = \left(\frac{s}{\omega_{p1}} + 1 \right) \left(\frac{s}{\omega_{p2}} + 1 \right) = \frac{s^2}{\omega_{p1} \omega_{p2}} + \frac{s}{\omega_{p1}} + 1, \quad \omega_{p2} \gg \omega_{p1}$$

$$\omega_{p,in} = \frac{1}{R_S [C_{GS} + (1 + g_m R_D) C_{GD}] + R_D (C_{GD} + C_{DB})}$$

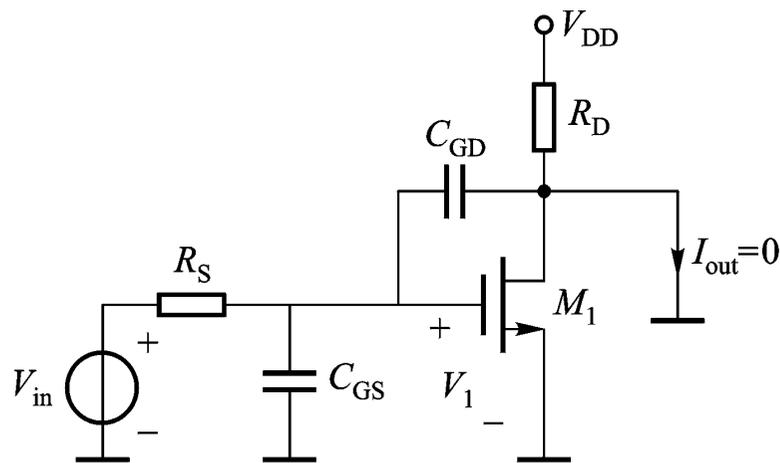


零点 ω_z 的推导与估算

右半平面零点,由 v_o/v_i 的分子得出

$$\frac{v_o}{v_i} = \frac{(sC_{GD} - g_m)R_D}{s^2 R_S R_D (C_{GS} C_{GD} + C_{GS} C_{SB} + C_{GD} C_{DB}) + s [R_S (1 + g_m R_D) C_{GD} + R_S C_{GS} + R_D (C_{GD} + C_{DB})] + 1}$$

$$\frac{sC_{GD} - g_m}{\dots} \rightarrow f_z = \frac{+g_m}{2\pi C_{GD}}$$



当信号频率为 f_z 时,流过 C_{GD} 的电流与流过晶体管的电流大小相等,方向相反:

$$V_1 C_{GD} s_Z = g_m V_1$$

$$\text{所以: } \omega_z = \frac{g_m}{C_{GD}}$$

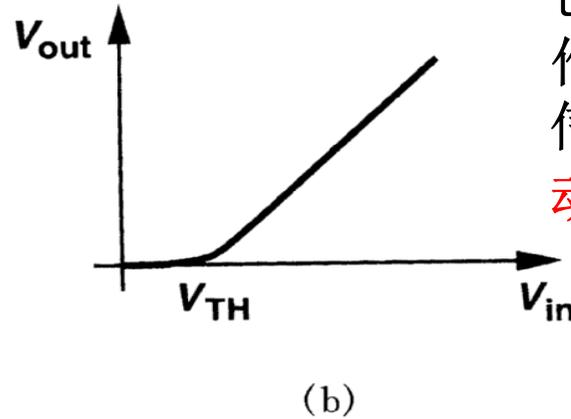
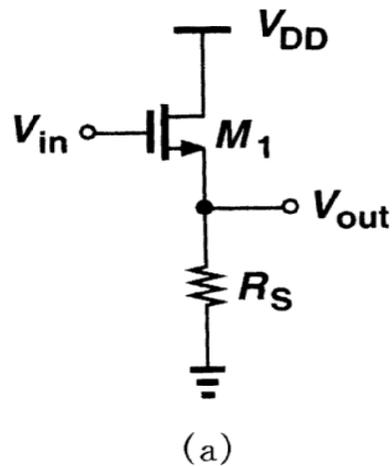


总结放大器的频率特性分析

- 在电路中，一个结点可以近似地对应一个极点；
- 每个结点对应地极点可以用集总电阻和集总电容乘积来计算；
- 结点之间存在阻抗相互作用时，采用密勒定理计算密勒等效阻抗；
- 越是处于低频位置(RC 的值越大)的极点，对电路的影响越重要。
- 上述方法对手工估算电路极点的位置很有帮助，但最精确的分析还是由包含寄生电容的小信号电路得出。



3.3.2 源跟随器 (Source Follower)



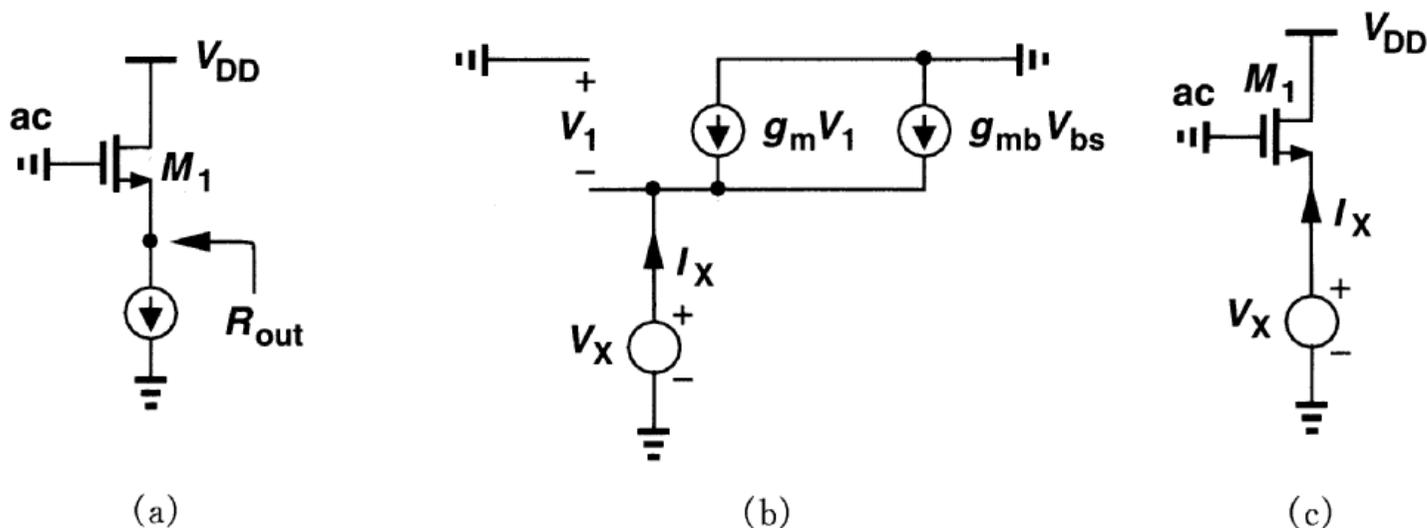
也称为**共漏级放大器**。
作用：电压**缓冲器**；使信号的**直流电平产生移动**。

$$\frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{in} - V_{TH} - V_{out})^2 R_S = V_{out}, \quad \text{由该式可推导出} \frac{\partial V_{out}}{\partial V_{in}}$$

$$A_v = \frac{g_m R_S}{1 + (g_m + g_{mb}) R_S} = \frac{R_S}{1/g_m + (\frac{g_m + g_{mb}}{g_m}) R_S} \approx \frac{R_S}{1/g_m + R_S} \quad \text{趋近于1}$$



源跟随器小信号输出阻抗

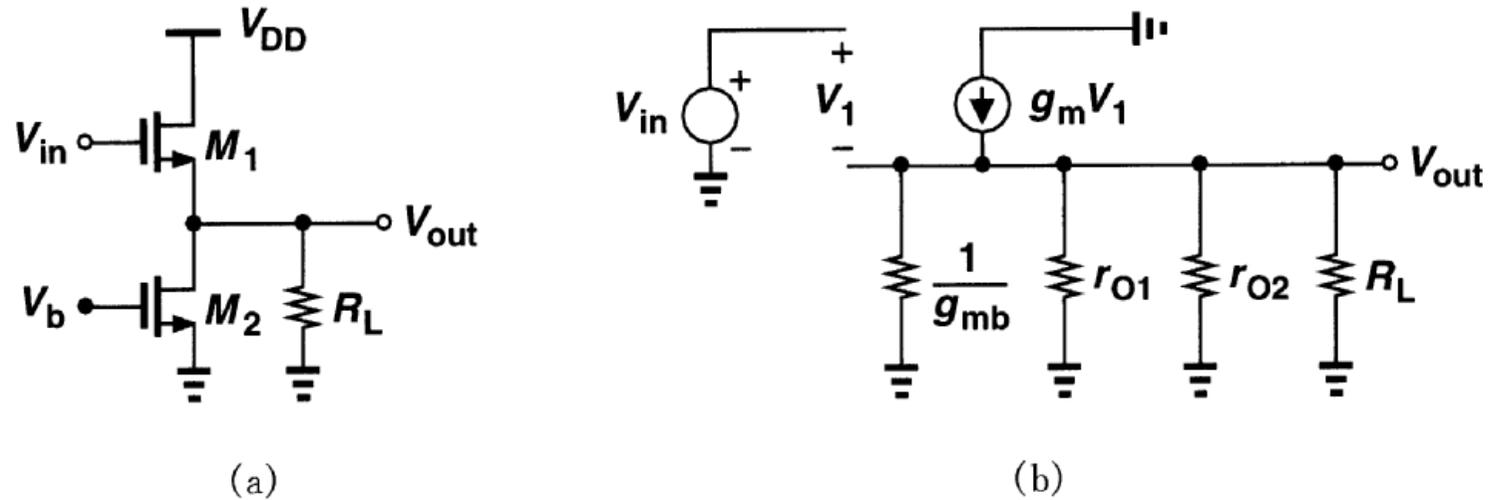


$$I_X - g_m V_X - g_{mb} V_X = 0 \quad R_{out} = \frac{1}{g_m + g_{mb}}$$

源跟随器：高输入阻抗，中等输出阻抗。
 牺牲线性(具有体效应)，
 减小了电压余度(电平移动一个 V_{TH})。
 通常用于电平的移动。



电流源负载的源跟随器

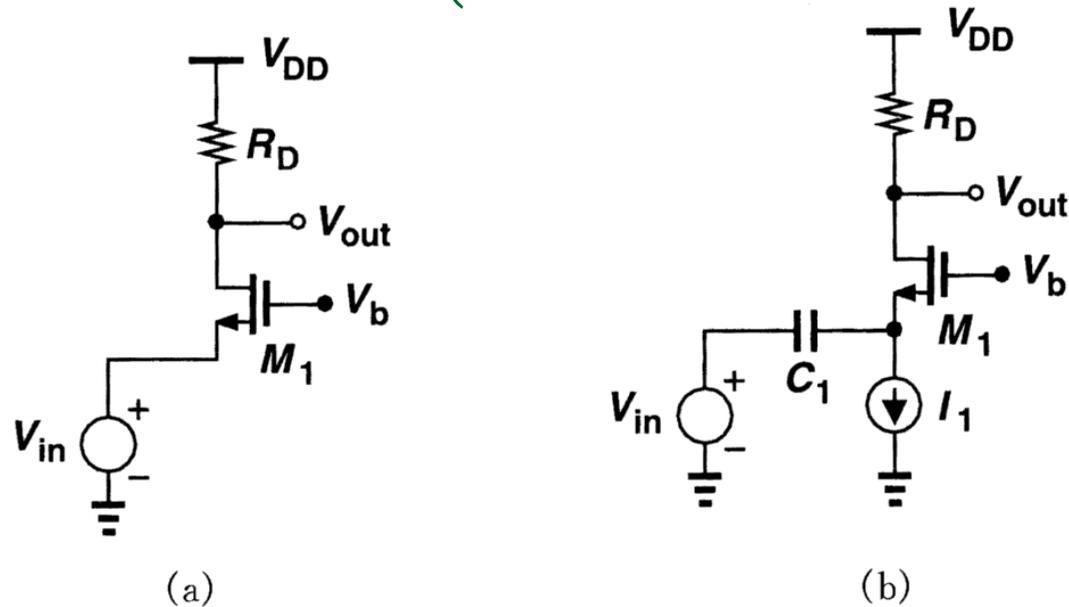


(a) 驱动电阻负载的源跟随器； (b) 小信号等效电路

$$A_v = \frac{\frac{1}{g_{mb}} \parallel r_{o1} \parallel r_{o2} \parallel R_L}{\frac{1}{g_{mb}} \parallel r_{o1} \parallel r_{o2} \parallel R_L + \frac{1}{g_m}}$$



3.3.3 共栅放大器(Common Gate Stage)



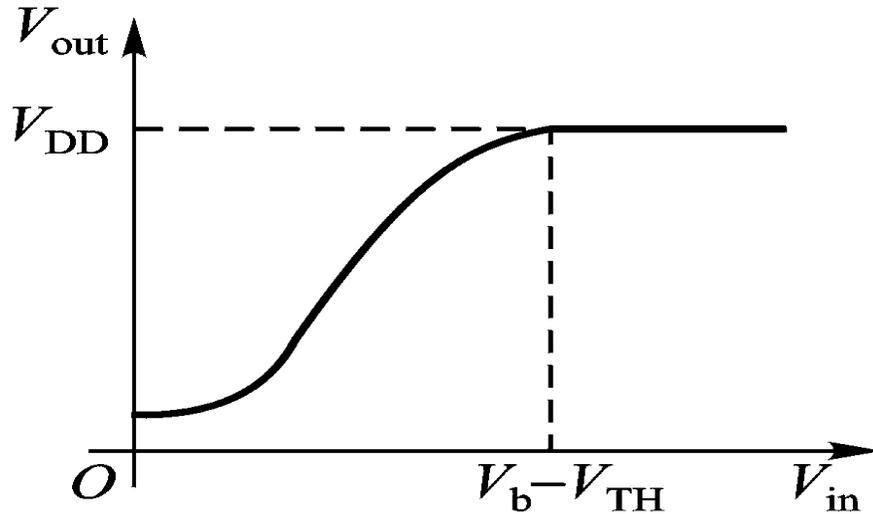
(a) 直接耦合的共栅级； (b) 电容耦合的共栅级

$$A_v = (g_m + g_{mb})R_D = g_m(1 + \eta)R_D$$

$$R_{out} = \{ [1 + (g_m + g_{mb})r_o]R_S + r_o \} \parallel R_D$$



(1) 大信号特性与增益(假设 $\lambda=0$)



假设 V_{in} 从某一个大的正值减小。当 $V_{in} \geq V_b - V_{TH}$ 时，处于关断状态，所以 $V_{out} = V_{DD}$ 。当 V_{in} 较小时， M_1 处于饱和区。随着 V_{in} 减小， V_{out} 也逐渐减小，最终进入线性区。

如果M1处于饱和状态，则

$$V_{out} = V_{DD} - \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_b - V_{in} - V_{TH})^2 R_D$$

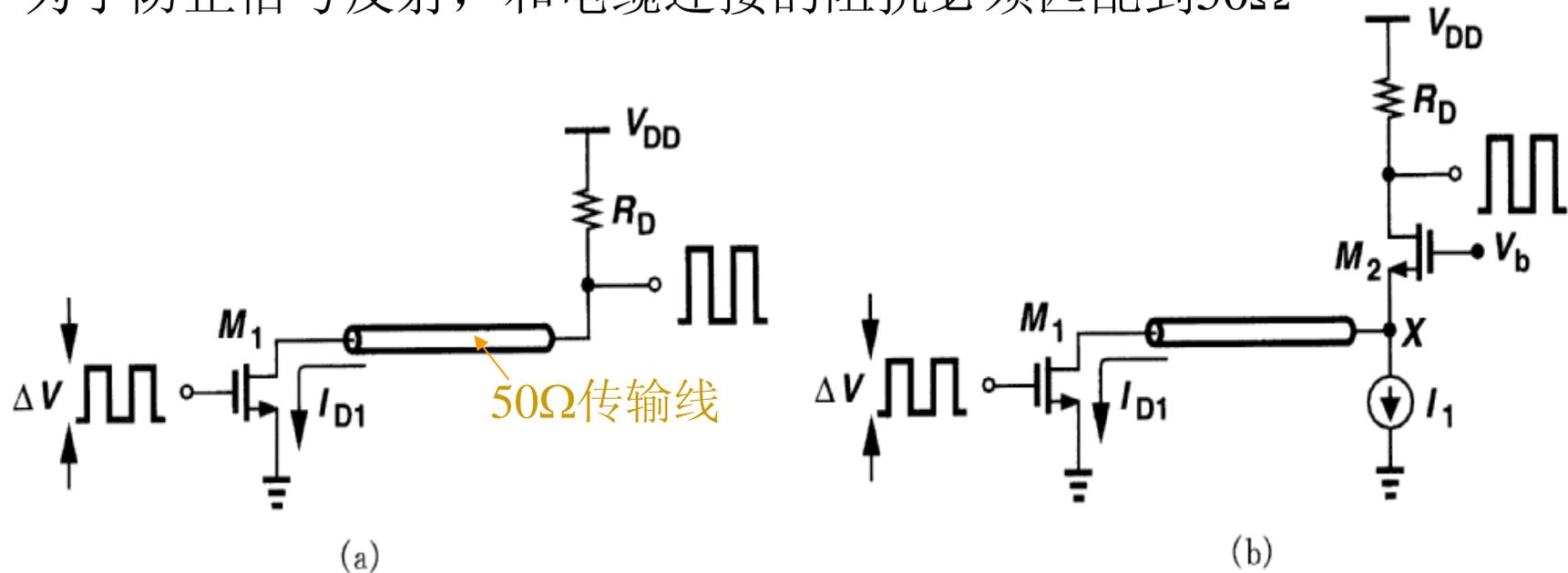
$$\frac{\partial V_{out}}{\partial V_{in}} = \mu_n C_{ox} \frac{W}{L} R_D (V_b - V_{in} - V_{TH})(1 + \eta) = g_m (1 + \eta) R_D$$

增益是正值，而且体效应使共栅级的等效跨导变大了



较低的输入阻抗及某些应用

为了防止信号反射，和电缆连接的阻抗必须匹配到 50Ω

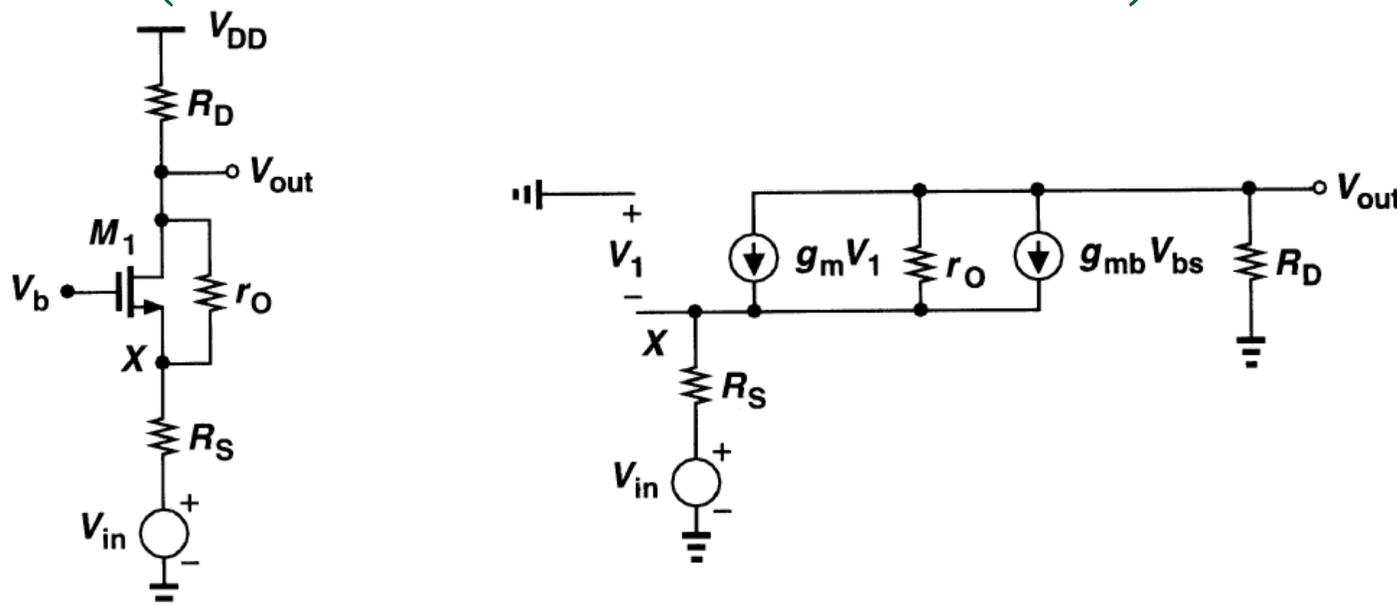


假设： $\lambda=\gamma=0$ V_b 是小信号地， $r_{in} = 1/(g_m + g_{mb}) = 1/[g_m(1+\eta)]$

尽管两种情况总的电压增益都等于 $-g_{m1}R_D$ 。但图 (b) 所示电路的 R_D 值可以远大于 50 ，而且不会在结点 X 处引起波反射。所以，共栅级电路比图 (a) 的共源级电路可以提供更高的增益。



共栅级(考虑信号源阻抗及 $\lambda \neq 0$)



(a) 输出电阻为有限值的共栅级; (b) 小信号等效电路

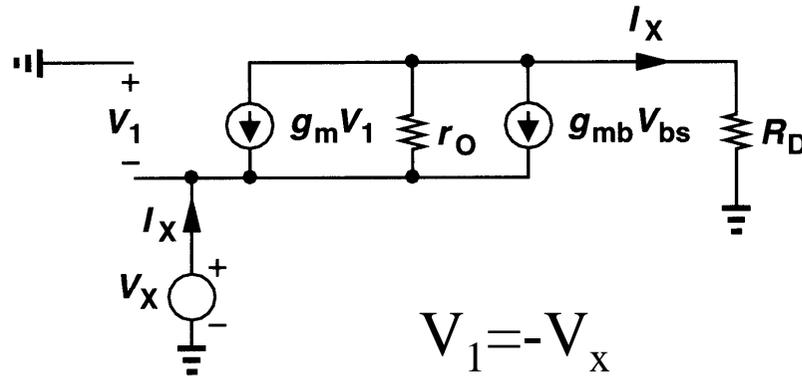
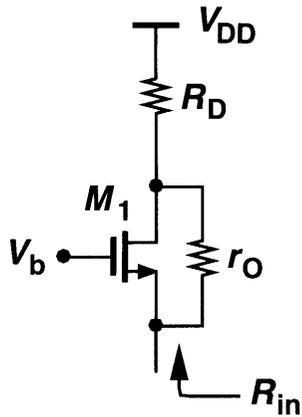
流过 R_S 电流为 $-V_{out}/R_D$, 所以 $V_1 - \frac{V_{out}}{R_D} R_S + V_{in} = 0$

流过 r_o 的电流为 $-V_{out}/R_D - g_m V_1 - g_{mb} V_1$ 所以 $r_o \left(\frac{-V_{out}}{R_D} - g_m V_1 - g_{mb} V_1 \right) - \frac{V_{out}}{R_D} R_S + V_{in} = V_{out}$

$$A_v = \frac{(g_m + g_{mb})r_o + 1}{r_o + (g_m + g_{mb})r_o R_S + R_S + R_D} R_D \quad A_v \approx (g_m + g_{mb})(r_o \parallel R_D), \quad R_S = 0$$



共栅级的输入电阻($\lambda \neq 0$ 时)



$$R_D I_X + r_o [I_X - (g_m + g_{mb}) V_X] = V_X$$

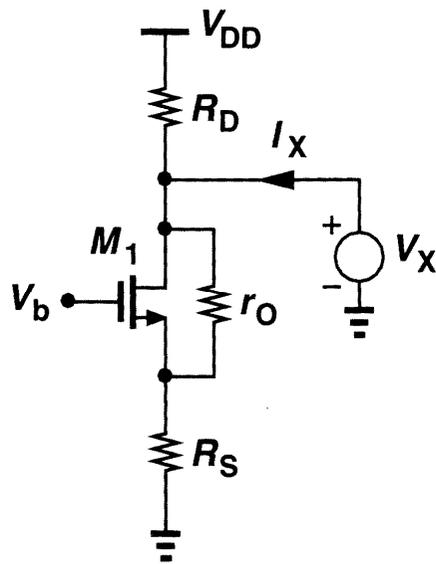
$$\frac{V_X}{I_X} = \frac{R_D + r_o}{1 + (g_m + g_{mb}) r_o} \approx \frac{R_D}{(g_m + g_{mb}) r_o} + \frac{1}{g_m + g_{mb}}$$

$r_o = \infty$ 时(一级近似), $1/(g_m + g_{mb})$;

$R_D = 0$ 时, 为源跟随器源端看到的阻抗, $1/(1/r_o + g_m + g_{mb})$; 如果 R_D 为电流源, 则共栅级输入阻抗为无穷大。



共栅级的输出阻抗($\lambda \neq 0$)

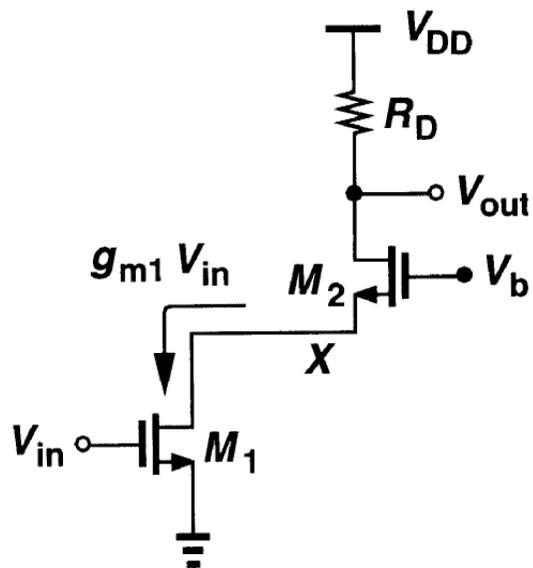


共源共栅电流源输出阻抗与 R_D 的并联

$$R_{out} = \{ [1 + (g_m + g_{mb})r_O]R_S + r_O \} \parallel R_D$$



3.3.4 共源共栅放大器(Cascode Stage)

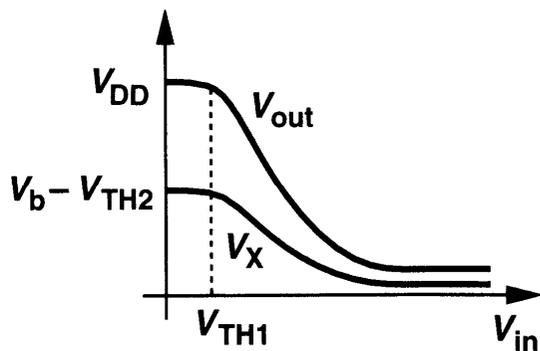


共栅级的输入信号可以是电流激励;

共源级将电压转换成电流;

共源级+共栅级=共源共栅级

偏置条件: $V_{out} \geq V_{OD1} + V_{OD2}$
 由 $V_b - V_{GS2} \geq V_{in} - V_{TH1}$ 得 $V_b \geq V_{in} + V_{GS2} - V_{TH1}$
 使 M_1 和 M_2 都工作在饱和区。



输入输出特性

$V_{in} \leq V_{TH1}$ 时, M_1 截止, $V_{out} = V_{DD}$;

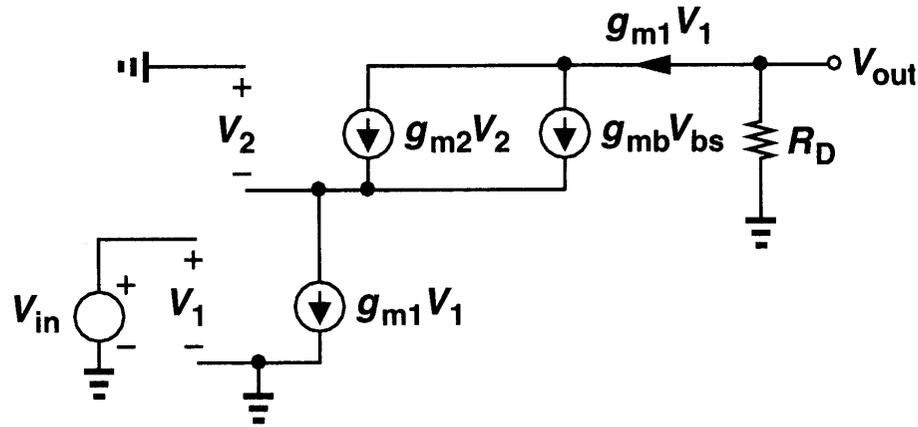
$V_{in} \geq V_{TH1}$ 时, M_1 开始流过电流, V_{out} 下降;
 因为 I_{D2} 增加, V_{GS2} 同时增加, 导致 V_X 下降;

如果 V_{in} 足够大, 则:

- 1) V_X 降到比 V_{in} 低一个 V_{TH1} , 使 M_1 进入线性;
- 2) V_{out} 降到比 V_b 低一个 V_{TH2} , 使 M_2 进入线性;



共源共栅级(Cascode)放大器—输出电阻



如果 $\lambda=0$ ，共源共栅级的电压增益与共源级的电压增益相同：

$$A_v = -g_{m1} R_D$$

但共源共栅级有很高的输出阻抗！（回顾共源共栅电流源的输出阻抗。）

$$R_{out} = \{ [1 + (g_{m2} + g_{mb2}) r_{o2}] r_{o1} + r_{o2} \} \parallel R_D$$

$$\approx [r_{o1} r_{o2} (g_{m2} + g_{mb2})] \parallel R_D, \quad \text{假设 } g_m r_o \gg 1$$

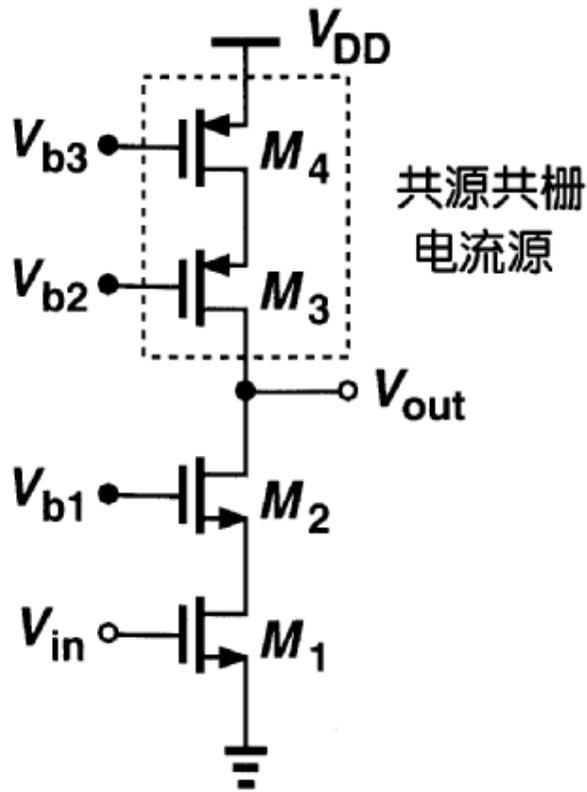
M_2 将 M_1 的输出阻抗提高至原来的 $(g_{m2} + g_{mb2}) r_{o2}$ 倍。

多个共栅级器件可以获得更高的输出阻抗，但需要更多的额外电压余度。

$$A_v \approx -g_{m1} \{ [r_{o1} r_{o2} (g_{m2} + g_{mb2})] \parallel R_D \}$$



Cascode Stage (cont.)



采用PMOS共源共栅负载的
NMOS共源共栅放大器

很高的输出阻抗提供一个接近理想的电流源

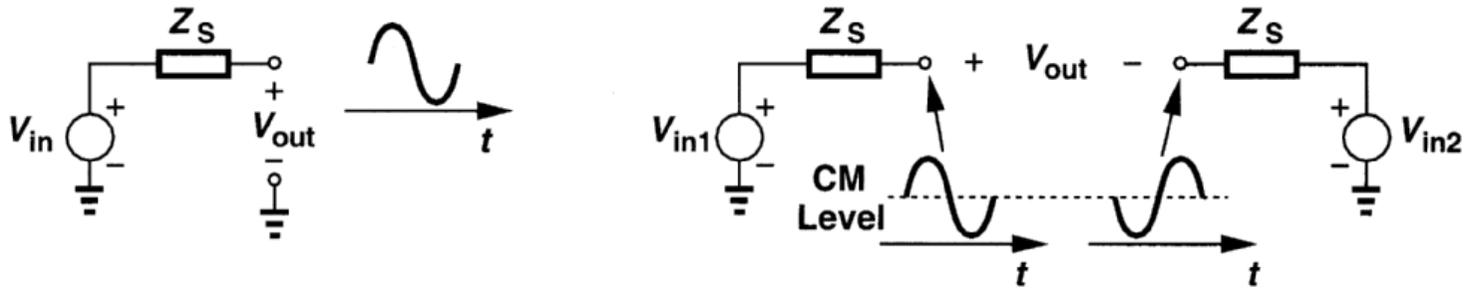
$$A_V \approx -g_{m1} [(r_{o1} r_{o2} g_{m2}) \parallel (r_{o3} r_{o4} g_{m3})]$$

$$R_{out} = \{ [1 + (g_{m2} + g_{mb2}) r_{o2}] r_{o1} + r_{o2} \} \parallel \{ [1 + (g_{m3} + g_{mb3}) r_{o3}] r_{o4} + r_{o3} \}$$

$$\approx (g_{m2} r_{o2} r_{o1}) \parallel (g_{m3} r_{o3} r_{o4})$$



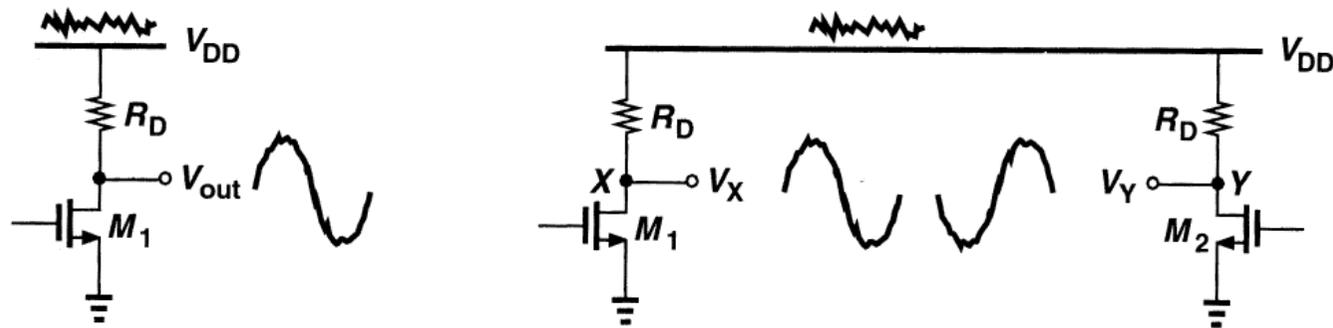
3.3.5 差动放大器(简单运放)



(a) 单端信号 (b) 差动信号

定义：差动信号定义为两个结点电压之差，且这两个结点的电位相对于某个固定电位大小相等，极性相反。严格地说，这两个结点与固定电位结点的阻抗也必须相等。

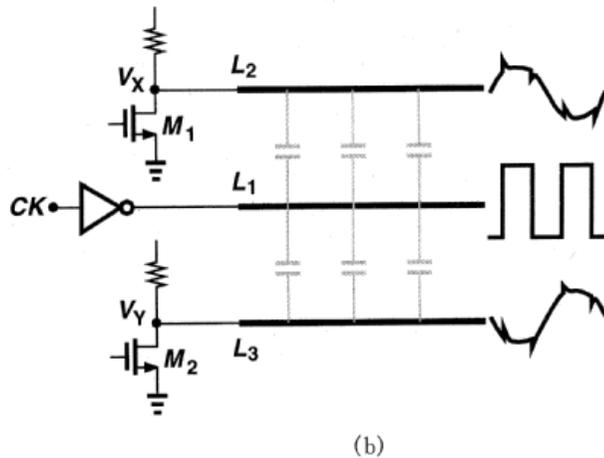
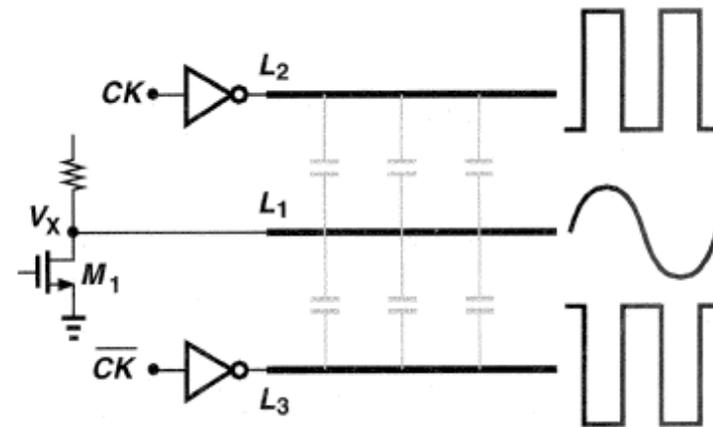
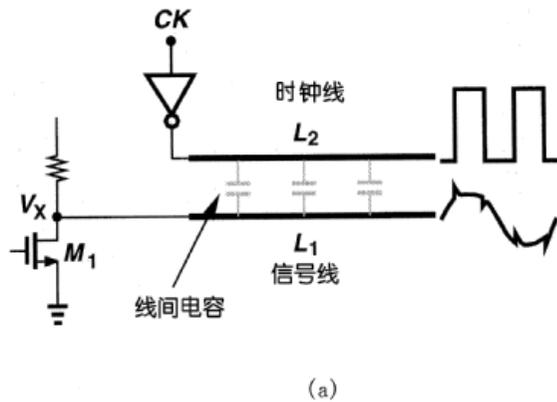
优点：



(a) 电源噪声对单端电路的影响； (b) 电源噪声对差动电路的影响



Clock Noise Reduction



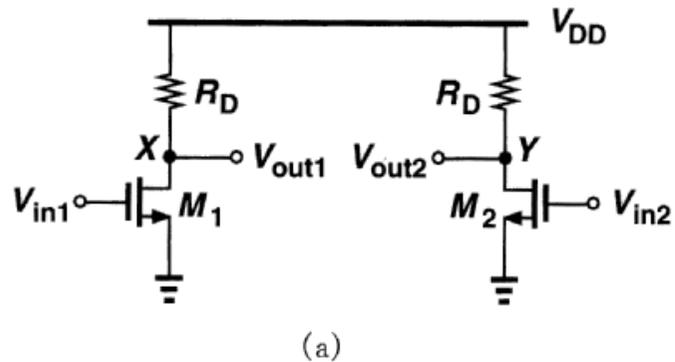
(a) 耦合使信号损坏； (b) 差动工作减少耦合干扰

差动运算对耦合噪声的影响

- 好处：抗共模干扰；
- 更大的输出摆幅；
- 偏置电路简单；
- 更高的线性度；



1.基本差动对：线性电阻为负载



$V_{in,CM}$ 发生变化;

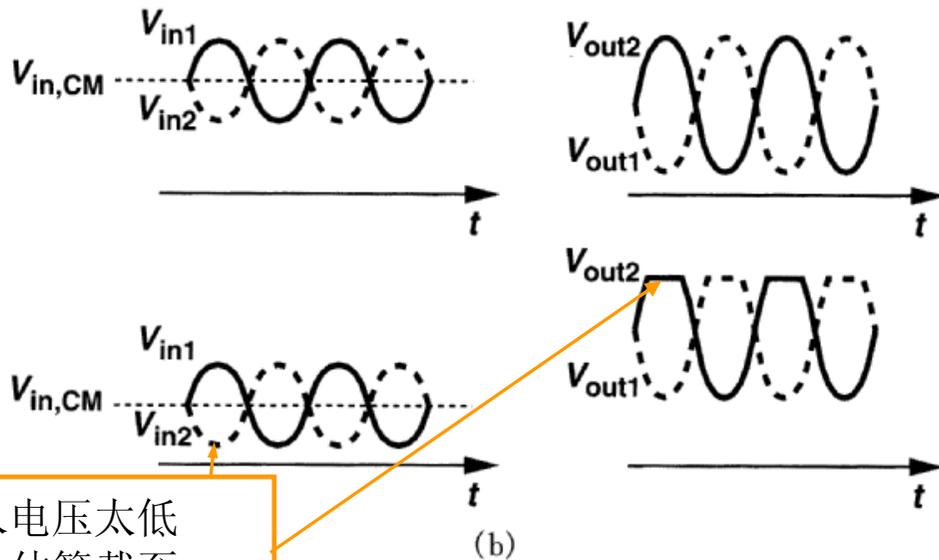
M_1 和 M_2 的偏置电流发生变化;

M_1 和 M_2 的跨导和输出共模电平发生变化;

跨导变化→小信号增益改变;

输出共模电平偏离→降低输出摆幅

目标：使器件的偏置电流受输入共模电平的影响尽可能小。

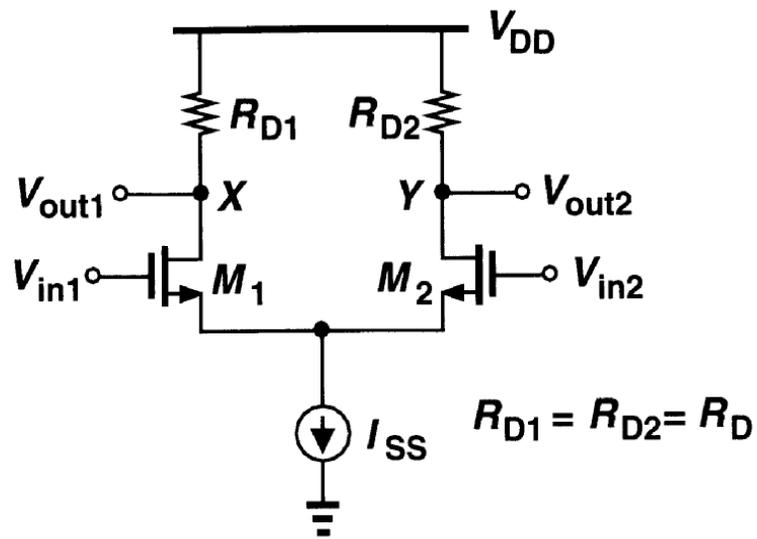


输入电压太低
使晶体管截至。

(a) 简单差动电路 (b) 输入共模电平对输出的影响

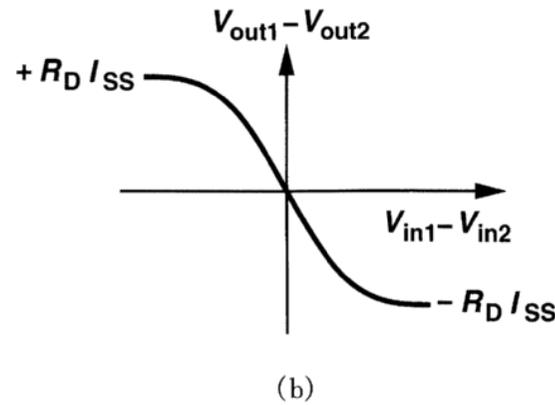
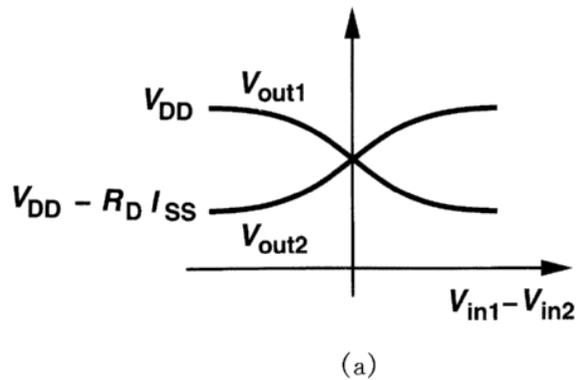


(1)大信号的定性分析：差动(模)特性



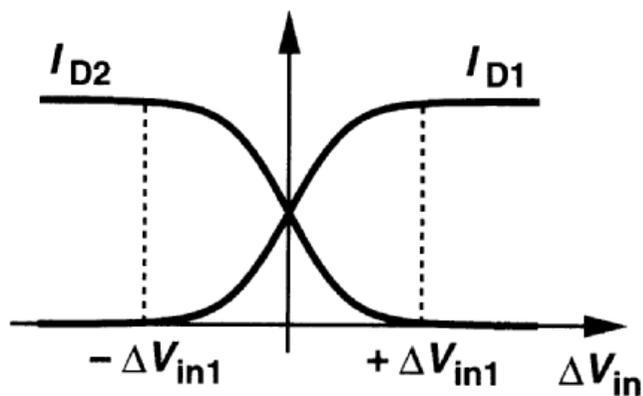
电路中引入尾电流源 I_{SS} 起稳定直流工作点的作用，使 M_1 和 M_2 的偏置电流受输入共模电平的影响尽可能的小。

差动对的输入-输出特性：输出端的最大、最小电平与输入共模电平无关；小信号增益(图(b)关系曲线的斜率)在 $V_{in1} = V_{in2}$ 时(平衡状态)达到最大。

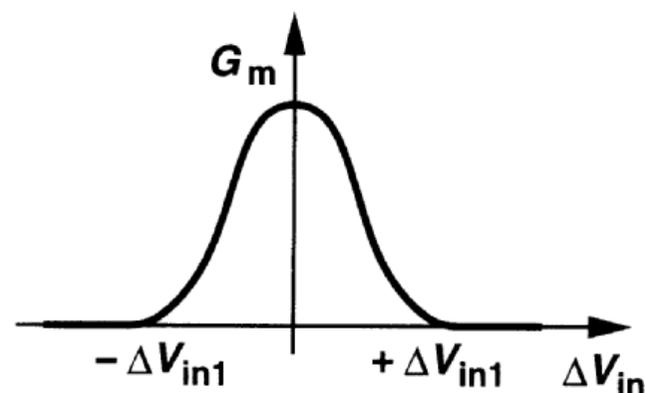


差动增益与输入电压的关系

$$\frac{\partial \Delta I_D}{\partial \Delta V_{in}} = G_m = \frac{u_n C_{ox} W}{2 L} \frac{\frac{4I_{SS}}{u_n C_{ox} W / L} - V_{in}^2}{\sqrt{\frac{4I_{SS}}{u_n C_{ox} W / L} - V_{in}^2}}$$



(a)

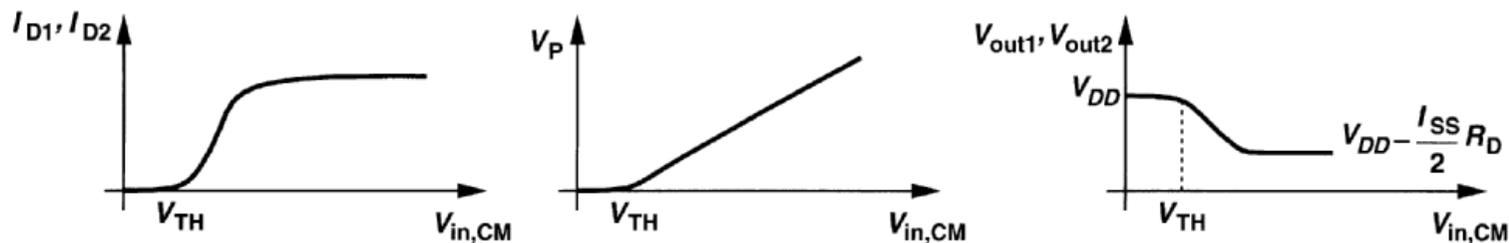
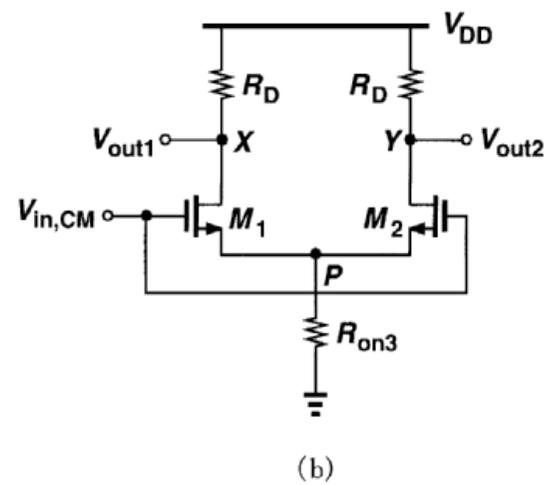
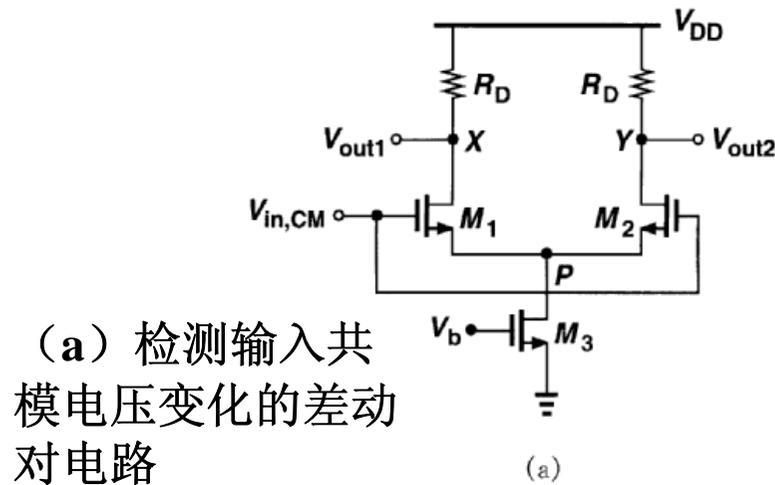


(b)

漏电流和等效跨导随输入电压变化的曲线



理想情况下的共模特性(Common-Mode Response)

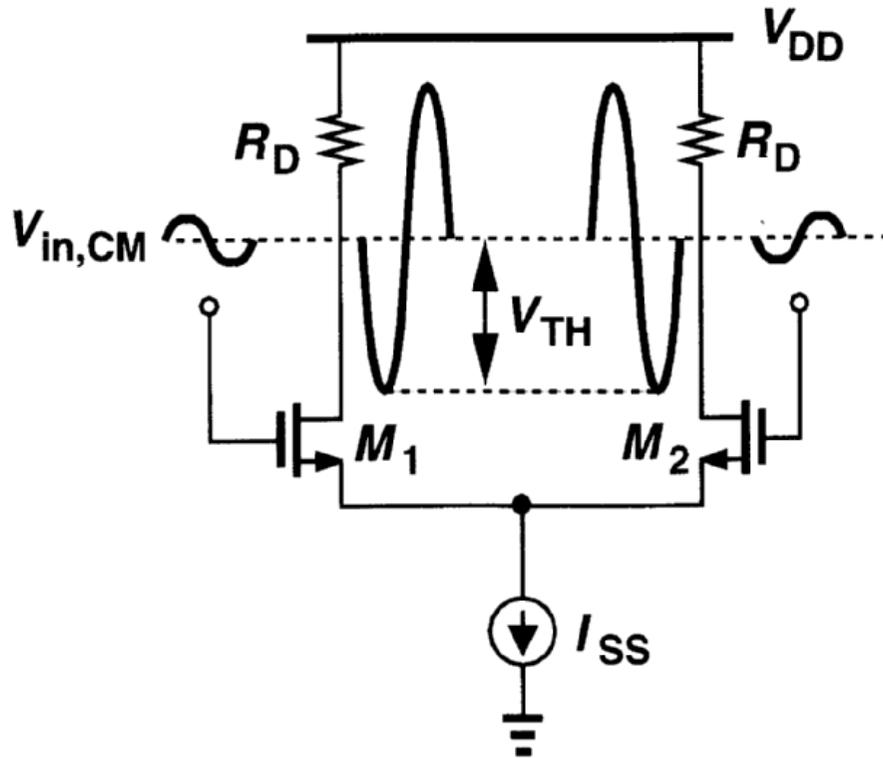


(c) 共模输入-输出特性曲线

结论：
$$V_{GS1} + V_{OD3} \leq V_{in,CM} \leq \min \left[V_{DD} - R_D \frac{I_{SS}}{2} + V_{TH}, V_{DD} \right]$$



共模输入与输出摆幅的关系



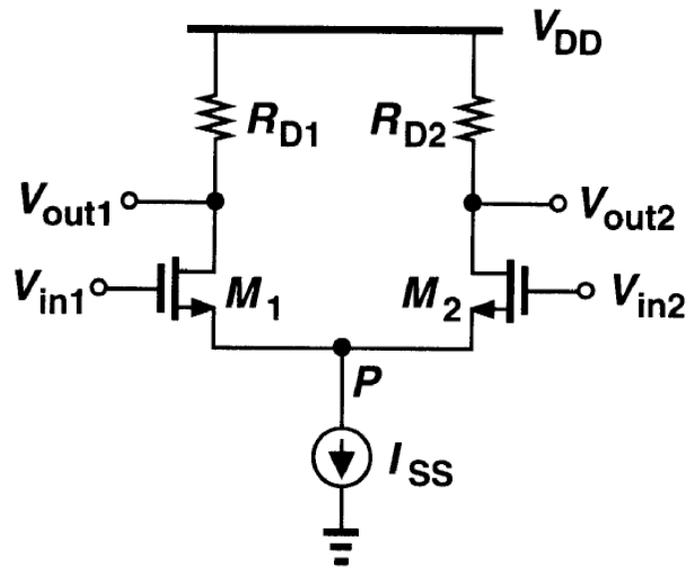
差动对的最大允许输出摆幅

M_1 和 M_2 工作在饱和区，所以每一端的输出高可以达到 V_{DD} ，但最小值约为 $V_{in,CM} - V_{TH}$ 。所以希望 $V_{in,CM}$ 越小越好，但前一级电路可能不容易提供这么低的电平。

如果 $R_D I_{SS}/2$ 比较大，则 $V_{in,CM}$ 必须保持在接近地的电平上。



(2) 差动特性的小信号分析(定量)



电路工作在平衡态附近时，图中P点为交流地，可以利用“半边电路”的概念来处理这个差动对

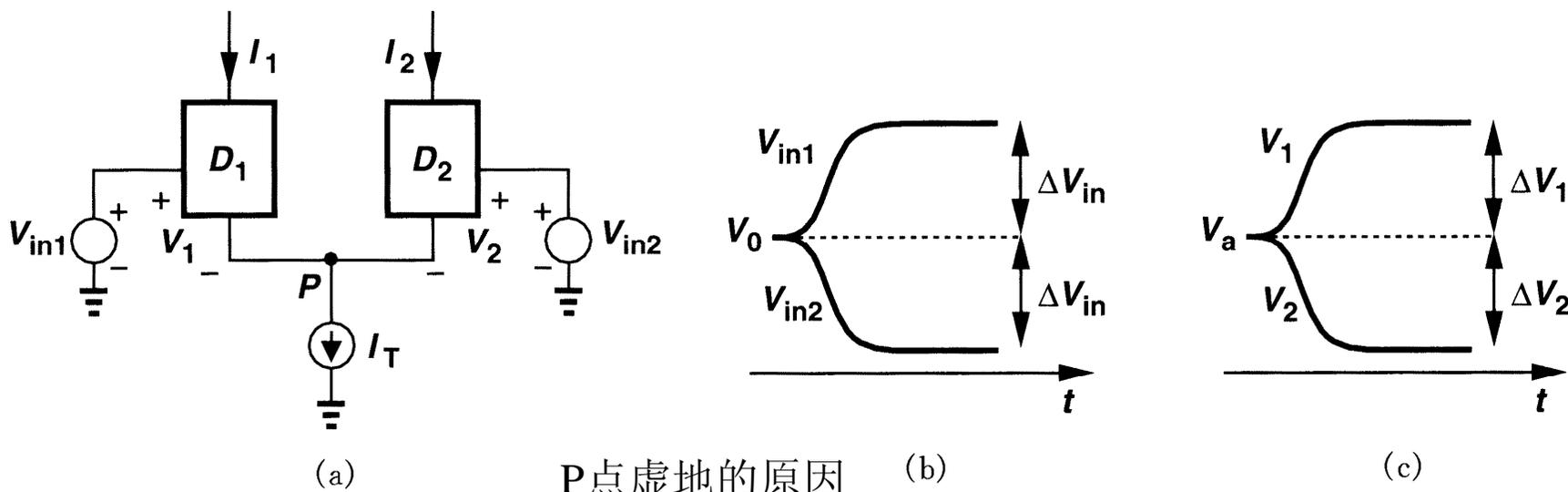
差动对电路

$$A_v(\text{diff}) = \frac{V_{out1} - V_{out2}}{V_{in1} - V_{in2}} = -g_m R_D \quad A_v(S.E.) = -\frac{g_m}{2} R_D$$



差动对增益—小信号分析(半边电路概念)

适用条件：1电路完全对称；2输入必须是对称的差动信号；



由于 V_1 和 V_2 的变化，所以输出电流变化为 $g_m\Delta V_1$ 和 $g_m\Delta V_2$

由于 $I_1+I_2=I_T$ ，所以 $g_m\Delta V_1+g_m\Delta V_2=0 \Rightarrow \Delta V_1=-\Delta V_2$

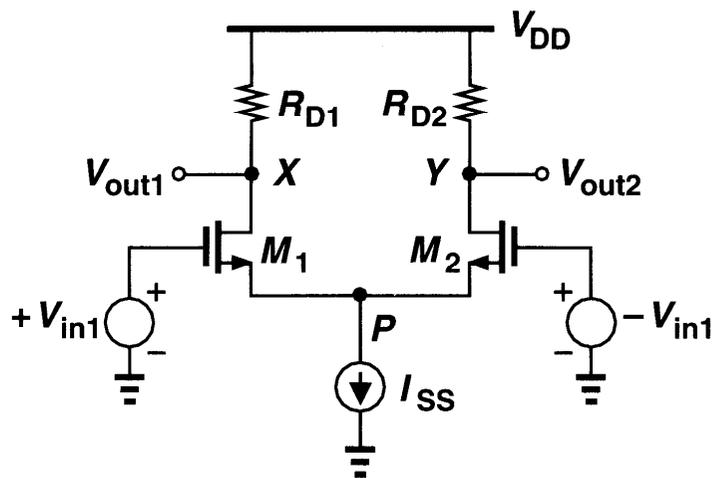
$V_p=V_{in1}-V_1=V_{in2}-V_2 \Rightarrow V_0+\Delta V_{in}-(V_a+\Delta V_1)=V_0-\Delta V_{in}-(V_a+\Delta V_2)$

$\Rightarrow 2\Delta V_{in}=\Delta V_1-\Delta V_2=2\Delta V_1 \Rightarrow \Delta V_1=-\Delta V_2=\Delta V_{in}$

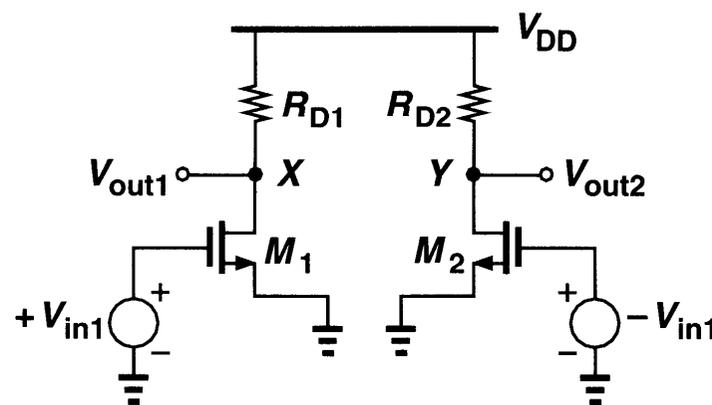
$V_p=V_{in}-V_1 \Rightarrow$ P点电压不会发生变化，虚地



差动对增益—小信号分析(半边电路概念)



(a)



(b)

P点虚地，则可以将电路分成两个独立部分—半边电路概念

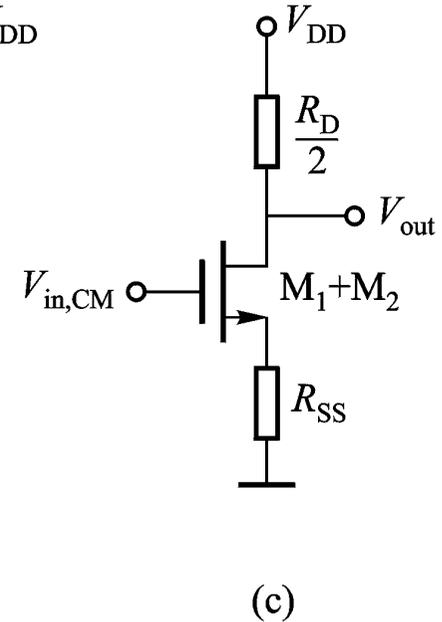
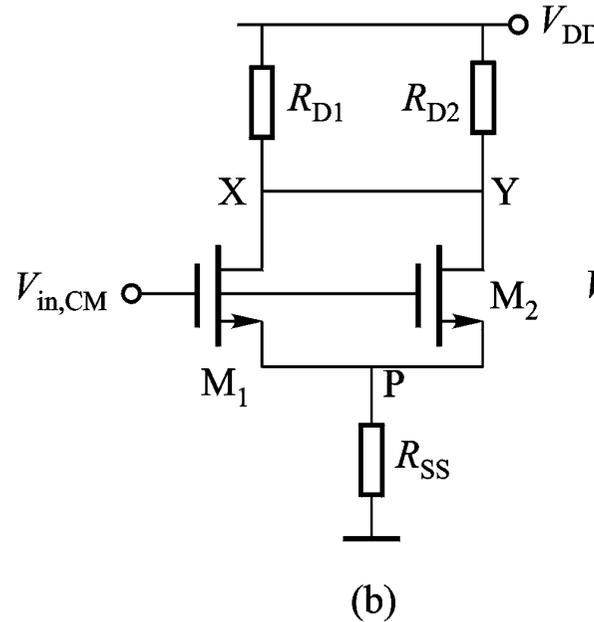
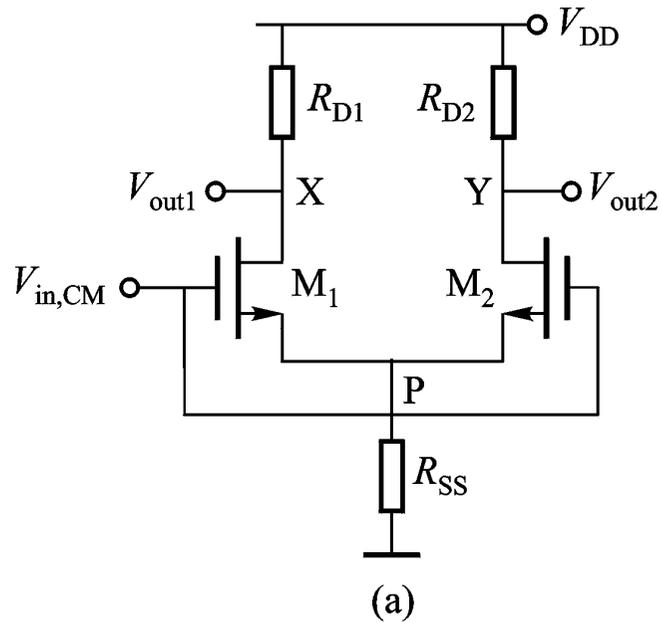
$$V_X/V_{in1} = -g_m R_D, \quad V_Y/(-V_{in1}) = -g_m R_D \quad \Rightarrow \quad \frac{V_X - V_Y}{2V_{in1}} = -g_m R_D$$

$$A_v(\text{diff}) = \frac{V_{out1} - V_{out2}}{V_{in1} - V_{in2}} = -g_m R_D \quad A_v(S.E.) = -\frac{g_m}{2} R_D$$

半边电路概念的使用条件：电路必须完全对称，输入信号是差动信号。



(3) 共模响应

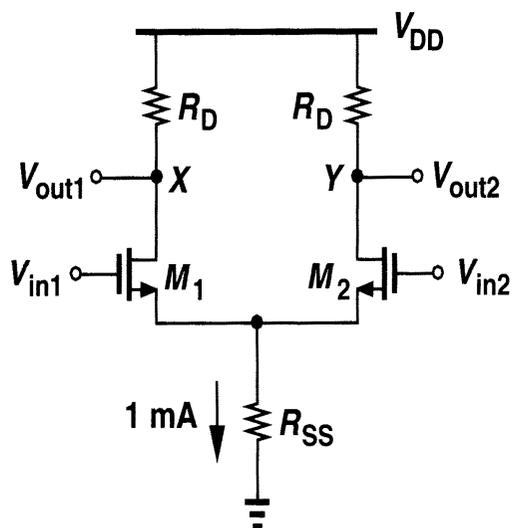


电路不是完全对称，尾电流源的输出阻抗也不是无穷大，则共模输入的变化会对输出产生影响，这里仅考虑尾电流源的影响。

$$A_{v,CM} = \frac{V_{out}}{V_{in,CM}} = -\frac{R_D/2}{1/(2g_m) + R_{SS}}$$



例题



图中，用一个电阻而不是电流源来提供**1mA**的尾电流。已知：

$(W/L)_{1,2} = 25/0.5, \mu_n C_{ox} = 50\mu\text{A}/\text{V}^2, V_{TH} = 0.6\text{V}, \lambda = \gamma = 0, V_{DD} = 3\text{V}$

- (a) 如果 R_{SS} 上的压降保持在**0.5V**，则输入共模电压应为多少？
- (b) 计算差模增益等于**5**时 R_D 的值。
- (c) 如果输入共模电平比 (a) 计算出的值大**50mV**，则输出如何变化？

$$(a) V_{in,CM} = V_{GS1} + 0.5\text{V} = (0.63 + 0.6) + 0.5\text{V} = 1.73\text{V}$$



例题

$$(b) g_m = \sqrt{2\mu_n C_{ox} (W/L) I_{D1}} = 1/(632\Omega) \approx (1/600\Omega)$$

$$A_V = g_m R_D \rightarrow R_D = 3.16K\Omega$$

$$V_{out,CM} = V_{DD} - I_D R_D = 1.42V$$

输出信号的半边幅值为 $1.42V - (1.73 - 0.6)V = 290mV$

$$(c) |\Delta V_{X,Y}| = \Delta V_{in,CM} \frac{R_D/2}{R_{SS} + 1/(2g_m)} = 96.8mV$$

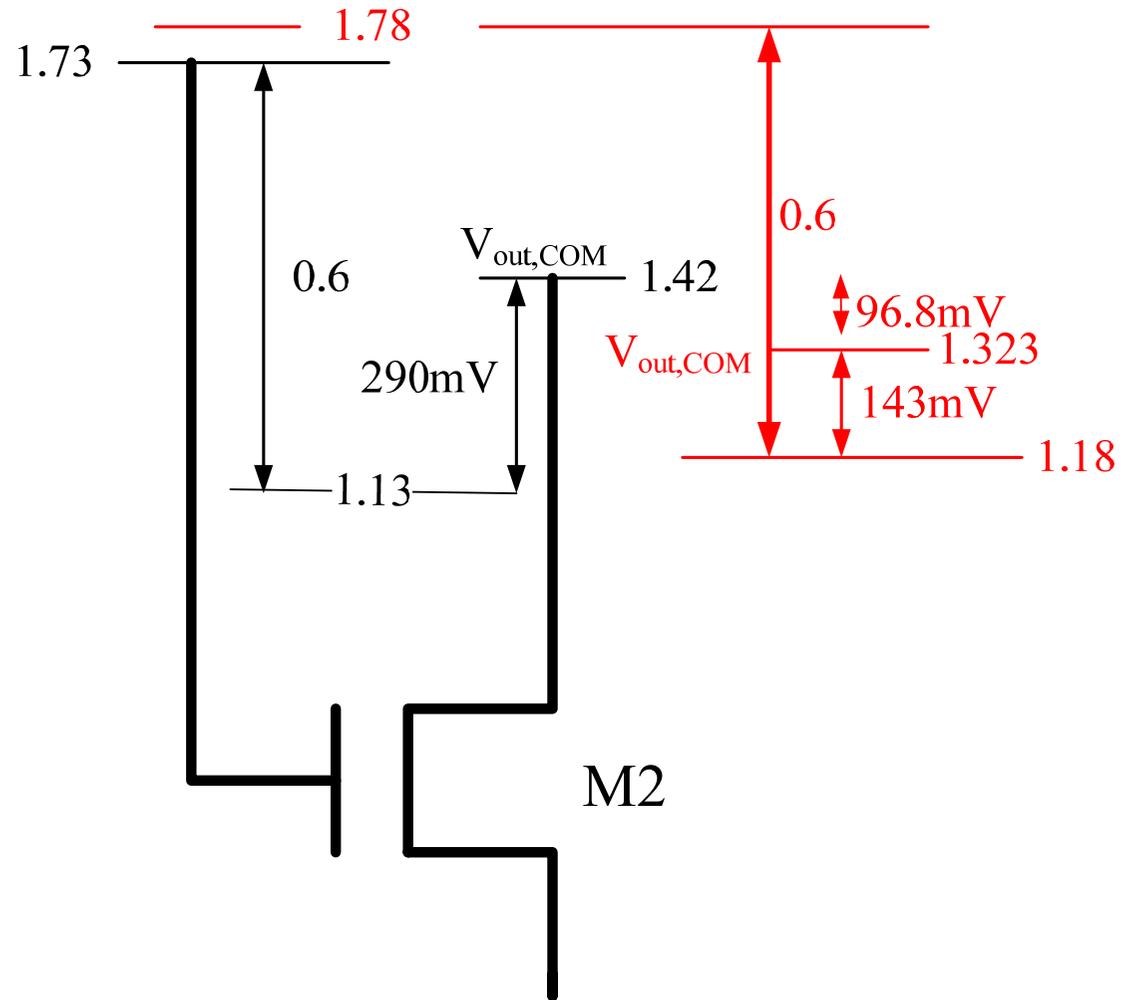
$$\text{新的 } V_{out,CM} = 1.42 - 0.0968 = 1.323V$$

新的允许的输出最小电压为 $1.73 + 0.05 - 0.6 = 1.18V$

输出信号的半边幅值变为 $1.323 - 1.18 = 143mV$



减小输出摆幅



共模响应：考虑电路不对称和尾电流源的影响

A_{CM-DM} 表示共模到差模的转换，简称为“共模增益”

$$A_{CM-DM} = -\frac{\Delta g_m R_D}{(g_{m1} + g_{m2})R_{SS} + 1}$$

用所希望的差动增益与不希望的共模增益的比值来衡量对共模扰动的抑制能力。定义“共模抑制比”（**CMRR**）如下

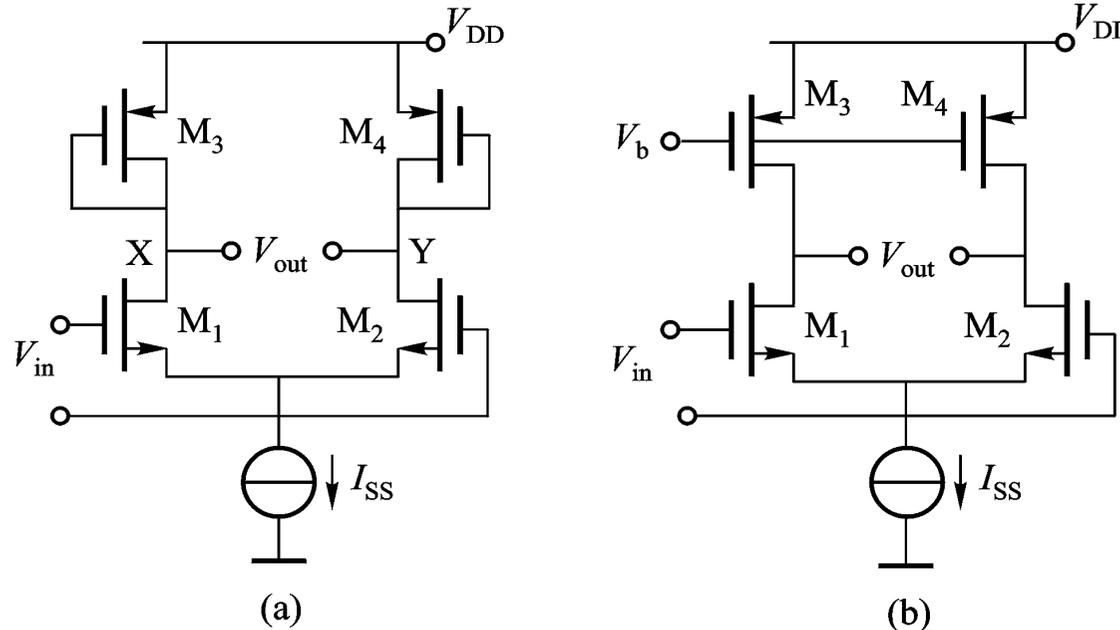
$$CMRR = \left| \frac{A_{DM}}{A_{CM-DM}} \right|$$

通过推导可得 $CMRR \approx \frac{g_m}{\Delta g_m} (1 + 2g_m R_{SS})$

其中， $g_m = (g_{m1} + g_{m2})/2$ ； $\Delta g_m = g_{m1} - g_{m2}$



2. MOS为负载的差动对

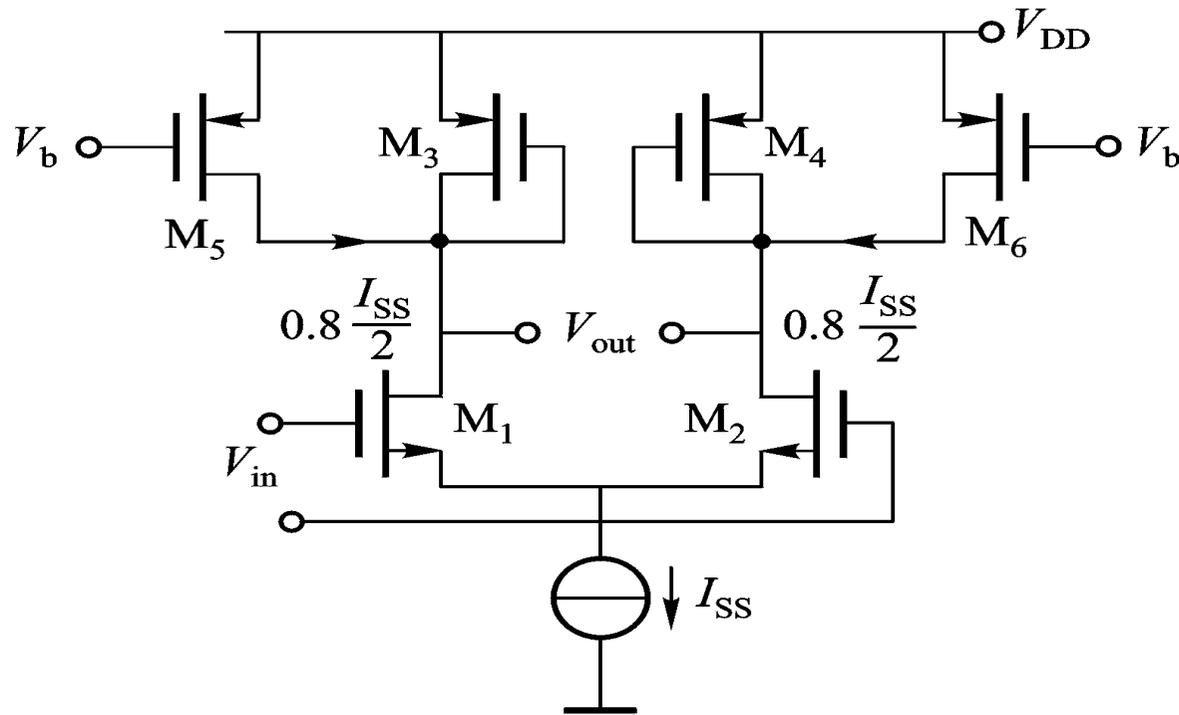


(a) 以二极管连接的MOS为负载的差动对； (b) 电流源负载的差动对

$$A_v = -g_{mN} \left(g_{mP}^{-1} \parallel r_{ON} \parallel r_{OP} \right) \approx -\frac{g_{mN}}{g_{mP}} \quad A_v = -g_{mN} \left(r_{ON} \parallel r_{Op} \right)$$



附加电流源以提高电压增益

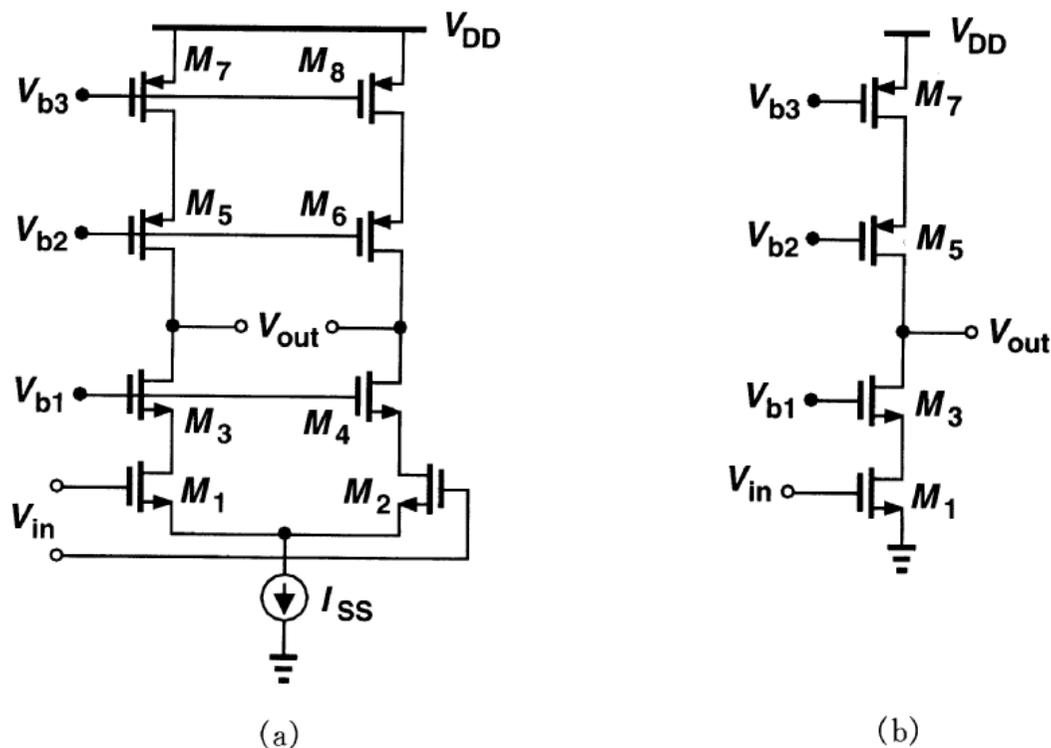


通过减小电流的方法而不是减小宽长比的方法降低负载器件的 g_m 。

流过 M_5 和 M_6 的电流是 M_1 和 M_2 的80%，则对于相同的PMOS过驱动电压， M_3 和 M_4 的跨导降低了4/5，差动增益是原来的5倍。



共源共栅差动对



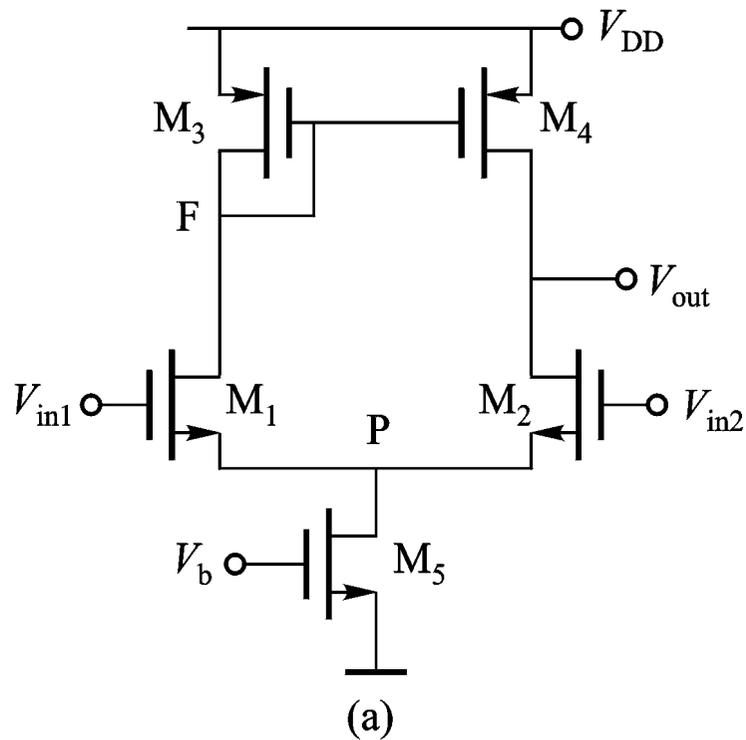
(a) 共源共栅差动对； (b) 电路的半边电路

$$A_v \approx g_{m1} [(g_{m3} r_{o3} r_{o1}) \parallel (g_{m5} r_{o5} r_{o7})]$$

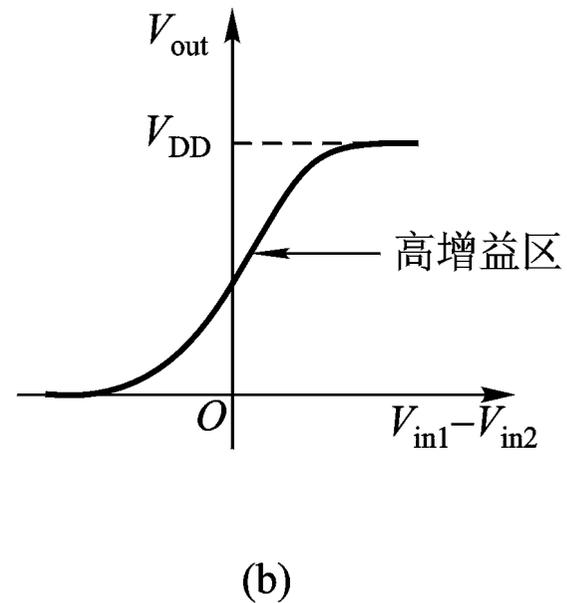
增益大大提高，但代价是要消耗更多的电压余度。



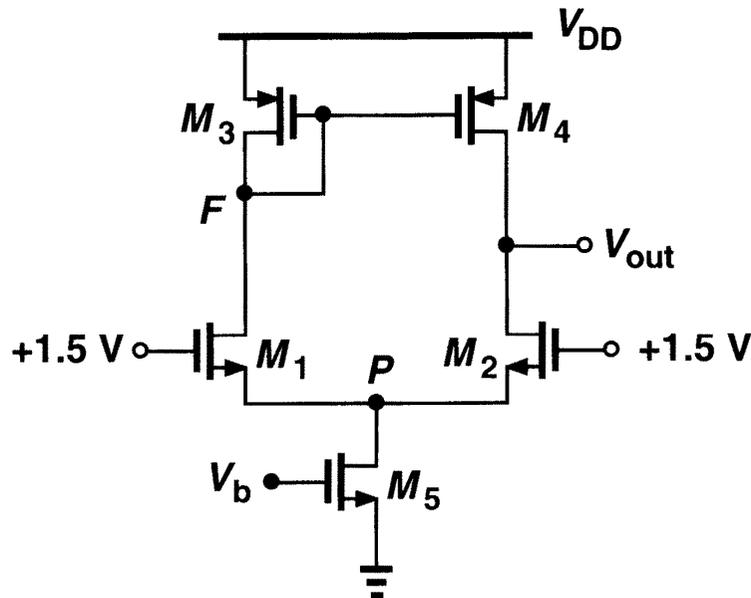
3. 电流镜为负载的差动对



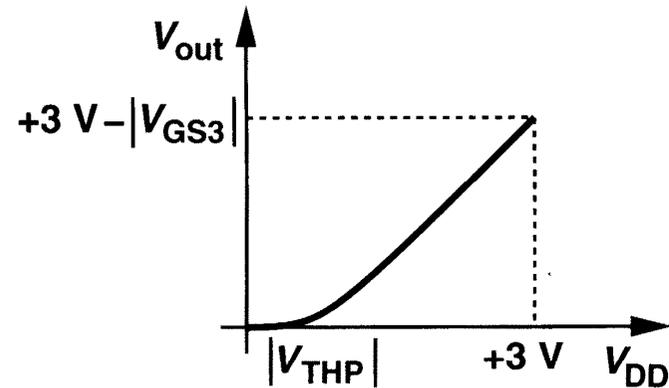
(1) 大信号输出—输入特性



例3.19



(a)

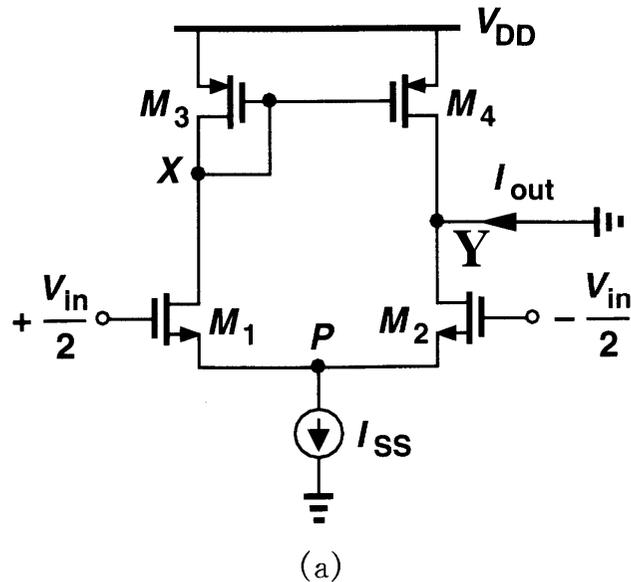


(b)

假设电路完全对称，当从3V变化到0V时，概略画出图3.129(a)中电路输出电压的草图。假设 $V_{DD} = 3\text{ V}$ 时，所有的器件都处在饱和区



(2) 小信号分析



带有源负载的差动放大器
或者带有源电流镜的差动对

计算 $A_v = G_m R_{out}$

因为 $I_{D1} = I_{D3} = I_{D4} = g_{m1,2} V_{in}/2$, $I_{D2} = -g_{m1,2} V_{in}/2$

$I_{out} = -g_{m1,2} V_{in}$, 所以 $|G_m| = g_{m1,2}$

R_{out} 为从 Y 结点看入的阻抗, 所以

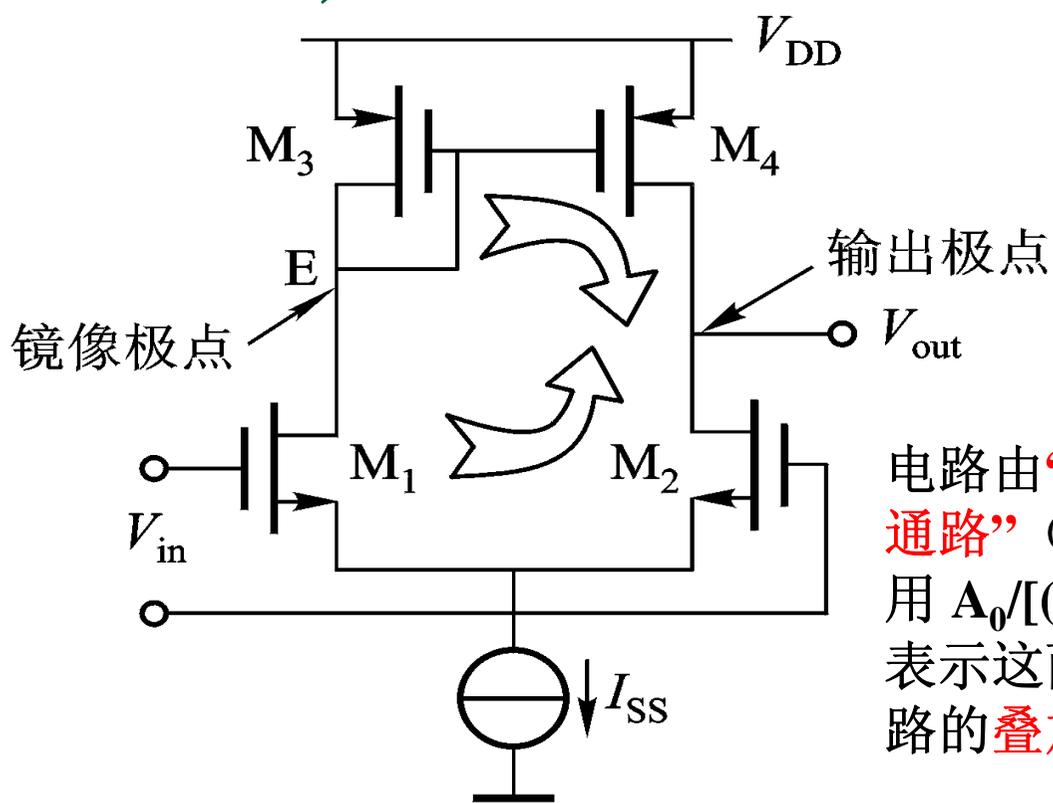
$$R_{out} = (r_{O2} \parallel r_{O4})$$

假设 $2r_{O1,2} \gg (1/g_{m3}) \parallel r_{O3}$

所以, $|A_v| = G_m R_{out} = g_{m1,2} (r_{O2} \parallel r_{O4})$



4. 差动放大器的频率特性(差动信号和共模信号的响应)



$$\omega_{P1} \approx \frac{1}{(r_{ON} \parallel r_{OP})C_L}$$

$$\omega_{P2} \approx \frac{g_{mP}}{C_E}$$

电路由“慢通路” (M_1, M_3 和 M_4) 和“快通路” (M_1 和 M_2) 并联而成。如果分别用 $A_0/[(1+s/\omega_{P1})(1+s/\omega_{P2})]$ 和 $A_0/(1+s/\omega_{P1})$ 表示这两通路的传输函数, 则由两个通路的叠加得到

$$\frac{V_{out}}{V_{in}} = \frac{A_0}{1+s/\omega_{P1}} \left(\frac{1}{1+s/\omega_{P2}} + 1 \right) = \frac{A_0(2+s/\omega_{P2})}{(1+s/\omega_{P1})(1+s/\omega_{P2})} \quad s_z = -2\omega_{P2}$$



3.3节的小结

- 主要内容：各种单级放大器的大信号和小信号特性、输入共模电压范围、输出电压摆幅和频率特性。
- 放大器的共同点是：输入器件（或输入对管）产生的小信号电流直接流过输出阻抗，它们的低频增益均可表示为输入管的跨导与输出阻抗的乘积。
- 大信号分析中，定性地分析电路的工作原理和总的性能，并从输出-输入特性曲线中确定偏置工作点，由该点的斜率也可得到小信号增益。大信号分析还能确定输入和输出信号的范围。
- 小信号分析中，对输出电阻和小信号增益等性能参数进行了定量计算。对差动放大器我们讨论了差动特性与共模特性，可以应用“半边电路”的概念来简化小信号分析。
- 每种放大器的频率特性。用“结点与极点关联”的简单方法来估算极点，采用主通路的信号电流与前馈通路的信号电流在输出端相互抵消的方法来估算零点。

