

基于 NiosII 的视频采集与传输系统*

·实用技术·

张正炳, 邓慧萍, 夏振华

(长江大学 电信学院, 湖北 荆州 434023)

【摘要】介绍了 Verilog HDL 编程的视频采集硬件模块和网络芯片 DM9000A 的硬件模块接口及定制软核处理器 NiosII, 并通过移植 μ Clinux 操作系统到这个软核处理器 NiosII 上, 实现视频数据的采集和远程传输功能。本系统是在 Altera 的 DE2 开发平台上进行的, 进行了初步的实验, 能够达到预期的效果。

【关键词】NiosII 系统; 视频采集; μ Clinux 系统; 网络传输

【中图分类号】TP332

【文献标识码】B

A Video Capture and Transmission System Based on NiosII

ZHANG Zheng-bing, DENG Hui-ping, XIA Zhen-hua

(Electronics and Information College, Yangtze University, Hubei Jingzhou 434023, China)

【Abstract】This paper provides two hardware modules for video capture and network chip DM9000A interface using Verilog HDL. Then the modules are added to a customized soft core processor NiosII, and the μ Clinux operating system is transplanted to the NiosII so as to realize the function of video data capture and long-distance transmission. The system developed on the Altera DE2 platform has been tested and expected results are achieved.

【Key words】NiosII; video capture; μ Clinux; long-distance transmission

1 引言

采用软件编程实现传统图像的采集和处理, 这需要占用大量的 CPU 资源, 一方面 CPU 要提高系统工作频率, 使得整个系统的可靠性接受很大的挑战, 另一方面这类系统难以处理实时、高分辨率的图像。采用 NiosII 加上 FPGA 可解决这些问题。Altera 公司推出的 NiosII 是一种可配置的 RISC 嵌入式软核处理器, 它可与各种各样的外设、定制指令和硬件加速单元相结合, 根据用户的需求进行裁剪, 构成一个定制的 SoPC。

本系统将视频数据的采集和传输集成到单片 FPGA 上, 采集部分使用硬件描述语言编写成硬件模块, 作为外设挂到系统中, 不占用 CPU 资源, 提高了系统的运行速度。在此基础上, 用户还可方便地添加 IP 核等方式来扩展系统的功能, 比如将 H.263 视频编码的硬件模块加载到 NiosII 系统中, 大大缩短了开发周期。

2 NiosII 处理器系统

一个 NiosII 处理器系统由 NiosII CPU 和一系列的外设组成。开发基于 NiosII 的嵌入式系统, 关键在于如何根据功能需求定制 NiosII 及设计自定义接口。在本系统中, 由于要实现视频数据的采集和网络传输功能, 而 NiosII(version 6.0)标准接口组件^[1]中没有视频解码芯片 ADV7181B 和网络芯片 DM9000A 的接口, 所以用户要用

硬件描述语言编写 ADV7181B 和 DM9000A 的硬件模块接口, 然后在 SOPC Builder 中以用户自定义的方式添加进去, 挂到 avalon 总线上。本系统主要包括以下部分:

EP2C35(CycloneII FPGA)包括 NiosII 软核 CPU、操作系统使用的定时器 timer0、网络协议栈使用的定时器 timer1; Flash 主要用来存放软件代码以及一些需要保存的参数; SDRAM 用来在系统运行时的代码和数据存储; LED 和按键用来指示工作状态和系统复位的按键; 为了方便调试, 异步串口 UART 通过串口终端观察系统的运行状态; 自定义的视频采集硬件模块控制从视频输入口进来的视频数据经视频解码芯片 ADV7181 解码后正确的存放到存储器中以供后续的处理; 以太网利用 TCP/IP 协议传输视频数据。整个系统的结构如图 1。

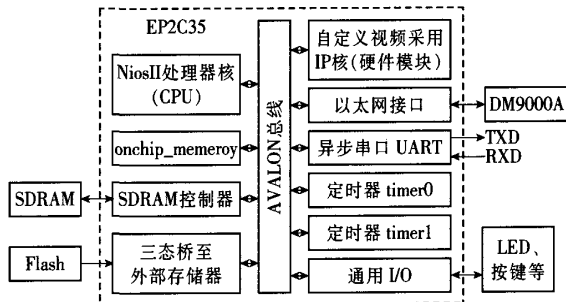


图 1 NiosII 处理器及外设架构框图

* 湖北省高等学校优秀中青年科技创新团队计划项目(鄂教科 2004-7-4)

3 视频采集硬件模块

DE2 开发板上视频 A/D 芯片选用的是 ADV7181B, 其输出的数字视频数据通过 8 位总线 TD_DATA [7:0] 传输给 FPGA, FPGA 经视频解码模块在视频数据中识别出有效数据。如图 2 是视频采集模块的框图。ADV7181B 输出标准的 ITU656 格式的数据, Y:U:V=4:2:2, 分辨率为 720×576, 输出像素时钟为 27 MHz, 一行视频数据的格式^[2]如表 1 所示。

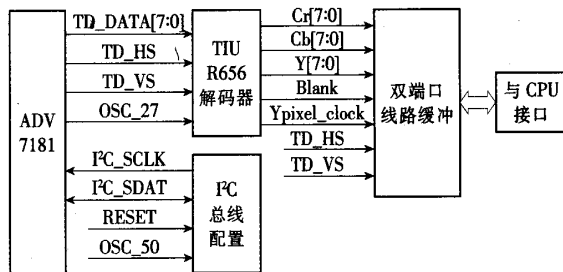


图 2 视频采集模块框图

表 1 一行视频数据的格式

消隐阶段	时间参考代码	720像素 4:2:2 的数据	时间参考代码	消隐阶段
...	80 10 FF 00 00 SAV Cb0 Y0 Cr0 Y1 Cb2 Y2 Cr2	...	C7 F19 Y719 FF 00 00 EAV 80 10	...

本设计的视频解码模块是通过分析视频数据流中的“FF 00 00 SAV/EAV”, 解码得到一行的有效数据 YCbCr 以及场标志和场消隐信号。数据流程如图 3 所示。

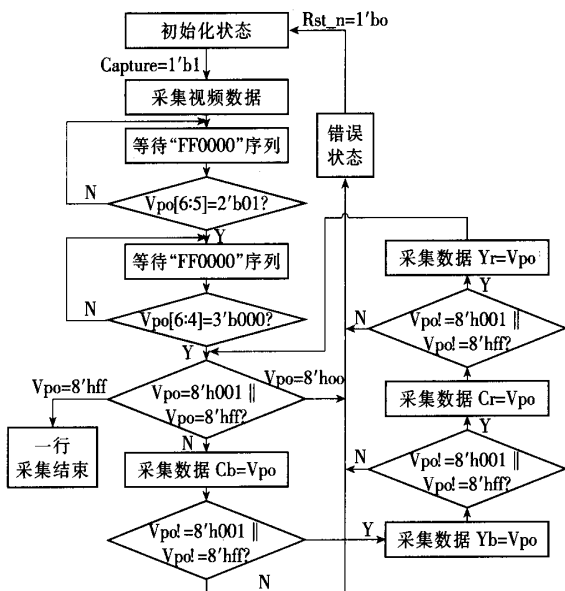


图 3 视频解码模块数据流程图

4 μClinux 操作系统移植

嵌入式 μClinux 操作系统主要由 3 个基本部分组成: 引导程序、μClinux 内核和文件系统。μClinux 的内核定制高度灵活化, 开发者可按设计需求对内核进行配置, 在了解内核原理后可增加各类驱动。

1) 建立开发环境

μClinux 系统的移植选用的主机平台是 Fedora Core 6^[3], 内核版本为 2.6.19。在进行 μClinux 的移植之前, 需要建立系统的交叉编译环境。

2) 配置内核

在编译 μClinux 内核之前, 首先要对内核进行配置。

针对本系统, 由于 DE2 开发平台上只有 4 Mbyte 的 Flash, 根据系统的功能将必要的选项选中, 将没有必要的选项去掉, 以减少内核的大小。本系统中需要注意的两点是:

(1) 选择设备驱动中的网络支持选项, 在 Ethernet (10 or 100 Mbit/s) 下面选中 DM9000A, 因为 DE2 开发板的网络芯片是 DM9000A。

(2) 选择字符型设备驱动 Character devices 这一步要选择串行口驱动, 进入 Serial drivers 选项, 然后选定 Nios serial port support, 这样在内核中加入了 Nios 口的支持, 就可以通过串口将内核打印的信息传递给主机。

3) 配置 μClinux 的文件系统

在内核启动之后, 就会将 romfs 作为根文件系统。根文件系统中必须要有 init 和 sh 这两个可执行文件。这样在内核运行的最后, 将有一个简单的 shell 界面, 同时用户也可以将自己的应用程序加入到根文件系统中。

4) 下载 μClinux 内核映像

将内核映像和根文件系统下载到的 Flash 中, 然后上电。通过串口终端工具看到系统启动后的信息如图 4。说明系统已经正常运行, 以太网已经连接上。进行网络测试, 在开发板端, 开启网络服务器程序 boa, 用 Internet 网络中的另一台主机访问该服务器, 得到如下测试图如图 5。



图 4 系统启动界面

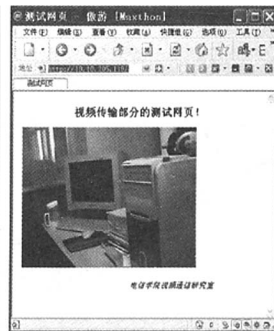


图 5 视频传输测试图

(下转第 66 页)

传输对象的文件句柄,并利用 TOI 从控制管理模块接收内容编码信息,判断 FDT 对象是否需要内容进行解码,依照 FDT 中约定的内容编解码方案对对象进行内容解码,向上层交互模块提供解码后的文件句柄,并向控制管理模块提供解码后的 FDT 实例及 FDT Instance ID。

6) 会话开始前,上层交互模块(UM)从上层接收会话描述信息以及是否接收某个文件的指令,并告知控制管理模块,从 CD 模块接收文件句柄,同时从控制管理模块接收 FDT 表中的文件属性信息,向上层传递文件句柄及文件的相关属性。

7) 控制管理模块依据相关算法判断文件传输是否结束。

4 实现结果

本程序经编译链接后生成最终的“flute”可执行文件,通过不同的命令行参数区分各种客户端功能。由于协议的功能测试建立在服务器与客户端联调的基础上,故这里同时给出发送端及收端的实现结果。

协议客户端程序运行于主机 R(IP:192.168.10.71),服务器程序运行于主机 S(IP:192.168.10.72)。主机 S 的 D 目录中有一个名称为 Birthday.doc 的测试用文件。具体试验形式为在两台主机上分别同时运行服务器程序和客户端程序,将文件发送到客户端所在主机 R 的 E:\flute\bin\flute-downloads 目录中。服务器端发送文件次数为 $n=4$,命令为:flute -S -m:192.168.10.71 -p:2000 -t:2 -r:100 -F:\Birthday.doc -n:4。还可将参数 -n:4 改为 -C,此时,文件将循环发送 24 h。

如客户端以用户界面模式接收文件,由用户键入参数选择是否下载及下载哪个文件,命令为:flute -m:192.168.10.71 -p:4000 -t:2 -s:192.168.10.72;如客户端通过指定接收文件列表,有选择地接收指定的文件,命令为:flute -m:192.168.10.71 -p:4000 -t:2 -s:192.168.10.72 -F:\Birthday.doc;如客户端自动接收所有发向该客户端的

文件,命令为:flute -A -m:192.168.10.71 -p:4000 -t:2 -s:192.168.10.72。

命令中用到的参数:-S 表示发送数据;-m:str 表示标识基信道的 IP 地址;-p:int 表示标识基信道的端口号;-t:ull 表示本次会话的 TSI;-r:int 表示基信道的传输速率(单位:kbit/s);-F:str,str,...表示待发送的文件路径(发送端)或期望接收的文件列表(收端);-C 表示持续传输;-A 表示以自动模式接收文件。

5 结束语

FLUTE 协议要求在发送文件前,优先发送与待发文件相关的各种属性信息,以便终端在接收文件前能根据自身的能力和用户需求,提前判断是否接收该文件,以及为该文件预先配置好接收时所需各项资源,大大提高了文件接收过程的处理效率和数据稳定性。FLUTE 协议可处理广播信道上所有基于文件的数据。本文通过分析 FLUTE 协议,对协议的客户端进行设计,为在手持终端上开发基于现有机制的稳定的 FLUTE 协议客户端、接收各种非流媒体文件提供了参考。

参考文献

- [1] NEUMANN C, ROCA V, WALSH R. Large Scale Content Distribution Protocols[J]. ACM SIGCOMM Computer Communication Review, 2005,35(5):85-92.
- [2] PAILA T, LUBY M, LEHTONEN R, et al. RFC 3926 FLUTE - File Delivery over Unidirectional Transport[S]. 2004.
- [3] LUBY M, GEMMELL J, VICISANO L, et al. RFC 3450 Asynchronous Layered Coding (ALC) Protocol Instantiation[S]. 2002.

作者简介:

张宁,女,硕士生,主研移动通信先进技术;
王慧,女,博士生,研究方向为移动通信先进技术;
唐晓晨,博士,讲师,无线新技术研究所业务与终端组副主任;
纪阳,博士,副教授,无线新技术研究所副所长。

责任编辑:刘伯义

收稿日期:2007-05-10

参考文献

- [1] 徐光辉,程东旭,黄如,等.基于 FPGA 的嵌入式开发与应用[M].北京:电子工业出版社,2006.
- [2] 肖文才,樊丰.视频实时采集系统的 FPGA 设计[J].中国有线电视,2006(21):2104-2108.
- [3] WALL K, WASTON M, WHITIS M, et al. GNU/Linux 编程指南[M].北京:清华大学出版社,2000.

作者简介:

张正炳(1961-),教授,研究方向为图像处理、视频通信;
邓慧萍(1983-),女,硕士生,主研视频通信;
夏振华(1978-),讲师,主研视频通信。

责任编辑:张家豪

收稿日期:2007-04-20

(上接第 29 页)

5 小结

由于本系统是直接对经摄像头采集的视频数据打包发送,没有对数据压缩编码,因而对带宽的要求很大,尚且不能应用到实际中,但这为下一步的开发提供了一个整体构架,下一步的工作就是将视频数据压缩编/解码添加到 FPGA 中,比如将 H.263 视频编码引入到本系统中,构建一个视频终端。

作者: 张正炳, 邓慧萍, 夏振华, [ZHANG Zheng-bing](#), [DENG Hui-ping](#), [XIA Zhen-hua](#)
作者单位: 长江大学, 电信学院, 湖北, 荆州, 434023
刊名: [电视技术](#) **ISTIC PKU**
英文刊名: [VIDEO ENGINEERING](#)
年, 卷(期): 2007, 31(6)
被引用次数: 1次

参考文献(3条)

1. 徐光辉, 程东旭, 黄如 [基于FPGA的嵌入式开发与应用](#) 2006
2. 肖文才, 樊丰 [视频实时采集系统的FPGA设计](#)[期刊论文]-[中国有线电视](#) 2006(21)
3. WALL K, WASTON M, WHITIS M [GNU/Unix编程指南](#) 2000

相似文献(1条)

1. 学位论文 朱慧彬 [基于SOPC的视频处理系统的设计与实现](#) 2008

随着计算机技术和数字多媒体技术的不断发展, 视频图像处理技术被广泛应用于通信、生物医学、监控、航空航天、军事等领域中。超大规模集成电路(VLSI)的迅猛发展为视频图像处理技术提供了硬件基础。现场可编程门阵列FPGA具有高性能、高集成度、低功耗的特点, 其可编程特性使得设计者可以方便地通过对逻辑结构的修改和配置完成系统的升级, FPGA在嵌入式视频图像处理系统中有着独特的优势。

Nios II 软处理器是Altera公司开发的一种嵌入式软核, 是一个可变结构的、通用型的32位RISC嵌入式处理器。设计者可以非常方便地使用系统开发工具设计构造以处理器为基础的系统, 针对自己的要求配置Nios II 软核、Avalon总线及外围接口系统。由于Nios II 核的硬件基础是FPGA, 因此整个Nios II 系统的设计过程充分体现了其可重配置的思想, 体现了面向用户, 面向应用的SOPC技术设计思想。

本课题分析了现有的视频处理系统的优缺点, 结合SOPC技术的特点, 设计并实现了一种基于Nios II 的视频处理系统。它采集PAL或NTSC制式模拟视频流, 进行实时的视频处理, 并输出VGA视频流。另外该系统具有良好的软件和硬件可扩展性, 可以方便地在系统中添加新的处理算法, 实现不同的功能。系统以Altera公司的Cyclone II 系列FPGA做为核心FPGA器件, 本文详细介绍了该FPGA上逻辑系统的设计, 包括视频采集和预处理模块、VGA控制器模块、SDRAM模块等, 同时也对Nios II 处理器软件设计、系统的集成和调试进行了讨论。

引证文献(1条)

1. 刘晓军 [采用HD-SDI的高清视频采集卡的设计与实现](#)[期刊论文]-[电视技术](#) 2009(1)

本文链接: http://d.g.wanfangdata.com.cn/Periodical_dsjs200706009.aspx

授权使用: 长江大学(cjdx), 授权号: 7ee152f8-2bf0-4b11-bcbb-9dbc00a659a2

下载时间: 2010年7月23日